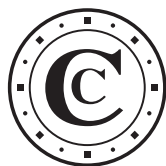


Cour des comptes



ENTITÉS ET POLITIQUES PUBLIQUES

# LE SOUTIEN À LA FILIÈRE DES SEMI-CONDUCTEURS

Transformer les atouts scientifiques  
en leviers de souveraineté  
2018-2025

Rapport public thématique

Avril 2026



# Sommaire

<b>PROCÉDURES ET MÉTHODES.....</b>	<b>5</b>
<b>SYNTHÈSE .....</b>	<b>7</b>
<b>RECOMMANDATIONS.....</b>	<b>13</b>
<b>INTRODUCTION.....</b>	<b>15</b>
<b>CHAPITRE I UNE STRATÉGIE FRANÇAISE AMBITIEUSE À MIEUX CIBLER DANS UN CADRE EUROPÉEN.....</b>	<b>17</b>
<b>I - DES COMPOSANTS CRITIQUES POUR LA SÉCURITÉ ÉCONOMIQUE, ISSUS D'UNE CHAÎNE DE VALEUR FRAGMENTÉE AU NIVEAU MONDIAL .....</b>	<b>17</b>
A - Une industrie créée dans les années 1960 qui irrigue désormais tous les secteurs industriels.....	17
B - Une chaîne de valeur complexe et mondialisée .....	18
C - Une filière caractérisée par un important effort en recherche et développement et de forts besoins en capital .....	21
D - La « guerre des puces » : la France et l'Union européenne confrontées à des stratégies offensives menées par l'Asie et les États-Unis .....	24
<b>II - DES ATOUTS STRATÉGIQUES EN EUROPE MAIS UN RETARD TECHNOLOGIQUE QUE NE COMBLERA PAS LE PLAN RÉCEMMENT ADOPTÉ .....</b>	<b>30</b>
<b>III - UNE FILIÈRE FRANÇAISE CENTRALE ET SINGULIÈRE DANS LA STRATÉGIE EUROPÉENNE.....</b>	<b>34</b>
<b>IV - UNE STRATÉGIE NATIONALE AUX AMBITIONS MULTIPLES, INSUFFISAMMENT COORDONNÉE AVEC L'ALLEMAGNE SUR L'AUGMENTATION DES CAPACITÉS DE PRODUCTION.....</b>	<b>39</b>
A - Des objectifs centrés jusqu'en 2022 sur la réponse aux besoins des filières applicatives.....	39
B - Un nouvel objectif de sécurisation des approvisionnements après la crise sanitaire aux côtés d'ambitions de rattrapage technologique.....	40
C - La nécessaire intensification de la coordination de la stratégie française avec celles des autres États de l'Union européenne.....	42
<b>CHAPITRE II UN SOUTIEN PUBLIC HORS NORME ET CROISSANT .....</b>	<b>45</b>
<b>I - UNE MAJORITÉ DE SUBVENTIONS APPORTÉES PAR L'ÉTAT .....</b>	<b>45</b>
A - Des subventions de l'État en croissance.....	45
B - Des aides caractérisées par une minorité d'avances remboursables et peu de conditionnalité.....	48
C - Une concentration des aides sur un nombre limité de bénéficiaires et des montants supérieurs à la moyenne des aides d'État .....	51
D - Une utilisation importante du crédit d'impôt recherche par les entreprises de la filière microélectronique .....	53
<b>II - UNE MOBILISATION FINANCIÈRE IMPORTANTE DES COLLECTIVITÉS TERRITORIALES, AUJOURD'HUI EN REcul .....</b>	<b>53</b>
<b>III - DES CRÉDITS EUROPÉENS MINORITAIRES .....</b>	<b>55</b>
<b>IV - L'ACTIONNARIAT PUBLIC DANS LES ENTREPRISES DE LA FILIÈRE, AUTRE LEVIER DE SOUTIEN À LA FILIÈRE .....</b>	<b>56</b>

<b>CHAPITRE III PLUSIEURS DÉFIS À RELEVER POUR ATTEINDRE LES OBJECTIFS DE LA STRATÉGIE ÉLECTRONIQUE.....</b>	<b>61</b>
<b>I - UNE FILIÈRE ÉLECTRONIQUE FRAGILISÉE PAR UNE COOPÉRATION INTERNE INSUFFISANTE .....</b>	<b>61</b>
A - Une filière récente et avec peu de moyens mutualisés.....	61
B - Une représentation importante du segment des semi-conducteurs dans la gouvernance .....	63
C - Un bilan du premier contrat de filière révélateur de lacunes importantes.....	65
D - Le deuxième contrat de filière électronique : de réelles avancées, mais une lacune sur la standardisation électronique .....	67
<b>II - LE PROJET LIBERTY, UN INVESTISSEMENT STRATÉGIQUE POUR LA FILIÈRE, NON DÉNUÉ DE RISQUE POUR L'ÉTAT .....</b>	<b>68</b>
A - Un projet industriel hors norme dont la réussite repose sur les synergies entre deux acteurs.....	68
B - Un projet qui mobilise le tiers des soutiens publics à la filière microélectronique .....	69
C - Malgré leur ampleur, des subventions de l'État qui reposent sur un schéma juridique encadrant insuffisamment l'ensemble du projet .....	70
D - Une concrétisation de la totalité du projet tributaire de la décision de <i>GlobalFoundries</i> .....	71
<b>III - UNE EFFICACITÉ DES AIDES ENTRAVÉE PAR LA LENTEUR DE LEUR OCTROI ET PAR UNE ARCHITECTURE BUDGÉTAIRE COMPLEXE.....</b>	<b>71</b>
A - Des délais entre l'instruction et le début des versements des aides peu compatibles avec la rapidité de l'évolution technologique.....	71
B - Une architecture budgétaire toujours complexe, malgré une centralisation du pilotage au niveau du SGPI.....	74
<b>IV - DES FRAIS DE GESTION PLUS ÉLEVÉS POUR LES PROJETS PIIEC, TANT POUR LES ENTREPRISES QUE POUR L'ÉTAT .....</b>	<b>77</b>
A - Des modalités de sélection et une charge de gestion risquant d'évincer les PME .....	77
B - Des coûts unitaires en frais de gestion pour l'État plus importants pour les PIIEC .....	79
<b>CHAPITRE IV MIEUX ÉVALUER LA TRANSFORMATION DES PROGRÈS TECHNOLOGIQUES EN RETOMBÉES ÉCONOMIQUES ET INDUSTRIELLES .....</b>	<b>83</b>
<b>I - UNE ESTIMATION DIFFICILE DE L'EFFET DE LEVIER DES AIDES MAIS DES PROGRÈS TECHNOLOGIQUES INDÉNIABLES SUR LONGUE PÉRIODE .....</b>	<b>83</b>
A - Un effet positif sur le dynamisme de la recherche et développement établi pour les petites entreprises.....	83
B - Un effet positif en termes d'innovation et d'avancée technologiques .....	85
<b>II - UNE HAUSSE DES INDICATEURS D'ACTIVITÉ DES BÉNÉFICIAIRES DE SUBVENTION, SANS ÉVALUATION DES EFFETS SUR L'EMPLOI ET SUR LA SOUVERAINETÉ.....</b>	<b>88</b>
A - Une hausse continue des indicateurs d'activité et de rentabilité des chefs de file industriels, malgré un retournement de marché en 2023 .....	88
B - L'impact incertain des aides sur l'évolution du nombre d'emplois dans la filière.....	90
C - L'insuffisance d'indicateurs de mesure des progrès en matière de souveraineté.....	91
<b>III - UNE CONTRIBUTION DE LA FILIÈRE À LA TRANSITION ÉCOLOGIQUE À CONFORTER.....</b>	<b>92</b>
A - Des produits électroniques aux impacts écologiques importants.....	92
B - Des efforts faits par les acteurs pour tenter de réduire ces impacts, à mieux articuler et à conforter...	93
<b>ANNEXES .....</b>	<b>101</b>

## Procédures et méthodes

Les rapports de la Cour des comptes sont réalisés par l'une des six chambres que comprend la Cour ou par une formation associant plusieurs chambres et/ou plusieurs chambres régionales ou territoriales des comptes.

Trois principes fondamentaux gouvernent l'organisation et l'activité de la Cour ainsi que des chambres régionales et territoriales des comptes, donc aussi bien l'exécution de leurs contrôles et enquêtes que l'élaboration des rapports publics : l'indépendance, la contradiction et la collégialité.

L'**indépendance** institutionnelle des juridictions financières et l'indépendance statutaire de leurs membres garantissent que les contrôles effectués et les conclusions tirées le sont en toute liberté d'appréciation.

La **contradiction** implique que toutes les constatations et appréciations faites lors d'un contrôle ou d'une enquête, de même que toutes les observations et recommandations formulées ensuite, sont systématiquement soumises aux responsables des administrations ou organismes concernés ; elles ne peuvent être rendues définitives qu'après prise en compte des réponses reçues et, s'il y a lieu, après audition des responsables concernés.

Sauf pour les rapports réalisés à la demande du Parlement ou du Gouvernement, la publication d'un rapport est nécessairement précédée par la communication du projet de texte, que la Cour se propose de publier, aux ministres et aux responsables des organismes concernés, ainsi qu'aux autres personnes morales ou physiques directement intéressées. Dans le rapport publié, leurs réponses sont présentées en annexe du texte de la Cour.

La **collégialité** intervient pour conclure les principales étapes des procédures de contrôle et de publication. Tout contrôle ou enquête est confié à un ou plusieurs rapporteurs. Le rapport d'instruction, comme les projets ultérieurs d'observations et de recommandations, provisoires et définitives, sont examinés et délibérés de façon collégiale, par une formation comprenant au moins trois magistrats. L'un des magistrats assure le rôle de contre-rapporteur et veille à la qualité des contrôles.

Sauf pour les rapports réalisés à la demande du Parlement ou du Gouvernement, la publication d'un rapport est nécessairement précédée par la communication du projet de texte que la Cour se propose de publier aux ministres et aux responsables des organismes concernés, ainsi qu'aux autres personnes morales ou physiques directement intéressées. Leurs réponses sont présentées en annexe du rapport publié par la Cour.

\*

\*\*

Le présent rapport est issu d'une enquête conduite sur le fondement de l'article L. 111-3 du code des juridictions financières. Il est rendu public en vertu des dispositions de l'article L. 143-6 du même code.

L'ouverture de l'enquête a été notifiée le 7 avril 2025 aux représentants des administrations et organismes concernés et l'instruction s'est déroulée d'avril à septembre 2025. Elle a donné lieu à des investigations sur place et sur pièces, de nombreux questionnaires ainsi qu'à une soixantaine d'entretiens avec les représentants des principales administrations concernées et certaines entreprises bénéficiaires des aides publiques versées.

Pour réaliser ce panorama inédit des soutiens publics versés à la filière microélectronique, les rapporteuses ont également bénéficié de l'appui d'un datascientist pour identifier tous les flux financiers vers les entreprises de cette filière à partir de plusieurs extractions des comptes de l'État et des comptes dématérialisés des collectivités territoriales sur la période 2018 à 2025 (cf. annexe n°2). Elles ont également sollicité les collectivités territoriales identifiées grâce à cette méthodologie pour confirmer et parfois compléter ce recensement des montants décidés et versés.

Compte-tenu de la dimension européenne et internationale du sujet, les rapporteuses ont organisé des entretiens avec l'OCDE (Organisation de coopération et de développement économiques) et avec la direction générale des réseaux de communication, du contenu et des technologies (Connect) et la direction générale de la concurrence de la Commission européenne.

Enfin, l'équipe de contrôle a participé à des visites techniques annuelles dans plusieurs entreprises de la filière.

\*

\*\*

Le projet de rapport a été préparé, puis délibéré le 19 janvier 2026, par la 1<sup>ère</sup> chambre, présidée par Mme Camby, présidente de chambre, et composée de MM. Marquet, Linquier, Marcovitch, Gobelet et Mmes Lignot-Leloup et Rosenwald, conseillers maîtres, et, en tant que rapporteuses, de Mme Rabault, conseillère maître en service extraordinaire, Mme Green, conseillère référendaire, et Mme Bernard, vérificatrice et, en tant que contre-rapporteur, M. Boudy, conseiller maître.

\*

\*\*

Le comité du rapport public et des programmes de la Cour des comptes, composé de Mme Camby, présidente de la première chambre faisant fonction de Première présidente, M. Hayez, rapporteur général, M. Meddah, Mme Mercereau, Mme Thibault, M. Lejeune, M. Cazé, présidentes et présidents de chambre de la Cour, M. Glimet, président par intérim de la chambre du contentieux, M. Albertini, M. Vught, M. Roux, Mme Daussin-Charpantier, Mme Renet et Mme Daam, présidentes et présidents de chambre régionale des comptes, et Mme Hamayon, Procureure générale, a été consultée sur le projet de rapport le 10 février 2026. La publication de ce dernier a été approuvée le 9 mars 2026.

\*

\*\*

Les rapports publics de la Cour des comptes sont accessibles en ligne sur le site internet de la Cour et des chambres régionales et territoriales des comptes : [www.ccomptes.fr](http://www.ccomptes.fr).

# Synthèse

## **Une filière essentielle pour de nombreux secteurs industriels, dont l'essor dépend d'investissements croissants**

La microélectronique désigne la production de composants (puces) qui permettent de transmettre, de stocker et de traiter des informations à une échelle micrométrique, grâce à des courants électriques. Parce que les puces sont présentes dans tous les équipements industriels (20 puces dans une machine à laver, près de mille dans une voiture, plusieurs milliers dans un avion), la microélectronique irrigue tous les secteurs industriels au point de jouer au XXI<sup>ème</sup> siècle le rôle clef qu'a eu l'électricité au XX<sup>ème</sup> siècle. Sans la microélectronique, aucun appareil ne peut être fabriqué ; sans elle, aucun saut technologique n'est envisageable. Elle est au cœur des progrès des transitions numérique et environnementale qui constituent dans ce domaine à la fois un défi et une opportunité.

Parce qu'elle est indispensable pour toute innovation industrielle stratégique (défense, intelligence artificielle, quantique, etc.) et qu'elle repose sur une chaîne de valeur mondialisée et très éclatée, à tel point qu'aucun pays au monde n'est à ce jour en mesure de fabriquer à lui seul la totalité d'une puce, la microélectronique est devenue un enjeu géopolitique. La maîtrise des technologies entrant dans cette fabrication conditionne pour un pays sa résilience et son autonomie d'approvisionnement. Elle permet d'être un acteur indispensable dans la chaîne de valeur.

Y parvenir nécessite des investissements très importants, que ce soit en recherche et développement (R&D) ou dans la construction d'usines. Ainsi, en 2023, la microélectronique faisait partie des trois secteurs industriels affichant, sur le périmètre mondial, le plus fort ratio de R&D rapportée au chiffre d'affaires. Elle présente également le ratio d'investissement rapporté au chiffre d'affaires le plus élevé (ce ratio est en moyenne de 7 % pour l'industrie, il est de 20 % pour la microélectronique).

La course qui se joue à l'échelle mondiale a conduit la plupart des grandes puissances à massivement subventionner la microélectronique qui est devenue au fil du temps l'un des secteurs industriels recevant le plus de soutiens publics, et ce quel que soit le pays.

## **Des atouts stratégiques en France et dans l'Union européenne, malgré un décrochage dans la course technologique**

L'Union européenne ne représente que 7 % de la production mondiale de puces, largement dépassée par l'Asie et les États-Unis. En outre, elle est quasiment absente de la production des puces les plus sophistiquées, utilisées pour toutes les innovations et le développement de l'intelligence artificielle.

Malgré ce positionnement global très en retrait, l'Union européenne parvient à conserver une position de *leader* sur quelques marchés, notamment comme fournisseur de puces pour le marché de l'automobile. Elle compte également quatre entreprises de ce secteur affichant un chiffre d'affaires annuel supérieur à 10 Md€ (les néerlandaises *ASML* et *NXP*, la franco-

italienne *STMicroelectronics*, et l'allemande *Infineon*). Elle peut par ailleurs s'appuyer sur un pouvoir de marché avec *ASML*, seule entreprise au monde capable de fabriquer des machines de photolithographie indispensables pour la réalisation de puces. Enfin, elle dispose de trois centres de recherche parmi les plus en pointe au monde : le CEA-Leti en France, l'IMEC en Belgique et l'institut Fraunhofer en Allemagne.

Outre son pôle de recherche très réputé, la France dispose d'entreprises reconnues sur le plan international sur plusieurs segments de la chaîne de fabrication des puces. La filière micro-électronique française s'appuie sur une centaine d'entreprises (un peu plus de 170 unités légales) et 53 600 salariés, avec une forte concentration puisque cinq entreprises, dont *STMicroelectronics*, réalisent 85 % de la production. Avec un chiffre d'affaires de 18,2 Md€ en 2022, elle représente 11 % de la production européenne de semi-conducteurs et elle se distingue par un excédent commercial (1,8 Md€ en 2024).

### **Une réponse européenne éclatée car articulée en grande partie autour d'aides d'État**

En 2018, l'Union européenne a activé un dispositif d'aides d'État inscrit à l'article 107 du traité sur le fonctionnement de l'Union européenne, jamais utilisé jusque-là : le premier PIIEC (projet important d'intérêt européen commun) porte sur la microélectronique. Il s'agit d'un cadre spécifique d'aides d'État, faisant l'objet d'une autorisation globale de la Commission pour toutes les entreprises européennes engagées dans le projet, permettant des soutiens publics à la R&D et au déploiement de lignes pilotes pouvant atteindre jusqu'à 100 % de l'investissement, sous réserve de respecter plusieurs conditions (contribution aux objectifs de l'Union européenne, participation de plusieurs États membres, haut niveau de risque du projet non finançable par le marché, retombées positives pour toute l'Europe au-delà des entreprises participantes). La France en a été l'un des pays instigateurs et l'a mis en œuvre *via* son plan *Nano 2022*.

La crise sanitaire a accéléré la prise de conscience de l'importance stratégique des semi-conducteurs pour l'économie et la souveraineté industrielle des pays. Par ailleurs, les tensions géopolitiques ont ravivé la nécessité de renforcer le tissu industriel de semi-conducteurs sur le sol européen, pour assurer une plus grande résilience et autonomie d'approvisionnement de l'industrie européenne sur des secteurs clefs, notamment en matière de maîtrise des technologies futures et de défense.

En 2023, l'Union européenne s'est dotée d'un cadre législatif pour renforcer l'écosystème européen des semi-conducteurs, le *Chips Act*, qui prévoit 43 Md€ de subventions financées principalement par les États membres, notamment *via* un deuxième PIIEC pour la microélectronique. Le *Chips Act* porte l'ambition de porter à 20 % la part européenne dans ce marché mondial d'ici 2030 contre moins de 10 % aujourd'hui. Dans sa nouvelle stratégie électronique dotée de 5 Md€ dans le cadre de *France 2030*, la France affiche une cible d'augmentation de 90 % de sa capacité de production de semi-conducteurs à l'horizon 2030 avec des ambitions élevées en matière de rattrapage technologique.

Au-delà des montants, l'Union européenne et la France ont changé de doctrine en matière de subvention pour accorder des soutiens publics non plus aux seuls travaux de recherche mais aux premiers déploiements industriels.

Si des efforts ont été faits pour favoriser une dynamique de coopération en matière de recherche et développement, il est aujourd'hui nécessaire d'aller plus loin dans l'articulation des projets en vue de l'augmentation des capacités de production des semi-conducteurs à l'échelle européenne. En effet, malgré les PIIEC et le *Chips Act* européens, chaque État membre décline sa propre stratégie en matière capacitaire, ce qui est propice à la surenchère des subventions pour attirer les investisseurs. Or aucun pays de l'Union ne dispose de la capacité budgétaire pour rivaliser seul avec les soutiens déployés par les États-Unis et la Chine.

### **Un soutien public national significatif en augmentation depuis 2022, mais sans suivi suffisant**

Depuis sa création, la filière microélectronique a bénéficié en France de soutiens publics, principalement des subventions versées par l'État et par certaines collectivités locales.

Il n'existe à ce jour aucune consolidation des soutiens publics à cette filière. La Cour a recensé toutes les formes d'aides apportées au secteur et estime leur montant total programmé à 8,7 Md€ sur la période 2018 à 2025, dont 5 Md€ d'aides effectivement versées sur cette même période. Ce montant n'inclut pas les participations en fonds propres analysées à part ; il intègre le crédit d'impôt recherche dont a bénéficié la filière depuis 2018 mais ne comprend pas les exonérations de cotisations sociales qui ne sont pas spécifiques à la filière. Sur ces 8,7 Md€, 7,7 Md€ (dont 4,3 Md€ versés) viennent de l'État, 715 M€ (dont 561 M€ versés) sont des fonds européens et 219,5 M€ prévus et versés par des collectivités territoriales. La Cour recommande de mettre à jour chaque année, à compter de 2026, ce tableau des soutiens publics à la filière microélectronique.

Comparativement aux autres secteurs industriels, les montants de soutien public à la filière microélectronique figurent parmi les plus élevés, rapportés au nombre d'entreprises soutenues. Par ailleurs, les montants d'aide accordés par entreprise sont parmi les plus élevés dans l'histoire de la politique industrielle française. Ainsi, il est prévu l'octroi d'une subvention de 1,8 Md€ à l'américain *GlobalFoundries* pour construire une usine à Crolles, en partenariat avec le franco-italien *STMicroelectronics* qui doit bénéficier de 1,1 Md€ sur ce même projet (projet *Liberty*).

À la différence d'autres pays tels que les États-Unis ou le Japon, ces soutiens publics se caractérisent par une faible conditionnalité en termes de production nationale et d'emploi. Par ailleurs, à la différence des aides accordées à d'autres filières, celles-ci ne prennent quasiment jamais la forme d'avance remboursable. Les clauses de « retour à meilleure fortune », dites *clawback*, ont été récemment rendues obligatoires par la Commission européenne dans le cadre du deuxième PIIEC sur la microélectronique pour les industriels recevant plus de 50 M€ de subvention publique. Ces subventions avec clause de retour représentent 42 % des subventions prévues. Toutefois, leurs effets ne seront activés qu'à partir de 2028. La Cour recommande de privilégier dès 2026 les avances remboursables dans la stratégie électronique, en tenant compte de la maturité technologique des projets et des enjeux d'attractivité.

La filière microélectronique en France bénéficie également du crédit d'impôt recherche pour 1,6 Md€ entre 2018 et 2023. Ce montant est supérieur au total des subventions versées au titre du plan *Nano 2022* et représente 13 % de la part de cette dépense fiscale bénéficiant à l'industrie manufacturière en 2023. Enfin, la filière dispose d'un soutien par le levier de l'actionnariat public (3,6 Md€ qui ne sont pas comptabilisés par la Cour dans le total des

soutiens publics) *via* Bpifrance et/ou le Commissariat à l'énergie atomique et aux énergies alternatives (CEA) ainsi que *via* certaines collectivités territoriales. Les fonds investis ont permis de préserver un actionnariat souverain dans certaines entreprises stratégiques de la filière.

### **Une coopération interne à la filière à structurer autour d'une cartographie stratégique de l'offre et de la demande**

La filière microélectronique s'appuie sur un comité stratégique, créé en 2018 par le Conseil national de l'industrie, et a bénéficié de deux contrats de filière. Si la structuration de la filière a progressé pendant la période examinée, elle reste à consolider en intégrant davantage le rôle des sous-traitants qui sont tout aussi déterminants pour l'atteinte de l'objectif de souveraineté.

Par ailleurs, l'État ne dispose pas aujourd'hui de cartographie précise de la filière, qui l'aiderait à opérer des choix éclairés sur trois axes : l'enjeu technologique relatif à la taille des puces (la France envisage-t-elle d'entrer dans la course technologique pour concevoir et / ou fabriquer des puces de plus en plus petites ?) ; l'enjeu des débouchés (quels sont les marchés visés par la filière ?) ; et l'enjeu du positionnement dans la chaîne de valeur (l'ambition de la France est-elle de concevoir des puces et/ou de les produire ?). La Cour recommande de cartographier en 2026 l'offre et la demande de composants électroniques en France et dans l'Union européenne et leur évolution sur la prochaine décennie afin de mieux orienter les soutiens publics. Elle recommande également de préciser d'ici fin 2026 la stratégie française avec des objectifs chiffrés par type de puces, s'articulant avec ceux des autres pays de l'Union européenne.

Le bilan du premier contrat stratégique de filière signé en 2019 a mis en évidence la nécessité de renforcer la coopération au sein de la chaîne de valeur et les actions visant à adapter les compétences et les emplois aux besoins des acteurs de la filière. Tenant compte des lacunes du premier contrat, le deuxième contrat stratégique de filière signé en 2025 prévoit deux avancées majeures : la création, au second semestre 2025, d'un observatoire de l'évolution du marché mondial, européen et français des composants électroniques, des circuits imprimés et des systèmes embarqués ; des actions pour renforcer l'offre de formation aux métiers électroniques pour répondre au risque de pénurie de main d'œuvre qui est un défi mondial. Il souffre toutefois d'une lacune persistante concernant la standardisation normative dans le champ électronique, alors qu'il s'agit d'un enjeu essentiel pour maintenir un écosystème favorable aux petites et moyennes entreprises françaises.

### ***Liberty* : un projet stratégique mobilisant massivement les fonds publics, tributaire pour sa bonne fin de l'engagement d'un partenaire étranger**

Le projet *Liberty* constitue l'un des principaux piliers de la stratégie française pour gagner en souveraineté technologique et industrielle dans le domaine des semi-conducteurs. Déployé à Crolles en Isère, il consiste en la construction de nouvelles usines afin de « doubler les capacités de production des puces en France d'ici 2028 »<sup>1</sup>. Il intègre aussi le déploiement

---

<sup>1</sup> Communiqué de presse du ministre chargé de l'économie et des finances : [Communiqué de presse du 5 juin 2023 de Bruno Le Maire sur le projet Liberty](#).

industriel d'une technologie avancée. Il fait le pari d'un niveau de coopération unique en Europe entre un fabricant de dispositifs intégrés (STMicroelectronics) et une fonderie (l'américain GlobalFoundries) pour réaliser les installations et ensuite assurer la production. L'achèvement de la construction est programmé pour 2027.

L'investissement total est annoncé à 7,5 Md€, pour un montant de subventions accordées par la France de 2,9 Md€ (soit 1,8 Md€ pour GlobalFoundries et 1,1 Md€ pour STMicroelectronics). À fin juin 2025, 574 M€ avaient été versés à STMicroelectronics au regard des investissements réalisés par la société. Aucun paiement n'a été réalisé pour GlobalFoundries qui n'a pas commencé sa part du projet, contrairement au schéma initialement envisagé. La bonne fin du projet étant conditionnée aux réalisations des deux partenaires, elle pourrait pâtir du report d'investissement de GlobalFoundries.

En dépit de leur ampleur, les subventions de l'État reposent sur un schéma juridique qui encadre insuffisamment l'ensemble du projet. En effet, l'État français accorde une subvention à chacune des deux entreprises, versée en fonction des investissements réalisés par chacune d'elles. Ainsi, si l'une des deux parties ne remplit pas ses engagements, elle ne perçoit certes pas de subvention, mais elle pénalise la complétude du projet, et par là-même son efficacité globale au nom de laquelle les soutiens publics ont été accordés.

Par ailleurs, l'article 17 de la loi du 31 décembre 2012 de programmation des finances publiques pour les années 2012 à 2017 impose à tout investissement civil financé par l'État la réalisation d'une évaluation socio-économique préalable lorsque l'engagement public dépasse 20 M€ et d'une contre-expertise au-delà de 100 M€ de soutiens publics. Pour *Liberty*, cette évaluation est incomplète. La Cour rappelle la nécessité de s'assurer du respect de la transmission préalable de cette évaluation avant tout investissement.

Les critères d'évaluation de la stratégie électronique, dont les cibles en matière capacitaire reposent principalement sur ce projet, devront être prochainement revus pour tenir compte du report d'investissement de GlobalFoundries.

### **Une efficacité des aides à optimiser en simplifiant la gestion associée aux aides publiques**

Les industriels bénéficiaires des soutiens publics sont ralentis dans leurs investissements par l'ingénierie financière particulièrement complexe du plan *Nano 2022* et par la longueur de l'instruction des aides versées dans le cadre des deux PIIEC. Ils ont dû attendre trois ans entre le dépôt d'un projet et la contractualisation pour le premier PIIEC. Des actions ont été menées depuis par l'administration française auprès des services de la Commission européenne pour simplifier et accélérer les processus liés aux PIIEC. Elles ont permis d'obtenir un raccourcissement de la phase d'instruction mais les procédures demeurent longues pour un marché où les cycles de produits sont très courts, impliquant une forte prise de risque.

La gouvernance des aides publiques versées à la filière microélectronique a été simplifiée dans le cadre de *France 2030*, grâce à une centralisation du pilotage par le Secrétariat général pour l'investissement et à une délégation de la gestion des projets principalement à Bpifrance. La lisibilité des soutiens publics demeure cependant brouillée par la juxtaposition de plusieurs dispositifs de financement. Ainsi, l'État ne dispose pas d'une vision consolidée des aides versées par les collectivités territoriales et par l'Union européenne.

Le nombre et la longueur des documents demandés aux porteurs de projet dans le cadre des PIIEC entraînent un coût de gestion pour les opérateurs mandatés à cet effet par l'État supérieur à celui des autres projets. Cette charge administrative est aussi coûteuse pour les entreprises, notamment petites et moyennes, et peut provoquer un effet d'éviction au détriment de porteurs de projets innovants mais ne disposant pas de la taille critique pour supporter ce coût. Il importe de poursuivre les efforts pour alléger les contraintes administratives pesant sur les entreprises bénéficiaires, notamment petites et moyennes.

### **Un impact des financements publics à mieux corrélérer aux réalisations**

Les aides publiques du programme *Nano 2022* ont renforcé l'innovation et favorisé plusieurs avancées technologiques majeures. L'évolution des indicateurs d'activité et de rentabilité des entreprises de la filière (production, valeur ajoutée, excédent brut d'exploitation) est également globalement positive, malgré le retournement de la conjoncture à compter de 2023 : le chiffre d'affaires mondial de la filière a augmenté de 35 % entre 2018 et fin 2024, mais il a augmenté de 46 % sur la même période en France. Alors que le contrôle des aides est centré uniquement sur le respect des jalons industriels, il importe d'assurer également un suivi du chiffre d'affaires généré par les nouveaux projets d'industrialisation soutenus pour mieux mesurer l'impact des aides.

Par ailleurs, la corrélation entre l'évolution des indicateurs d'activité et de rentabilité des chefs de file et acteurs soutenus et les progrès en matière de souveraineté n'est pas analysée aujourd'hui. L'État ne disposant pas d'une carte de la production française par type de puces et des cibles de production, il n'est pas en mesure de quantifier les progrès obtenus en matière de souveraineté industrielle.

Enfin, sur le volet environnemental, la filière microélectronique française présente une dynamique réelle de transition, portée par des initiatives pionnières et des démarches de plus en plus structurées. Toutefois, cette dynamique repose encore largement sur des stratégies individuelles d'entreprises qui sont peu articulées entre elles. La Cour recommande de valoriser ces efforts par une présentation au comité stratégique de filière, d'ici fin 2026, des résultats des travaux sur la réduction de l'impact environnemental de la filière microélectronique et sur l'état d'avancement du plan de sobriété hydrique de la filière composants électroniques.

## Recommandations

1. Cartographier en 2026 la demande et l'offre de composants électroniques en France et dans l'Union européenne et leur évolution prévue sur la prochaine décennie afin de mieux orienter les soutiens publics (*Premier ministre, ministère de l'économie, des finances et de la souveraineté industrielle, énergétique et numérique, ministère des armées et des anciens combattants*).
2. Préciser en 2026 la stratégie française en matière de microélectronique en lui donnant des objectifs chiffrés par type de puces, articulés avec ceux des autres pays de l'Union européenne (*Premier ministre, ministère de l'économie, des finances et de la souveraineté industrielle, énergétique et numérique, ministère des armées et des anciens combattants*).
3. Privilégier, à compter de 2026, les avances remboursables dans les modalités d'aides concourant à la stratégie électronique, en tenant compte de la maturité technologique et des enjeux d'attractivité des projets (*Premier ministre, ministère de l'économie, des finances et de la souveraineté industrielle, énergétique et numérique*).
4. Dresser, à partir de 2026, un tableau actualisé des aides publiques versées chaque année aux entreprises de la filière microélectronique (*ministère de l'économie, des finances et de la souveraineté industrielle, énergétique et numérique*).
5. S'assurer dès 2026 du respect de la transmission préalable des évaluations socioéconomiques avant tout investissement (*Premier ministre, secrétariat général pour l'investissement*).
6. Systématiser d'ici fin 2026 le suivi du chiffre d'affaires généré par les projets d'industrialisation soutenus (*Premier ministre, ministère de l'économie, des finances et de la souveraineté industrielle, énergétique et numérique*).
7. Présenter d'ici fin 2026 au comité stratégique de filière les résultats des travaux sur la réduction de l'impact environnemental de la filière et l'état d'avancement du plan de sobriété hydrique (*ministère de l'économie, des finances et de la souveraineté industrielle, énergétique et numérique*).



# Introduction

Née au début des années 1960 et issue de la physique, la microélectronique désigne « l'ensemble des technologies de fabrication de composants (« puces ») qui utilisent des courants électriques pour transmettre, traiter ou stocker des informations à l'échelle micrométrique », selon la définition du Commissariat à l'énergie atomique et aux énergies alternatives (CEA)<sup>2</sup>. Mesurant de quelques millimètres à quelques centimètres, les puces électroniques regroupent aujourd'hui sur une très petite surface, généralement en silicium, un grand nombre de composants électroniques : elles peuvent contenir jusqu'à une centaine de milliards de transistors<sup>3</sup> contre 42 millions en 2000.

Les puces électroniques sont au cœur de l'économie du XXI<sup>ème</sup> siècle. Leur usage s'est répandu dans tous les secteurs stratégiques d'activité : l'automobile, l'énergie, la communication, la santé mais aussi la défense, la sécurité et l'espace. Elles déterminent la compétitivité industrielle et la croissance des grandes puissances économiques, en étant aujourd'hui le principal moteur de l'innovation technologique et industrielle.

La filière microélectronique présente plusieurs caractéristiques qui la distinguent des autres secteurs industriels. Tout d'abord, aucun pays ne maîtrise la totalité de la chaîne de fabrication qui est très fragmentée, conduisant à de nombreuses interdépendances au niveau mondial. La fabrication d'une puce implique en effet des centaines d'étapes disséminées entre plusieurs pays et continents. Une seule puce peut ainsi faire l'équivalent de plusieurs fois le tour du monde au cours de sa production et met en moyenne de trois à six mois pour être produite.

Ensuite, c'est un secteur dont la composante capitalistique et celle en R&D figurent parmi les plus importantes de l'industrie.

Enfin, du fait de son caractère stratégique pour la souveraineté industrielle et structurant pour l'innovation et la compétitivité, cette filière bénéficie d'un soutien public ancien, dans la plupart des pays. Depuis la pénurie momentanée de puces pendant la crise sanitaire, entraînant une paralysie de l'activité économique de plusieurs secteurs, ce soutien a pris des proportions sans précédent, et cette augmentation mondiale du montant des subventions publiques a également été amplifiée par les tensions géopolitiques récentes.

En France, ces soutiens ont d'abord été mis en œuvre dans un cadre national avec les trois premiers plans *Nano* (2008, 2012, 2017)<sup>4</sup>. À compter de 2018, ils se sont inscrits dans un nouveau cadre européen, celui des projets importants d'intérêt européen commun (PIIEC) :

---

<sup>2</sup> CEA, *La microélectronique*, 2018.

<sup>3</sup> Un transistor est un dispositif à semi-conducteur permettant d'amplifier, de contrôler et de générer des signaux électroniques.

<sup>4</sup> Les plans Nano sont des programmes pluriannuels de soutien public à la filière microélectronique. Les trois premiers plans Nano, dont le premier a été initié en 2002, ont financé des activités de recherche et développement, conformément à la réglementation sur les aides d'État. Ils n'ont pas financé d'industrialisation.

ceux-ci donnent droit à des aides d'État spécifiques pour soutenir la recherche et développement (R&D) et des lignes pilotes de production<sup>5</sup>, financées par les budgets nationaux, soumises à l'autorisation de la Commission européenne. Ils permettent aux États membres de surmonter des défaillances importantes du marché dans certains secteurs, en soutenant des projets industriels au-delà des règles européennes de concurrence de droit commun.

La filière microélectronique a bénéficié de deux PIIEC : le premier a été décliné dans le plan *Nano 2022*, le second dans la stratégie électronique de *France 2030*<sup>6</sup>. En outre, une aide d'État pour le projet *Liberty* associant *GlobalFoundries* et *STMicroelectronics* a été autorisée par la Commission européenne dans le cadre du règlement européen sur les semi-conducteurs *Chips Act*<sup>7</sup>. Celui-ci est entré en vigueur en septembre 2023 et prévoit 43 Md€ d'investissements publics.

Le *Chips Act* européen poursuit l'objectif de renforcement des capacités de production de semi-conducteurs au sein de l'Union européenne (UE) : celle-ci ambitionne d'atteindre 20 % du marché mondial d'ici 2030, contre moins de 10 % aujourd'hui. Les aides pour cette filière s'inscrivent plus globalement dans une stratégie visant à enrayer « *le déclin industriel et le décrochage de la compétitivité européenne sur les trois dernières décennies* », mis en évidence par le rapport de Mario Draghi sur le futur de la compétitivité européenne remis le 9 septembre 2024<sup>8</sup>. Dans un rapport sur la stratégie de l'UE en matière de microprocesseurs publié en février 2025, la Cour des comptes européenne considère toutefois ces efforts insuffisants : « *les investissements que le Chips Act est censé susciter ne seront pas à la hauteur de l'enjeu industriel, (...) en raison de la mauvaise position de départ de l'UE dans le secteur des microprocesseurs de pointe.* »

Dans ce contexte, le présent rapport analyse les singularités de cette filière déterminante dans l'économie mondiale et les objectifs de la stratégie française (chapitre I du rapport). Il établit un panorama inédit des soutiens publics versés à cette filière (chapitre II). Il examine la gouvernance de la filière et les défis à surmonter pour améliorer l'efficacité des aides (chapitre III). Enfin, il analyse les différents effets des soutiens publics et formule des recommandations pour mieux suivre l'impact économique des aides et mieux valoriser les efforts des entreprises de la filière pour réduire leur impact environnemental (chapitre IV).

---

<sup>5</sup> FID, *First Industrial Deployment*.

<sup>6</sup> France 2030 est un plan d'investissement de 54 Md€, annoncé en 2021 et déployé à compter de 2022, visant à accélérer l'innovation dans les secteurs clés de l'économie française

<sup>7</sup> Règlement du Parlement européen et du Conseil européen du 13 septembre 2023 établissant un cadre de mesures pour renforcer l'écosystème européen de semi-conducteurs.

<sup>8</sup> Mario Draghi, Une stratégie de compétitivité pour l'Europe, 9 septembre 2024.

# Chapitre I

## Une stratégie française ambitieuse à mieux cibler dans un cadre européen

Parce que la microélectronique repose sur une technologie fondamentale socle pour de nombreux secteurs industriels dont le secteur de la défense et d'autres secteurs stratégiques, elle fait l'objet de soutiens publics massifs au sein des principales puissances économiques en quête d'une plus grande autonomie stratégique. Malgré des atouts et une politique volontariste affichée dans le cadre du *Chips Act*, l'Union européenne peine à rattraper son retard. La filière française est essentielle pour l'atteinte des objectifs de souveraineté européenne en la matière. Elle est soutenue par une stratégie ambitieuse qui sert de multiples objectifs et dont l'efficacité gagnerait à être renforcée par l'intensification de la coopération au sein de l'Union européenne, notamment avec l'Allemagne sur le volet de l'augmentation des capacités de production.

### **I - Des composants critiques pour la sécurité économique, issus d'une chaîne de valeur fragmentée au niveau mondial**

#### **A - Une industrie créée dans les années 1960 qui irrigue désormais tous les secteurs industriels**

La microélectronique a émergé dans les années 1960 et irrigue désormais tous les équipements industriels, des plus courants aux plus sophistiqués. Ainsi, une machine à laver compte entre 20 et 100 puces électroniques, un smartphone plusieurs centaines, une automobile un millier, un avion plusieurs milliers, etc. Parce qu'elles sont devenues indispensables à la réalisation des composants industriels, les puces sont considérées comme « *l'or noir* » du XXI<sup>ème</sup> siècle. Sans elles, aucun appareil ne peut être fabriqué ; sans elles, aucun saut technologique n'est plus envisageable.

Une puce électronique est un morceau de matériau semi-conducteur, généralement du silicium, qui contient des milliards de composants électroniques microscopiques (appelés transistors) qui transmettent des signaux de données. L'intérêt d'un matériau semi-conducteur est de pouvoir contrôler le passage du courant électrique : en effet, dans certaines conditions de température, de lumière, de pression, etc., le matériau se comporte soit comme un isolant, soit comme un conducteur.

Il existe plusieurs familles de puces aux fonctionnalités distinctes, s'appuyant sur des technologies propres, qui peuvent néanmoins être regroupées en trois grandes catégories :

- les puces logiques, qui traitent des données ou exécutent des programmes de calcul : processeurs CPU (*Central Processing Unit*), processeurs graphiques GPU (*Graphics Processing Unit*), MCU (*Micro-Controller Units*) qui contiennent à la fois des fonctions de calcul et de contrôle ou de mémoire, FPGA (*Field-Programmable Gate Array*) qui sont des circuits pouvant être reprogrammés après leur fabrication, SoC (*System on Chips*) qui peuvent intégrer des CPU, GPU et de la mémoire sur une seule puce (les SoC sont utilisés dans les smartphones par exemple). Ces puces sont destinées principalement aux *data centers*, aux ordinateurs et aux téléphones mobiles ;
- les puces mémoires, dont la fonction est de stocker les données, durablement ou temporairement : la SRAM (*Static Random Access Memory*) qui est la mémoire temporaire utilisée pour l'exécution des programmes, la DRAM (*Dynamic Random Access Memory*) qui est un stockage temporaire des données, les EEPROM (*Electrically Erasable Programmable Read Only Memories*) ou les FLASH qui sont des types de mémoire capables de stocker des données, même sans alimentation électrique ;
- les puces analogiques, qui recoupent l'ensemble des autres composants. Elles combinent des fonctionnalités de calcul ou de mémoire décrites ci-dessus, avec des fonctionnalités analogiques qui traitent des signaux (son, lumière, etc.). Ces puces sont à la base des objets connectés, des capteurs, du *bluetooth*, du wifi, de la 5G, etc.

#### **Définitions de microélectronique, semi-conducteurs et puces**

Dans le langage courant, les terminologies « microélectronique », « semi-conducteurs » ou « puces » sont utilisées par extension pour évoquer l'industrie microélectronique dans son ensemble. Or chacune d'elle recoupe une réalité bien précise :

- la microélectronique désigne la fabrication de composants qui permettent de transmettre, de stocker et de traiter des informations, à une échelle micrométrique, grâce à des courants électriques ;
- les semi-conducteurs sont les matériaux utilisés par la microélectronique ;
- une puce microélectronique est un morceau de matériau semi-conducteur contenant des composants électroniques microscopiques.

Les secteurs de la microélectronique et de l'électronique sont liés et la ligne de partage entre les deux peut s'apprécier avec des nuances. Le rapport retient la définition suivante de l'électronique : la filière regroupe tous les autres types de composants (composants passifs type résistances, condensateurs, bobines et transformateurs), les circuits imprimés (PCB), la production de cartes électroniques assemblées et la fabrication de systèmes électroniques à base de puces.

## **B - Une chaîne de valeur complexe et mondialisée**

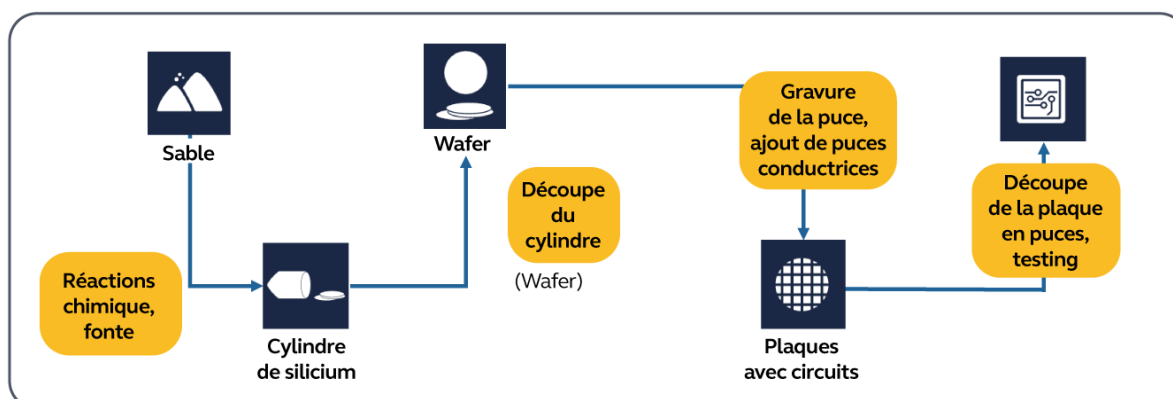
La fabrication d'une puce repose sur plusieurs étapes, chacune nécessitant un haut niveau de technologie et des investissements très onéreux :

- la modélisation de la puce (« *design* » de la puce). Cette étape consiste à définir les fonctionnalités à remplir (processeur, capteur, etc.) et à créer l'architecture de la puce

(description logique des circuits). Il s'agit d'établir un plan précis sur lequel seront positionnés de minuscules interrupteurs (transistors) qui permettent de contrôler le passage du courant électrique ;

- la préparation de la plaque de silicium, pour obtenir une fine plaque de 30 centimètres de diamètre (appelée *wafer* ou galette). Le silicium est obtenu à partir du sable grâce à différentes réactions chimiques qui permettent de le purifier (cette étape nécessite l'utilisation d'importantes quantités d'eau très pure pour rincer le matériau tout au long du processus de purification), il est ensuite fondu à très haute température pour obtenir un cylindre qui est ultérieurement découpé en fines tranches (*wafer*) qui ont l'apparence de disques de verre très minces ;
- la « gravure » de la plaque de silicium. Il s'agit « d'imprimer » les circuits électriques sur la plaque de silicium. Le motif du circuit est projeté sur la plaque avec de la lumière (technique appelée photolithographie). Plus la lumière est fine (ultraviolet), plus le nombre de petits circuits qui peuvent être dessinés sur la plaque est important (la précision peut désormais approcher les 2 nanomètres, soit  $2 * 10^{-9}$  mètres. À titre de comparaison, le diamètre d'un cheveu est de 50 000 nanomètres). Des substances chimiques sont ensuite appliquées sur la plaque, réagissant différemment selon que les zones ont été ou non préalablement exposées à la lumière ultraviolette ;
- l'ajout de couches conductrices, semi-conductrices ou isolantes afin de fabriquer le circuit. S'y ajoute le dopage ionique permettant de modifier les propriétés électriques du matériau. La gravure et l'ajout de couches peuvent être répétées plusieurs fois (jusqu'à une centaine de fois), pour élaborer les différentes couches du circuit. La miniaturisation extrême induit une forte sensibilité aux procédés de fabrication (lorsqu'une couche ne comporte que quelques atomes, elle est évidemment très sensible à la variation d'un seul atome) ;
- la découpe du *wafer* en puces ;
- les tests et l'assemblage des puces dans un boîtier, qui comporte des pattes de connexion pour pouvoir être relié à un appareil.

**Schéma n° 1 : étapes de la chaîne de valeur**



Source : Cour des comptes d'après le Comité stratégique de la filière (CSF) électronique

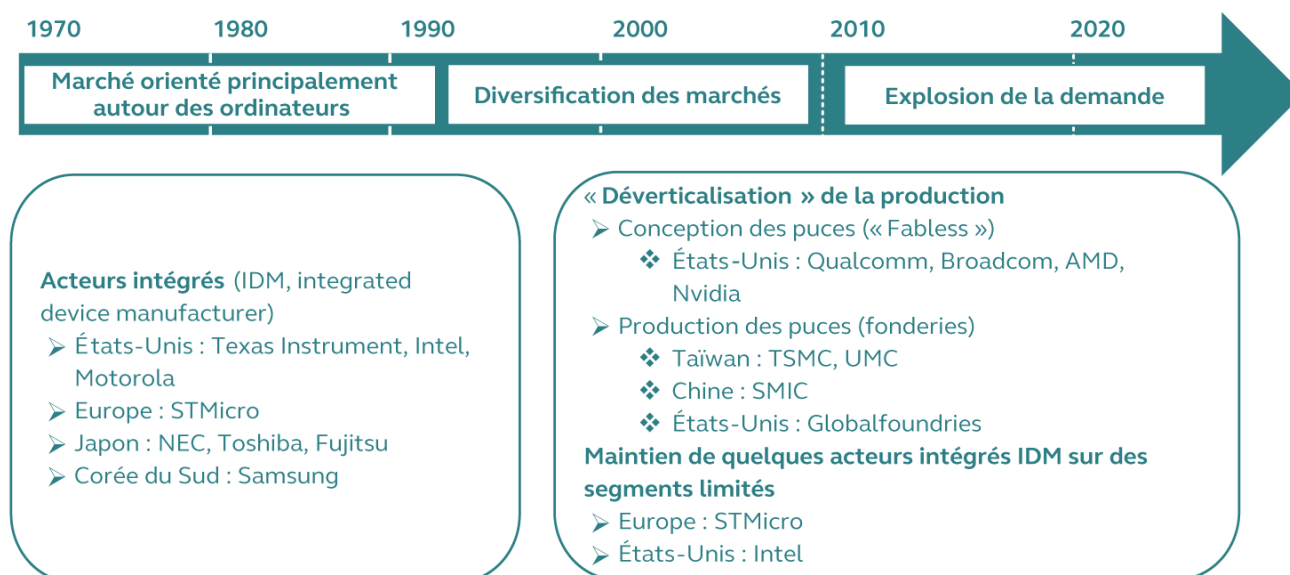
La mise en œuvre des différentes étapes de fabrication a évolué au cours du temps. Ainsi, de 1950 à 1970, la filière était structurée autour d'un modèle d'intégration verticale avec une conception, une fabrication et un assemblage des puces souvent au sein d'une même entreprise. La production restait limitée et concentrée aux États-Unis. À partir des années 1980 s'enclenche un mouvement de spécialisation qui se traduit par une fragmentation de la chaîne de valeur avec l'émergence d'un modèle dual : d'un côté, les *fabless* qui sont des entreprises conceptrices de puces, qui n'ont pas d'usine et sont localisées principalement aux États-Unis ; de l'autre les *foundries* qui sont des usines de fabrication de puces, qui n'en assurent pas la conception qu'elles récupèrent auprès des *fabless* et qui sont installées essentiellement en Asie. À elle seule, l'entreprise taïwanaise *TSMC* détient une part de marché de 70 % du chiffre d'affaires total des fonderies<sup>9</sup>.

Entre ces deux modèles, il reste quelques acteurs, appelés IDM (*Integrated Device Manufacturers*) qui poursuivent un modèle intégré partant de la R&D jusqu'à la conception des circuits, puis à la fabrication, à l'assemblage et à la distribution, ces acteurs dominant quelques segments de puces et pouvant également sous-traiter des travaux de fabrication de puces à quelques fondeurs. Parmi eux figurent le franco-italien *STMicroelectronics* (puces pour l'automobile, pour les machines industrielles, pour les objets connectés), l'américain *Intel* (processeurs pour les ordinateurs, puces pour serveurs et Internet), le coréen *Samsung* (puces mémoire, processeurs pour smartphones). Dans les années 2000, l'hyperspécialisation s'est accentuée, augmentant la fragmentation de la chaîne de valeur et ainsi la dépendance à certains fournisseurs clés. Conséquence de cette évolution, aucun pays n'est actuellement en mesure de réaliser la totalité des différentes étapes de production pour une large gamme de puces et la réalisation certaines de ces étapes repose parfois sur une seule entreprise au monde. C'est par exemple le cas du néerlandais *ASML* qui est – à ce jour – le seul producteur mondial de machines de photolithographie par ultraviolets utilisées pour la fabrication des puces les plus avancées.

---

<sup>9</sup> Source : [Trendforce, septembre 2025](#).

## Schéma n° 2 : évolution de l'organisation de la chaîne de valeur



Source : Cour des comptes sur la base d'informations publiques

## C - Une filière caractérisée par un important effort en recherche et développement et de forts besoins en capital

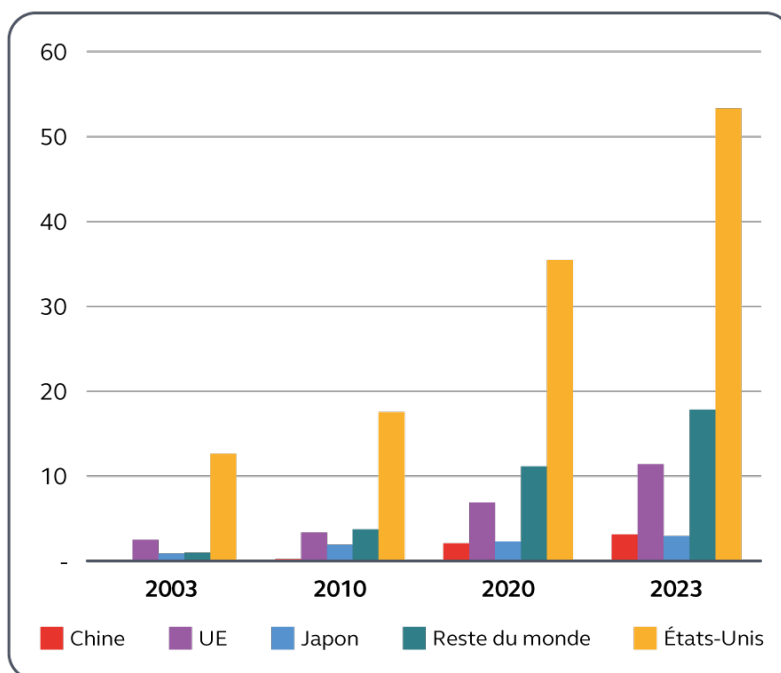
Le mouvement de spécialisation de la chaîne de valeur découle en grande partie de la haute intensité capitalistique de la filière, qui est elle-même la conséquence de la course technologique engagée depuis cinquante ans. Augmenter la performance des puces nécessite de pouvoir loger de plus en plus de transistors pour une surface donnée de semi-conducteurs. En effet, ceci permet d'accroître le nombre d'opérations de calcul, tout en réduisant la consommation d'électricité. Depuis les années 1970, le nombre de transistors a doublé tous les 18 mois (phénomène empirique décrit sous le nom de loi de Moore du nom de l'ingénieur américain qui en fit la prédiction). La réduction de la taille des circuits permet la fabrication en série sur chaque plaque de silicium, ce qui abaisse le coût unitaire. Enfin, la miniaturisation permet de loger sur une même puce plusieurs fonctions.

Sans la miniaturisation, le volume d'un smartphone actuellement utilisé serait évalué entre 6 et 8 m<sup>3</sup>, soit l'équivalent d'un véhicule utilitaire rempli d'équipements électroniques. Réduire la distance entre deux transistors permet d'optimiser les rendements des puces, c'est-à-dire à la fois de minimiser la consommation d'énergie nécessaire pour faire fonctionner la puce et de multiplier les fonctionnalités de cette dernière. Cet objectif est crucial en particulier pour le développement de l'intelligence artificielle (IA) qui repose sur des puces capables d'exécuter le même calcul de façon répétitive, en utilisant des données différentes chaque fois et de manière concomitante (dans une puce classique, un CPU alimente un algorithme avec de nombreuses données les unes après les autres).

C'est donc un développement technologique exponentiel qui a été engagé et qui se traduit à la fois par un niveau important de dépenses en recherche et développement (R&D) et par des usines de fabrication qui comptent parmi les plus coûteuses de l'industrie.

Concernant la R&D en microélectronique, son montant a été multiplié par cinq en vingt ans pour atteindre 88 Md€ en 2023 au niveau mondial. Le graphique ci-dessous retrace son évolution par zone géographique, démontrant la prédominance des États-Unis.

**Graphique n° 1 : dépenses de R&D  
de l'industrie microélectronique  
par zone géographique en Md€ entre 2003 et 2023**

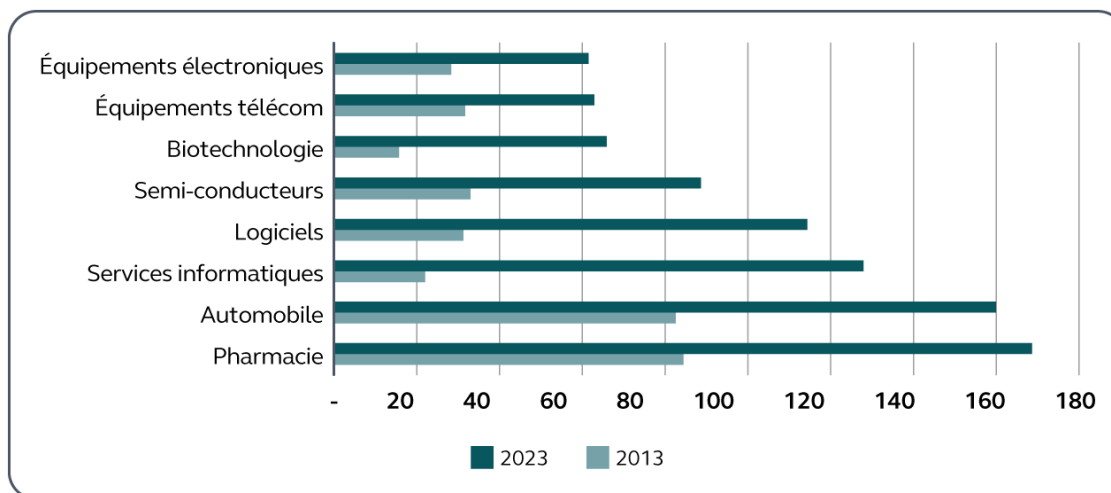


Source : Cour des comptes d'après les données du tableau de bord de l'investissement dans la R&D des 2 000 entreprises les plus importantes établi par la Commission européenne<sup>10</sup>. Le périmètre retenu par la Commission européenne conduit à réduire la part de la Chine dont le secteur de la microélectronique reposerait sur des entreprises de taille moyenne non incluses dans cette base de données.

Comparativement aux autres secteurs industriels, la microélectronique figure parmi les secteurs affichant les dépenses en R&D les plus élevées : en 2023, elle se classe d'ailleurs à la cinquième place en termes de montants de R&D, comme le montre le graphique n°2.

<sup>10</sup> Commission européenne, tableau de bord de l'investissement R&D des entreprises. Ce tableau de bord consolide les données des 2 000 entreprises dans le monde les plus importantes en termes d'investissement dans la R&D. La Commission estime que le montant consolidé de R&D de ces 2 000 entreprises représente plus de 85 % de la R&D totale des entreprises.

## Graphique n° 2 : montants de R&D des principaux secteurs industriels au niveau mondial (Md€)



Source : Cour des comptes d'après les données du tableau de bord de l'investissement dans la R&D. Sur ce graphe ne sont affichés que les secteurs industriels avec un montant de R&D supérieur à 50 Md€ en 2023.

Au-delà de la place qu'elle occupe en termes de montants absolus en R&D, la microélectronique fait partie des trois secteurs industriels avec la plus forte intensité en R&D (cette dernière est définie comme le montant de R&D rapporté au chiffre d'affaires). Ainsi, en 2023, son intensité en R&D est égale à 14,5 % contre une moyenne de 5 % pour l'ensemble des secteurs industriels<sup>11</sup>.

L'autre facette du développement technologique industriel lié à la microélectronique porte sur les usines (fonderies). Leur coût unitaire oscille entre 10 et 15 MdUSD, et même de 20 à 40 MdUSD pour les plus sophistiquées<sup>12</sup>. Ces chiffres sont à comparer avec le coût d'une usine de construction d'automobiles qui s'échelonne entre 3 et 6 MdUSD (5 Md€ pour la construction de l'usine *Tesla* à Berlin). Deux principaux facteurs expliquent l'importance du coût des usines de semi-conducteurs : la construction et la maintenance de salles blanches<sup>13</sup> ultrasophistiquées et les équipements de pointe qui y sont installés (une machine de photolithographie d'*ASML* peut par exemple coûter plus de 200 M€).

Ces coûts engendrent d'importants besoins en capital. Ainsi, en 2023, le ratio d'investissement<sup>14</sup> du secteur de la microélectronique rapporté au chiffre d'affaires est le plus élevé de tous les secteurs industriels. Ce ratio est en moyenne de 7 % pour l'industrie et de 20 % pour la microélectronique.

<sup>11</sup> Commission européenne, tableau de bord des investissements en R&D des entreprises. Comme pour le graphique n°2, les secteurs retenus sont ceux affichant un montant de R&D annuel supérieur à 50 Md€ au niveau mondial.

<sup>12</sup> Le coût de l'usine *TSMC* en Arizona entrée en service début 2025 serait de 40 MdUSD.

<sup>13</sup> Une salle blanche fournir un environnement contrôlé qui limite la présence de particules dans l'air.

<sup>14</sup> Ce ratio est obtenu à partir des dépenses d'investissement divisées par le chiffre d'affaires net (*net sales*).

**Tableau n° 1 : investissements des secteurs industriels  
rapportés à leurs chiffres d'affaires en 2023**

En M€	Chiffre d'affaires en M€	Investissement en M€	Ratio investissements / chiffre d'affaires
<b>Microélectronique (semi-conducteurs)</b>	<b>614 753</b>	<b>119 086</b>	<b>19,4 %</b>
Électricité	539 953	82 626	15,3 %
Téléphonie	416 569	62 484	15 %
Équipements électroniques	984 351	89 922	9,1 %
Chimie	834 476	67 943	8,1 %
Hydrocarbures	1 826 779	147 495	8,1 %
Logiciels (Software)	726 226	55 996	7,7 %
Exploration & Production (secteur amont de l'industrie pétrolière et gazière)	1 239 193	93 606	7,6 %
Ordinateurs	1 015 610	75 307	7,4 %
Machines industrielles	743 800	54 872	7,4 %
Automobile	3 197 405	193 630	6,1 %
Pharmacie	1 141 382	57 520	5 %
<b>Total</b>	<b>26 002 945</b>	<b>1 810 140</b>	<b>7 %</b>

Source : Cour des comptes d'après la base des données de la Commission européenne<sup>15</sup>. Les dépenses d'investissement incluent celles pour la construction d'usines, l'immobilier, les équipements dont certains peuvent servir à la R&D.

## **D - La « guerre des puces » : la France et l'Union européenne confrontées à des stratégies offensives menées par l'Asie et les États-Unis**

Aux exigences technologiques et capitalistiques associées à la microélectronique, se greffe un enjeu géopolitique de plus en plus prégnant. En effet, l'importance stratégique des semi-conducteurs pour l'économie mondiale, la fragmentation de la chaîne de valeur et sa concentration autour de quelques acteurs incontournables – voire parfois un seul – conduisent à alimenter des tensions économiques et stratégiques notamment entre la Chine et les États-Unis et entre Taïwan et la Chine. Les rivalités dans cette course technologique mondiale ont conduit à une augmentation des restrictions en matière de transfert de technologies.

En 2021, l'administration américaine a défini des sanctions pour les entreprises, américaines et non-américaines, qui vendraient à la Chine des processeurs sophistiqués nécessaires pour l'exécution d'algorithmes complexes. En 2022, elle a demandé au gouvernement néerlandais de bloquer la vente des machines de photolithographie d'ASML à la Chine. Début août 2025, le président américain a annoncé vouloir instaurer 100 % de droits de

<sup>15</sup> Commission européenne, tableau de bord des investissements en R&D des entreprises en 2024.

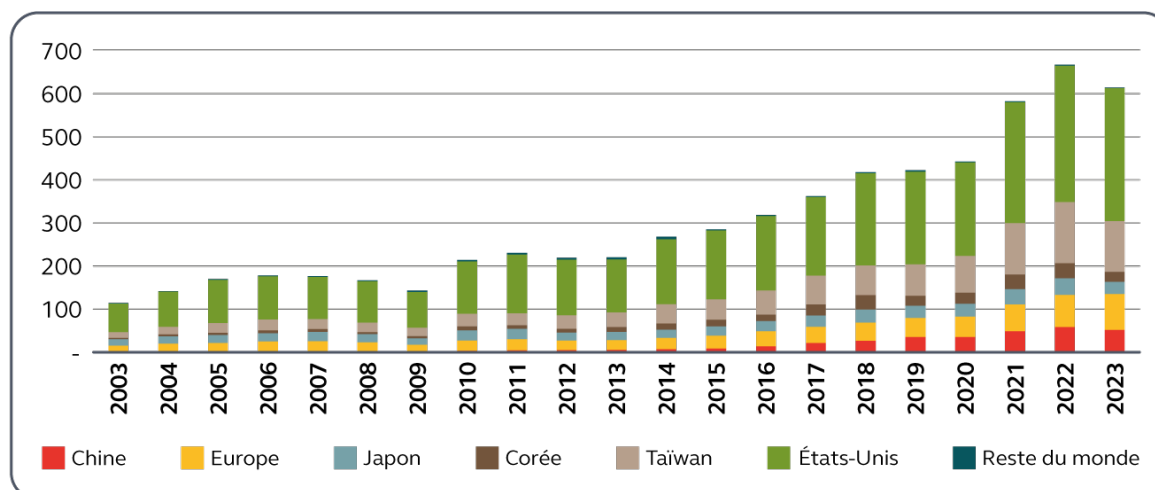
douane sur les puces microélectroniques, réservant une exception pour les entreprises qui s'engageraient à construire aux États-Unis. Enfin, un amendement déposé au Sénat américain dans le cadre du « *Guaranteeing Access and Innovation for National Artificial Intelligence Act* » vise à donner une priorité aux acheteurs américains sur les puces avancées utilisées pour l'IA. En septembre 2025, la Chine a interdit à ses entreprises d'acheter des puces à l'américain *Nvidia*.

Ces tensions croissantes incitent les États à définir ou redéfinir leur stratégie pour les semi-conducteurs.

En France, ni l'État ni les acteurs du comité stratégique de la filière électronique ne disposent d'une cartographie permettant d'appréhender de manière synthétique les enjeux technologiques, industriels et d'adéquation entre la production et la demande de puces en France et dans l'Union européenne et les cibles de souveraineté sur des étapes clés du processus de fabrication. Les travaux au niveau européen ont permis d'établir une liste d'acteurs de marchés clés, sans parvenir à une cartographie par grands composants. La plupart des autres pays ne la diffusent pas non plus, considérant cette cartographie comme une information stratégique.

Malgré cette lacune, le recoupement de plusieurs indicateurs permet d'esquisser le contour du rapport de force mondial en matière de semi-conducteurs. Ainsi, la répartition géographique du chiffre d'affaires mondial lié aux ventes de puces montre que les États-Unis détiennent une part de marché globale de 50 %, Taïwan de 20 %, l'Europe de 13,5 % et la Chine de 9 %.

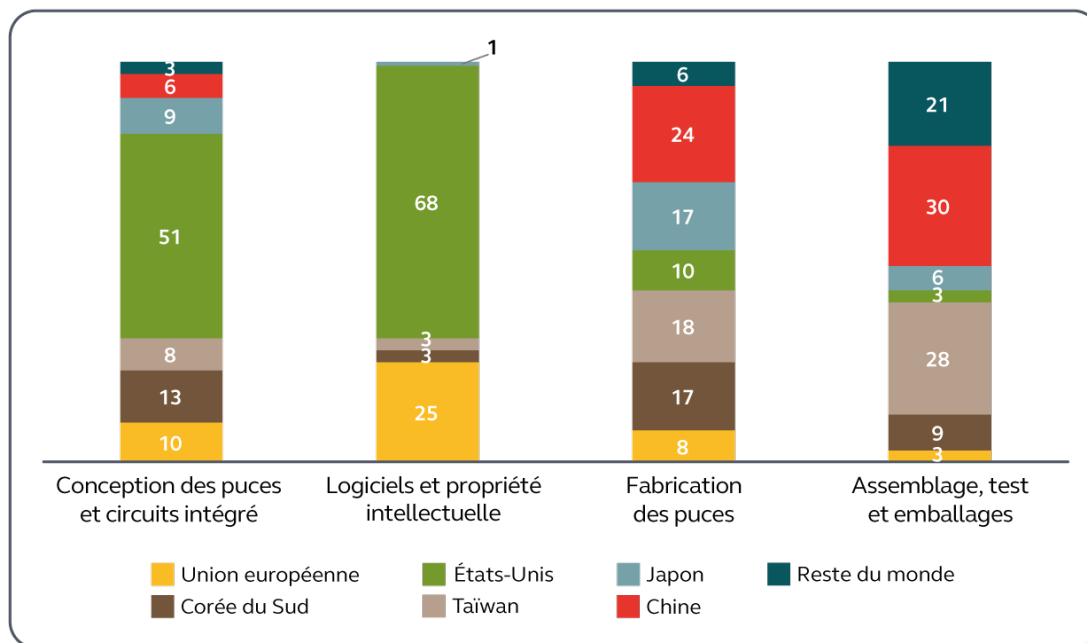
**Graphique n° 3 : évolution et répartition géographique du chiffre d'affaires de l'industrie microélectronique (en Md€)**



Source : Cour des comptes d'après les données de la Commission européenne

Si l'on évalue la part de marché en nombre de puces produites et non plus en chiffre d'affaires, le poids de l'Europe s'avère encore plus faible. Ainsi, en 2023, sur les 1 000 milliards de puces fabriquées<sup>16</sup>, la Corée arrive en tête avec 27 % de part de marché, puis Taïwan à 20 %, la Chine à 15 %, le Japon à 14 %, les États-Unis à 10 % et l'Europe à 7 %<sup>17</sup>. Ce constat se vérifie si on analyse les types de puces produites : on observe que l'Europe ne produit par exemple aucune puce mémoire ni quasiment aucune parmi les plus sophistiquées (inférieure à 10 nm)<sup>18</sup> qui sont utilisées pour le développement de l'intelligence artificielle. Il se confirme également si l'on considère les marchés finaux : en 2024, les ordinateurs représentent 35 % de la demande mondiale en puces, les téléphones 33 %, l'automobile 13 %, les appareils électroniques 10 % et les applications industrielles 8 %<sup>19</sup>. Les principaux fabricants d'ordinateurs et de téléphones étant asiatiques, la production européenne de puces est orientée vers l'automobile et dans une moindre mesure les équipements industriels, deux segments totalisant 20 % de la demande en puces<sup>20</sup>. Enfin, la faiblesse du positionnement de l'Europe est reflétée par son poids dans la chaîne de valeur. Ainsi, l'Europe représente 3 % de part de marché dans la dernière étape de fabrication (assemblage des puces et tests), 7 à 8 % dans la fabrication des puces.

**Graphique n° 4 : décomposition de la chaîne de valeur des semi-conducteurs par région dans le monde en 2022, en part de marché (%)**



Source : Cour des comptes d'après les données du BCG et de la Commission européenne

Quel que soit l'indicateur retenu, l'Union européenne apparaît comme marginale dans la production mondiale de puces comparativement à l'Asie et aux États-Unis. Néanmoins, il subsiste une exception notable : elle est incontournable dans la fabrication de machines de

<sup>16</sup> ASML, rapport annuel 2024, page 104.

<sup>17</sup> ACSIEL, Les tendances de la microélectronique européenne, focus sur l'industrie automobile, juillet 2024.

<sup>18</sup> BCG, SIA semiconductor association, Emerging resilience in the semiconductor supply chain, mai 2024, p. 14.

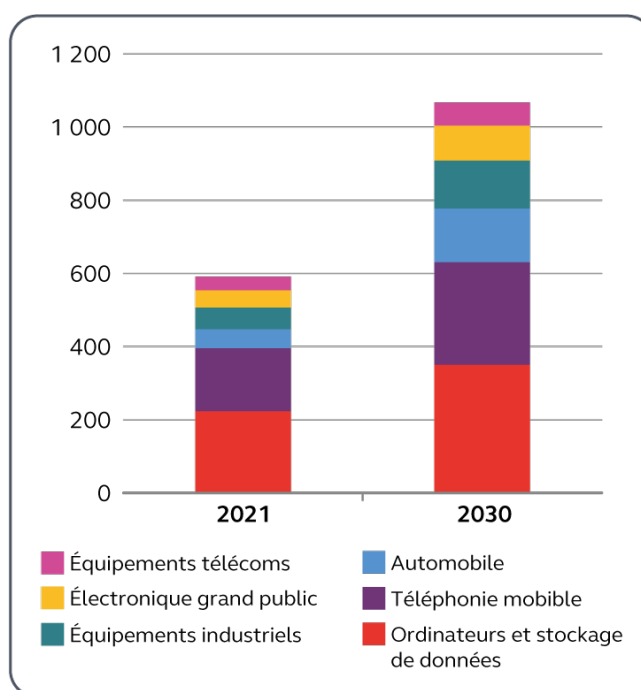
<sup>19</sup> BCG, SIA semiconductor association, Emerging resilience in the semiconductor supply chain, mai 2024, p. 14.

<sup>20</sup> SIA semiconductor association, Rapport sur l'industrie américaine des semi-conducteurs, 2024, p. 25.

photolithographie utilisées pour la réalisation de puces. En effet, grâce à l'entreprise néerlandaise *ASML* qui est la seule au monde à disposer du savoir-faire technologique pour graver les puces les plus complexes, elle détient un quasi-monopole et un pouvoir de marché. Sans *ASML*, aucune puce pour l'intelligence artificielle ne peut être fabriquée.

Cette configuration pourrait évoluer dans les années à venir au gré de trois facteurs : une augmentation continue de la demande mondiale en puces, et ce malgré les aléas conjoncturels de marché ; l'ambition affichée par la Chine d'atteindre un taux d'autonomisation de la filière de 80 % d'ici 2030 ; la prise de conscience à la fois des États-Unis et de l'Europe face aux risques liés à une perte de souveraineté qui découlerait de pénuries récurrentes en puces.

**Graphique n° 5 : perspectives d'évolution du chiffre d'affaires mondial de la microélectronique en MdUSD**



Source : McKinsey & Company, *Exploring new regions : the greenfield opportunity in semiconductors*, janvier 2024.  
Données : Gartner.

Parce qu'il est à la fois complexe et stratégique, le secteur de la microélectronique bénéficie depuis sa création de soutiens financiers publics dans la plupart des États. Depuis la crise sanitaire de 2020 qui a mis en lumière la fragilité des États-Unis et de l'Europe du fait de leurs dépendances aux fournisseurs asiatiques de puces, de nouveaux plans de soutiens financiers publics à la microélectronique ont été annoncés pour un montant global estimé à plus de 300 MdUSD (dont la moitié pour la Chine), ce qui fait de la microélectronique l'un des secteurs industriels les plus soutenus.

**Tableau n° 2 : estimation des montants de soutien public par zone géographique depuis 2020**

	Europe	États-Unis	Chine	Japon	Corée du Sud	Taiwan
Objectif	Atteindre 20 % de part de marché	Produire des puces logiques avancées, consolider l'avance américaine dans le design	Atteindre une autonomie de 80 % d'ici 2030	Augmenter sa production des semi-conducteurs matures, produire des puces de 2nm d'ici à 2027	Conserver sa position dominante dans les puces mémoire	Maintenir son avance technologique, produire des puces 1nm d'ici 2030
Estimation du montant des aides	43 Md€ (soit 51 Md-USD)	73 MdUSD <sup>21</sup>	> 200 MdUSD	<i>A minima</i> 33 MdUSD	55 MdUSD	16 MdUSD
Déclinaisons	Subventions pour la R&D, et pour le capacitaire	39 MdUSD sur 5 ans pour la construction de nouvelles usines 11 MdUSD pour la recherche civile 2 MdUSD pour la recherche militaire et le reste correspondant à des dépenses fiscales	Construction d'usines, soutien aux fabricants d'équipements	Subventions dans les équipements pour la production de puces	Infrastructures, soutien à l'investissement capacitaire (jusqu'à 25 %)	Subventions à la R&D, consolidation de la chaîne de valeur
Nombre de nouvelles usines depuis 2020	8	26	~30	4	3	7

Source : Cour des comptes d'après les données BCG et Semiconductor Industry Association<sup>22</sup>, Direction du Trésor, Peterson Institute of International Economics

Les plans de soutien révèlent des stratégies différentes entre les zones géographiques. La démarche la plus offensive est celle menée par la Chine qui est le pays qui investit le plus massivement avec l'objectif de rendre autonome sa filière de semi-conducteurs. Ainsi, en 2014, elle adopte un plan national de soutien à l'industrie ; en 2015, elle lance la stratégie « *Made in China 2025* » qui fixe une cible de production permettant de couvrir 70 % des besoins du pays en semi-conducteurs d'ici 2025. Cet objectif, qui n'est pour l'heure pas atteint, est réajusté à 80 % à horizon 2030. Pour y parvenir, la Chine mobilise des moyens colossaux (200 MdUSD) pour construire de nouvelles usines de production. En plus d'un fonds d'investissement qui doit lever en 15 ans plus de 100 MdUSD auprès d'investisseurs et de banques d'État, les autorités chinoises recourent à une variété d'instruments financiers indirects (déductions d'impôts

<sup>21</sup> Source : Peterson Institute of International Economics, 2025, *Chips Act already puts America first* : ce montant intègre les dépenses fiscales liées au *Advanced Manufacturing Tax Credit*.

<sup>22</sup> BCG, SIA semiconductor association, *Emerging resilience in the semiconductor supply chain*, mai 2024.

conditionnées à des dépenses de R&D, emprunts à des taux inférieurs à ceux du marché) et non-financiers (octroi de terrains ou d'électricité à bas coût), au niveau central et aux échelons locaux. Ces investissements permettent à la Chine d'être désormais considérée comme un acteur essentiel (voire surcapacitaire) sur les segments plus accessibles technologiquement. Toutefois, elle accuse encore un retard important sur les segments les plus avancés.

Plusieurs États ont adapté leur démarche face à l'offensive chinoise. Ainsi, les États-Unis ont déployé en 2023 leur *Chips&Science Act* comprenant 53 MdUSD, dont 29 MdUSD consacrés à la construction de nouvelles usines aux technologies les plus avancées. L'objectif est d'atteindre 20 % de la production mondiale de puces avancées d'ici 2030. Pour y parvenir, les États-Unis ont fait le choix de concentrer leurs subventions sur un très petit nombre d'entreprises et d'attirer sur leur territoire les acteurs les plus performants. Ainsi, les 29 MdUSD sont répartis entre quatre entreprises, deux américaines et deux étrangères<sup>23</sup>. Dans une moindre mesure, le *Chips&Science Act* vise également à renforcer les capacités des États-Unis sur le segment des puces matures. À ce titre, 1,5 MdUSD ont été attribués à *GlobalFoundries* pour deux usines. Selon un rapport de la *Semi-conductors Association* publié en mai 2024, la stratégie américaine devrait leur permettre de tripler leur production de semi-conducteurs et d'atteindre 28 % de la production mondiale de puces avancées (contre 0 % en 2022). En sus des subventions, les États-Unis déploient depuis 2018 une politique commerciale visant à retarder l'accès de la Chine aux technologies les plus avancées (cf. ci-dessus).

La stratégie du Japon s'articule autour du concept de « *sécurité économique* » du pays qui repose sur deux piliers : l'autonomie pour limiter les dépendances du pays dans la chaîne de production et « *l'indispensabilité* » pour positionner le Japon comme un acteur incontournable sur les segments de puces de nouvelle génération (2nm) d'ici 2027. Le premier volet se concrétise par des soutiens publics pour augmenter les capacités nationales de production de semi-conducteurs à usage général et un ensemble de produits connexes au secteur (équipements de fabrication, composants, matières premières). Le second se traduit par la création d'une *start-up* « *Rapidus* », consortium public-privé fondé par huit entreprises japonaises (incluant des acteurs majeurs de l'automobile, dont *Toyota*, et de l'électronique), avec un financement public pouvant aller jusqu'à 11 MdUSD sur la période 2022-2025 et comprenant un partenariat avec l'américain *IBM* et l'institut de recherche belge *IMEC* (Institut de Microélectronique et Composants).

À Taïwan, qui a le monopole de la production des puces les plus avancées et en Corée, qui domine la production de puces mémoires, les plans de soutiens visent à s'assurer que les entreprises maintiennent l'essentiel de leur capacité de production localement et continuent leur course à la miniaturisation, tirée par le développement du marché des puces logiques nécessaires pour l'essor de l'intelligence artificielle.

---

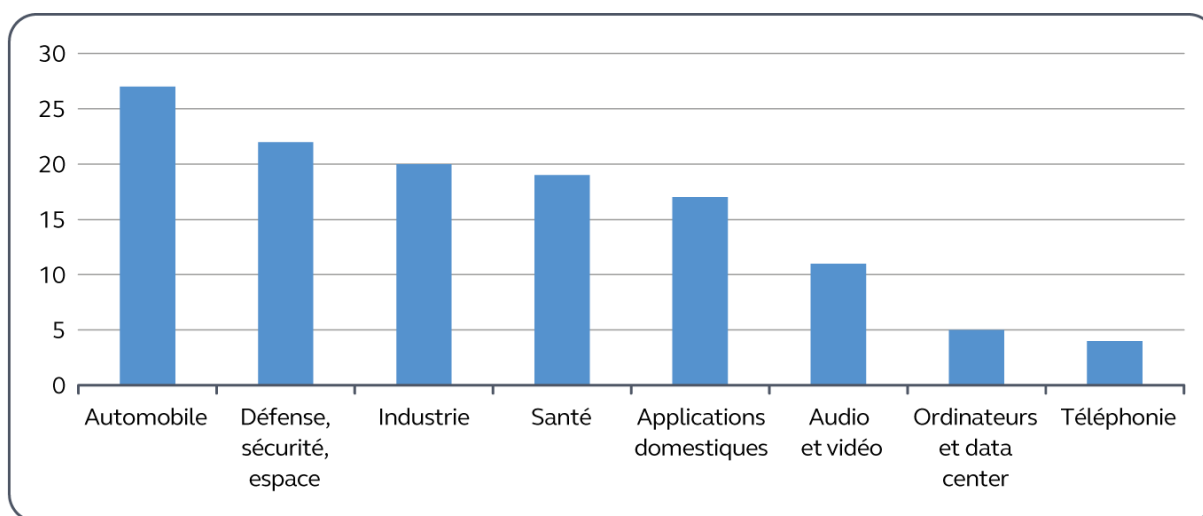
<sup>23</sup> 8,5 MdUSD pour l'américain *Intel* (construction de quatre nouvelles usines en Arizona et dans l'Ohio) ; 6,6 MdUSD pour le taiwanais *TSMC* (trois nouvelles usines dans l'Arizona), 6,4 MdUSD pour le coréen *Samsung* sur trois nouveaux sites au Texas et 6,1 MdUSD pour l'américain *Micron* (pour quatre usines dans l'État de New York et une dans l'Idaho).

D'après l'association mondiale des semi-conducteurs, l'aboutissement de ces différentes stratégies devrait conduire à une augmentation de la part des États-Unis dans la production mondiale de semi-conducteurs, au détriment de la Chine, du Japon et de Taïwan, tandis que la part de l'Europe devrait rester stable.

## II - Des atouts stratégiques en Europe mais un retard technologique que ne comblera pas le plan récemment adopté

L'Union européenne représente 7 % de la production mondiale de puces<sup>24</sup> et 13 % du chiffre d'affaires mondial. La spécialisation de l'industrie européenne des semi-conducteurs est intimement liée aux spécificités de l'industrie européenne. Sur les marchés les plus porteurs (ordinateurs et centre de données, téléphonies) qui totalisent les deux tiers de la demande mondiale en puces, sa part de marché est inférieure à 5 %. En revanche, elle dépasse 20 % sur l'automobile, les équipements industriels et la défense, ces marchés restant toutefois limités (graphe n°6).

**Graphique n° 6 : part de marché de l'Union européenne sur les différents marchés de puces (en % du nombre de puces produites)**



Source : Cour des comptes d'après les données du Conseil de l'Union européenne, *EU Chips Act*<sup>25</sup>

L'Union européenne compte également quatre entreprises affichant un chiffre d'affaires annuel supérieur à 10 Md€ (les néerlandaises *ASML* et *NXP*, la franco-italienne *STMicroelectronics*, et l'allemande *Infineon*). Ces producteurs intégrés européens sont d'importants producteurs de puces analogiques. L'UE est par ailleurs un acteur incontournable sur un segment stratégique avec *ASML*, seule entreprise au monde capable de fabriquer des machines de photolithographie nécessaires pour la production des puces les plus avancées, et

<sup>24</sup> BCG, SIA *semiconductor association*, [Emerging resilience in the semiconductor supply chain](#), mai 2024.

<sup>25</sup> Conseil européen, Conseil de l'UE, [La législation européenne sur les semi-conducteurs](#).

première capitalisation boursière européenne<sup>26</sup>. Enfin, elle dispose de trois centres de recherche parmi ceux les plus en pointe : le CEA-Leti en France, l'IMEC en Belgique et l'institut Fraunhofer en Allemagne. Dès la fin des années 1980, l'UE soutient la filière microélectronique *via* des programmes génériques de recherche et de développement technologique. C'est à partir du milieu des années 2010 qu'elle met en œuvre des soutiens spécifiques pour la microélectronique.

En 2013, elle a déployé une stratégie visant à consolider les avancées technologiques et à enrayer le recul de sa part de marché. Cette stratégie comportait des soutiens financiers, non spécifiques, inclus dans des programmes plus larges tels que le Fonds européen de développement régional (Feder) ou le Programme Cadre de recherche et d'innovation. Elle a conduit aussi à la création de « l'entreprise commune » Ecsel (*Electronic Components for European Leadership*), cette terminologie ne désignant en réalité pas une entreprise au sens juridique mais une coopération entre des acteurs privés et publics (cf. III du chapitre II). Les contributions publiques proviennent du programme Horizon 2020 de l'Union européenne pour la recherche et l'innovation et également des États membres.

- En 2018, elle a créé le premier projet important d'intérêt européen commun (« PIIEC ») et le consacre à la microélectronique. Ce dispositif est novateur dans la mesure où il consiste en l'octroi de subventions publiques à des sociétés privées et aussi à des laboratoires publics et privés, pour financer de la R&D, de l'innovation et des premiers développements industriels. La majorité des subventions versées par le PIIEC le sont par les États.

Afin d'éviter les distorsions de concurrence qui pourraient découler de ces subventions publiques, la Commission européenne fixe trois conditions pour autoriser un PIIEC :

- (1) démontrer l'impossibilité économique de mener à bien le projet sans aide,
- (2) justifier d'effets positifs supérieurs aux effets négatifs ;
- (3) réaliser les objectifs technologiques assignés au PIIEC au sein d'une coopération entre plusieurs États membres.

Le premier PIIEC rassemble cinq États membres (Allemagne, France, Italie, Royaume-Uni rejoints dans un second temps par l'Autriche), implique 29 entreprises qui totalisent 43 projets, prévoit un montant maximal de subventions de 1,9 Md€ sur un montant total d'investissement de 6,5 Md€.

- En 2023, la Commission européenne a lancé le *Chips Act* européen, dont l'objectif est de doubler la part de marché en valeur de l'Europe sur les semi-conducteurs pour la porter à 20 %. Le *Chips Act* s'articule autour de trois piliers :
  - le premier porte sur le long terme, il vise à augmenter les capacités de production européenne et à positionner l'Europe dans l'innovation technologique. Ce pilier repose sur la création de trois petites chaînes de production pilotes pour créer des passerelles plus fluides entre la R&D et la production industrielle de puces (cf. annexe n°1) ;

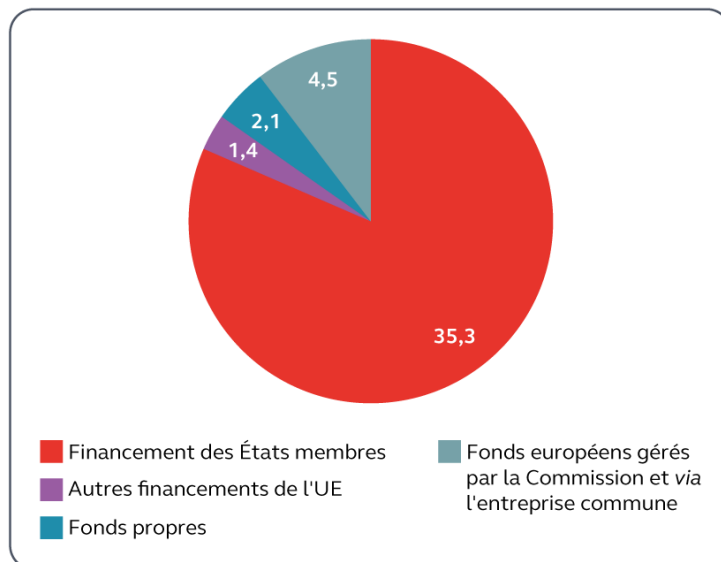
---

<sup>26</sup> A la date du 22 septembre 2025, source : [Companiesmarketcap. Les principales sociétés de semi-conducteurs cotées en Bourse.](#)

- le deuxième pilier, à moyen terme, a pour objet de sécuriser les approvisionnements pour éviter les pénuries en puces dont a, par exemple, souffert, l'industrie automobile pendant le Covid. Le *Chips Act* prévoit à ce titre un soutien à l'investissement productif pour favoriser des installations de production ;
- le troisième, à court terme, consiste à définir un plan d'action et de coordination entre les États membres pour faire face à d'éventuelles crises. Au total, le *Chips Act* ambitionne un niveau d'investissement sur la période 2023-2030 de 86 Md€ dont la moitié découlant de soutiens publics. Ce plan est orienté pour un tiers vers les activités de R&D et pour deux tiers vers les activités de production.

Comme le montre le graphique n°7 ci-dessous, 80 % des soutiens publics du *Chips Act* sont apportés par les États membres.

**Graphique n° 7 : décomposition des 43 Md€ de financement public du *Chips Act* européen par origine des fonds**



Source : Cour des comptes d'après les données de la Commission européenne, document de travail du 11 mai 2022<sup>27</sup>

Les 35 Md€ de financements des États membres reposent sur les dispositifs suivants :

- un deuxième PIIEC, appelé « PIIEC ME/TC » (microélectronique et technologies de communication), créé en juin 2023, avec un montant maximal de subventions acquittées par les États membres de 8,1 Md€ et un financement privé attendu à 13,7 Md€. 14 pays participent à ce PIIEC avec 56 entreprises représentant 68 projets ;
- une enveloppe d'aides d'État possibles estimée à 21,9 Md€ pour financer des lignes capacitaires ;
- une contribution de 4,2 Md€ pour participer à l'entreprise commune Ecsel, devenue *Chips JU* ;
- un abondement possible de 1,1 Md€ au titre du cadre financier pluriannuel.

<sup>27</sup> Commission européenne, *Chips Act européen, décision du 11 mai 2022*.

Les montants engagés témoignent de l'importance stratégique de la microélectronique pour l'UE. Ainsi, la présidente de la Commission européenne, Ursula von der Leyen, déclarait, lors de l'annonce en août 2022 du *Chips Act* européen finalement adopté en 2023, que « *l'avenir de notre économie dépend des puces, et je souhaite que l'Europe retrouve un rôle de leader mondial dans l'industrie des semi-conducteurs* ». Cette vision est également déclinée par l'ancien Président de la banque centrale européenne, Mario Draghi, pour qui « *aucun pays qui aspire à la prospérité et à la souveraineté ne peut se permettre d'être exclu des technologies critiques* ». En août 2025, l'industrie de la microélectronique est d'ailleurs la seule qu'il cite : « *Aucun pays européen ne dispose à lui seul des ressources nécessaires pour développer les capacités industrielles nécessaires au développement de ces technologies. L'industrie des semi-conducteurs illustre bien ce défi. Les puces sont essentielles à la transformation numérique en cours, mais les usines pour les produire nécessitent des investissements massifs* ». La Commission européenne ne publie pas de synthèse des soutiens alloués par secteurs. Toutefois, parmi les onze PIIEC en cours (tableau n°3), la microélectronique apparaît comme le deuxième secteur bénéficiant des plus forts soutiens, derrière l'hydrogène.

**Tableau n° 3 : les 11 projets importants d'intérêt européen commun (PIIEC) validés par la Commission européenne entre 2018 et 2025**

Secteur	Nombre de PIIEC entre 2018 et 2025	Subvention en Md€	Montant de dépenses éligibles, borne haute en Md€	Estimation du taux de subvention (*)
Hydrogène	4	18,9	43,4	44 %
<b>Microélectronique</b>	<b>2</b>	<b>10</b>	<b>30,2</b>	<b>33 %</b>
Batteries	2	6,1	20,1	30 %
Cloud	1	1,2	2,6	46 %
Santé	2	1,4	8,1	17 %
<b>Total</b>	<b>11</b>	<b>37,6</b>	<b>104,4</b>	<b>36 %</b>

Source : Cour des comptes d'après les données de la Commission européenne

\* Le taux de subvention estimé est calculé en divisant le montant de subventions par la borne haute des dépenses éligibles.

Au-delà du montant des soutiens, plusieurs interrogations demeurent. Tout d'abord, l'objectif de 20 % de part de marché en 2030 est peu étayé. La Cour européenne des comptes relève, dans son rapport d'avril 2025, que « *les fabricants de microprocesseurs et les autorités nationales voient l'objectif des 20 % davantage comme un idéal à atteindre que comme un projet réaliste* ».

Ensuite, aucune cartographie n'a pu être transmise à la Cour pour détailler comment l'objectif de 20 % a été calibré et sur quels types de puces. En effet, la complexité de la chaîne de valeurs et le coût important des usines de fonderie supposeraient une définition précise du positionnement souhaité. Une cartographie permettrait de visualiser les choix en termes de technologie (taille des puces visées), de débouchés finaux (aujourd'hui l'Europe est bien positionnée sur le marché de l'automobile qui ne compte toutefois que pour 12 % de la demande mondiale en puces) et de rôle dans la chaîne de valeur (*design*, production, etc.). Cette absence de cartographie n'est pas propre à l'Europe. La France n'en publie pas non plus, ni l'Allemagne.

Dans le rapport sur la préparation d'un plan d'actions visant à renforcer la résilience de l'industrie française face aux vulnérabilités de l'approvisionnement en composants électroniques publié en septembre 2023, le Conseil général de l'économie relevait : « *l'administration allemande n'a pas à ce jour de cartographie des composants électroniques critiques, alors même que les industriels les plus importants et en particulier ceux de la défense, ont dorénavant une vision détaillée de leurs approvisionnements. Mais, comme en France, ils ne partagent pas d'informations sur ces données qui sont très sensibles* »<sup>28</sup>.

Enfin, comme l'illustrent les données ci-dessus, le plan européen repose largement sur les soutiens apportés par les États membres, ce que relève aussi la Cour des comptes européenne : « *l'objectif visé peut aussi être considéré comme trop ambitieux pour le Chips Act au regard du mandat et des ressources limités de la Commission, de la dépendance à l'égard des actions des États membres, du niveau des investissements du secteur privé et d'autres facteurs, comme le coût de l'énergie* ». Par conséquent, l'alignement et la coordination entre États-membres conditionnent la réussite du plan.

En outre, le déploiement du *Chips Act* a été lent jusqu'à présent, avec seulement six projets validés en trois ans pour 12 Md€ d'aide publique<sup>29</sup>. Le rapport de la Cour des comptes européenne souligne que les montants déployés ne permettront pas à l'UE de rattraper son retard<sup>30</sup> et aucun projet ne porte sur les semi-conducteurs les plus avancés. C'est pourquoi la Commission européenne travaille à un *Chips Act 2.0*, après des appels en ce sens de l'industrie, de parlementaires européens et des États membres. Le 29 septembre 2025, 27 États membres ont signé une déclaration pour une révision de la stratégie européenne autour de trois axes : la consolidation de « l'indispensabilité » de l'UE sur certains segments de la chaîne de valeur, la réduction de ses vulnérabilités en cas de crise et le renforcement de son leadership technologique pour profiter du potentiel de croissance des marchés.

L'association européenne des industries de semi-conducteurs plaide pour que l'UE concentre ses investissements sur les segments où elle possède un avantage concurrentiel tels que les équipements de semi-conducteurs avancés et ceux à basse consommation.

### **III - Une filière française centrale et singulière dans la stratégie européenne**

Jusqu'à la fin des années 1990, la France était un des pays leaders du marché de l'électronique : elle était encore le principal fabricant de téléphones portables en Europe, avec des industriels tels que *Thomson*, *Alcatel* ou *Philips*. Au début des années 2000, la généralisation d'une stratégie d'entreprises sans usine prônée par plusieurs grands industriels a eu pour conséquence la délocalisation des unités de production hors du territoire national, principalement vers l'Asie. Ce transfert a conduit à la disparition des capacités de production souveraines.

<sup>28</sup> Conseil général de l'économie, Mission sur la préparation d'un plan d'actions visant à renforcer la résilience de l'industrie française face aux vulnérabilités de l'approvisionnement en composants électroniques, septembre 2023.

<sup>29</sup> 2,3 Md€ pour *STMicroelectronics* en Italie, 2,9 Md€ pour le projet *Liberty* en France, 5 Md€ pour *ESMC (joint-venture de TSMC)* en Allemagne, 1,3 Md€ pour *Silicon Box* en Italie et 0,9 Md€ pour *Infineon* en Allemagne.

<sup>30</sup> Cour des comptes européenne, Microprocesseurs : l'Europe distancée, 28 avril 2025.

Malgré la réduction de l'effectif salarié d'environ 35 % entre 1997 et 2015, la France reste un haut-lieu de la sous-traitance électronique européenne avec le deuxième plus important contingent d'entreprises en Europe, derrière l'Allemagne<sup>31</sup>. Elle dénombre sur son territoire plusieurs donneurs d'ordres (notamment *Thales*, *Valeo*), le franco-italien *STMicroelectronics* (issu de la fusion du groupe italien *SGS* et de la filiale de *Thomson*) et un secteur de service de production de cartes et sous-ensembles électroniques de rang mondial (*AsteelFlash*, *Eolane*, *Lacroix Electronics*, etc.). Elle dispose également d'un atout stratégique avec des sociétés reconnues sur le plan international dans la réalisation de machines de haute technologie intervenant dans différents types de procédés de fabrication de semi-conducteurs (Sociétés *Riber*, *Ion Beam Services*, *Plassys* notamment) mais aussi dans la fourniture de gaz pour l'industrie des semi-conducteurs avec *Air Liquide* qui est le leader mondial sur ce segment.

Par ailleurs, l'attractivité de la France repose sur son pôle de recherche mondialement reconnu, le CEA-Leti (cf. chapitre II) dans le bassin grenoblois où se côtoient laboratoires de recherche, établissements de formations de pointe et acteurs industriels. Le CEA-Leti a été moteur dans le développement et l'émergence de la filière FD-SOI<sup>32</sup> dont *STMicroelectronics* est l'un des promoteurs.

La production française de semi-conducteurs représente 11 % de la production de l'UE en 2022<sup>33</sup>. Elle connaît une croissance de 47 % par rapport à 2020. Sa valeur ajoutée est estimée à 7 Md€ en 2024, et son taux de valeur ajoutée (valeur ajoutée rapportée au chiffre d'affaires) est de 35 %<sup>34</sup>, supérieur à celui de l'industrie manufacturière française dans son ensemble qui s'établit à 24 %<sup>35</sup>. La part des importations françaises liées aux semi-conducteurs a également connu une forte croissance depuis 2019 (+ 65 %), atteignant 7 Md€ (0,9 % de la totalité des importations françaises de biens en 2022<sup>36</sup>) dont 3,6 Md€ qui sont des importations de produits finis ou de consommations intermédiaires destinées aux industriels du secteur des semi-conducteurs, le reste étant destiné aux secteurs industriels utilisateurs.

Pour l'étude de cette filière, la Cour a réalisé une étude statistique à partir d'une liste de numéros d'entreprises produisant principalement des semi-conducteurs (cf. annexe n°2). D'après une étude de la DGE<sup>37</sup>, la filière microélectronique comprend au sens strict 115 unités légales. La Cour a élargi ce périmètre à d'autres unités dont une partie de l'activité relève de la microélectronique et qui ont perçu des subventions à ce titre. Elle a abouti de ce fait à une liste de 172 unités légales.

Compte-tenu de l'absence de données disponibles par filières en 2022, les chiffres présentés dans le tableau n°4 sont des données Insee élaborées à partir de l'enquête annuelle sur l'activité principale déclarée par les entreprises. Ce périmètre est plus réduit que celui de la filière qui « désigne l'ensemble des activités complémentaires qui concourent, d'amont en aval, à la réalisation d'un produit fini. »<sup>38</sup>

<sup>31</sup> Rapport de l'association IPC, Décision Études et Conseil, [IPC-Securing-Europe-Electronics-Ecosystem.pdf](#), juin 2024.

<sup>32</sup> En nanoélectronique, il existe deux technologies digitales les plus avancées dans le monde : l'une est américaine (FinFET) qui est une architecture en trois dimensions permettant de continuer la miniaturisation des puces et l'autre française (FD-SOI : *fully depleted Silicon on Insulator*) qui est une architecture planaire née dans les salles blanches du CEA-Leti, utilisée pour fabriquer des transistors sur des puces électroniques basse consommation.

<sup>33</sup> DGE, [Théma 27, Les semi-conducteurs : un marché mondialisé et une dépendance européenne](#), janvier 2025.

<sup>34</sup> Calcul de la Cour des comptes sur la base des données Fare et des liasses fiscales.

<sup>35</sup> [Insee - Ratios de l'industrie par activité](#)

<sup>36</sup> [Insee, Solde de la balance commerciale en biens](#).

<sup>37</sup> DGE, [Théma 27, Les semi-conducteurs : un marché mondialisé et une dépendance européenne](#), janvier 2025.

<sup>38</sup> [Définition - Filière | Insee](#)

Au sein de l'industrie manufacturière qui représente 11 % du PIB en France en 2022<sup>39</sup>, les entreprises dont l'activité principale est la microélectronique n'ont pas un poids majeur si l'on retient l'indicateur de la part de la valeur ajoutée produite dans le PIB : elles ne représentent que 0,2 % du PIB, soit un tiers de la valeur ajoutée des entreprises dont l'activité principale est l'aéronautique, l'automobile et la pharmaceutique (0,7 %). La singularité des entreprises françaises de microélectronique tient à l'excédent commercial de 1,8 Md€ qu'elles dégagent, à la différence des entreprises électroniques qui sont déficitaires (- 21,2 Md€) et qui représentent 12 % du déficit commercial de produits industriels (- 174 Md€) en 2022.<sup>40</sup> Ces chiffres reflètent le fait que la France est un fournisseur reconnu de puces pour l'automobile en France et à l'étranger. Concernant l'électronique dans son ensemble, le déficit commercial découle en grande partie de l'importation d'ordinateurs et de téléphones portables que la France ne produit plus.

**Tableau n° 4 : caractéristiques financières des entreprises dont l'activité principale est la microélectronique comparées à d'autres secteurs industriels en 2022**

Secteur	Chiffre d'affaires en Md€	Valeur ajoutée (VA) en Md€	Part de la VA dans le PIB français	Balance commerciale en 2024 en Md€
Aéronautique	88	18	0,7 %	28,7
Automobile	146	19,5	0,7 %	-22,5
Pharmaceutique <sup>41</sup>	70	18,5	0,7 %	4,3
Électronique	35	15	0,6 %	-21,2
Microélectronique <sup>42</sup>	18,2	6,4	0,2 %	1,8

Source : Cour des comptes d'après les données Insee issues des données établies avec les comptes de résultats au niveau du groupe à partir de l'enquête annuelle sur l'activité principale des entreprises pour le CA et la VA. Pour la balance commerciale, les données sont issues des douanes.

La filière microélectronique française se caractérise également par sa forte concentration : elle comprend deux tiers de petites et moyennes entreprises (PME) mais cinq entreprises réalisent 85 % de sa production.

En son sein, l'acteur le plus important est *STMicroelectronics*, qui est une multinationale franco-italienne de droit néerlandais, née de la fusion entre le français *Thomson Semiconducteur* avec l'italien *Società Generale Semiconduttori*.

<sup>39</sup> DGE, Où en est la réindustrialisation de la France ?, mai 2024.

<sup>40</sup> Les chiffres de la balance commerciale sont extraits de la publication des Douanes de 2024, à partir du code d'activité C26A : Etudesthématiques\_douanes\_lechiffreducommerceexterieur\_2024

<sup>41</sup> Source pour le chiffre d'affaires et la valeur ajoutée : 73,3 milliards d'euros de CA du médicament en 2023 | Leem

<sup>42</sup> Source : calcul fait par la Cour des comptes, d'après les données Insee pour la liste de 172 unités légales de la filière microélectronique.

### Le groupe *STMicroelectronics*

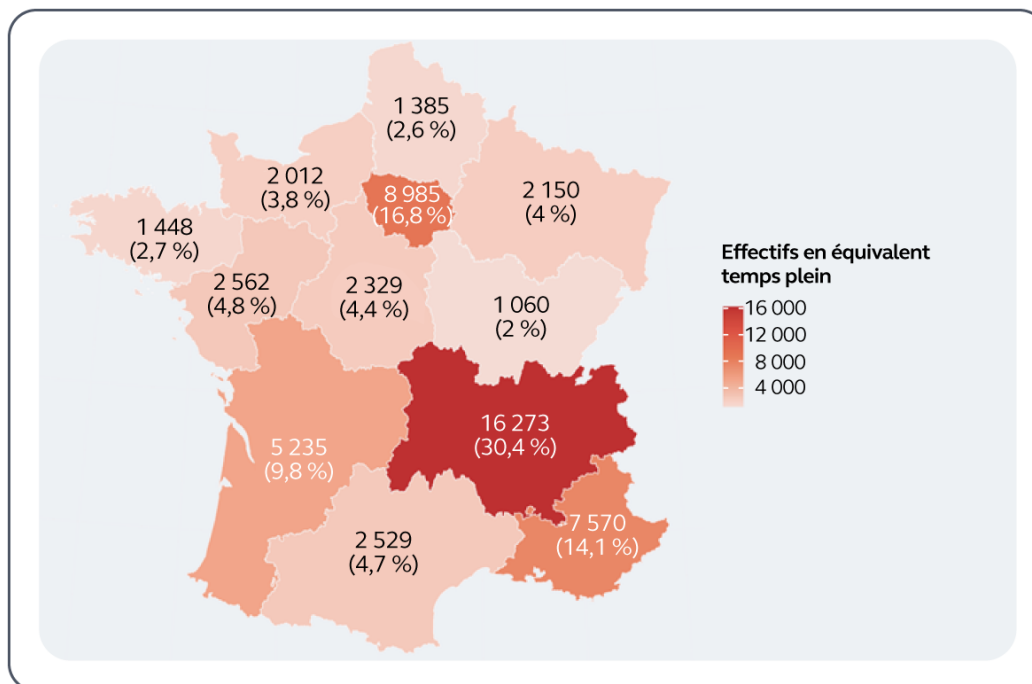
*STMicroelectronics* est le treizième acteur mondial du secteur microélectronique en chiffre d'affaires – alors qu'il a été brièvement au troisième rang au début des années 2000 - et le deuxième européen, derrière l'allemand *Infineon*<sup>43</sup>. Il conçoit, fabrique et commercialise des puces pour une grande diversité de secteurs, dont notamment la filière automobile (46 % de son chiffre d'affaires en 2024), pour les objets connectés (21 % de son chiffre d'affaires en 2024), et pour des applications industrielles (20 % de son chiffre d'affaires en 2024).

Le groupe emploie 50 000 personnes dans le monde, dont 9 000 en R&D et design des puces, et dispose de quinze sites de fabrication de puces et d'assemblage, dont quatre sont situés en France : à Grenoble, à Rousset, à Tours et à Rennes, ce dernier site d'assemblage étant spécialisé pour l'industrie spatiale et militaire.

Le groupe est reconnu pour ses innovations notamment dans le domaine des capteurs, des microcontrôleurs et des solutions pour améliorer l'efficacité énergétique.

Les effectifs de la filière microélectronique française (53 600 en 2022) sont localisés à hauteur de 30 % en région Auvergne-Rhône-Alpes où se situe la majeure partie de l'industrie française des semi-conducteurs. Le reste des effectifs est présent pour 17 % en Ile-de-France, 14 % en Provence-Alpes-Côte-d'Azur et 10 % en Nouvelle-Aquitaine.

### Carte n° 1 : répartition des effectifs de la filière microélectronique en 2022



Source : Cour des comptes d'après les données de la base INSEE tous salariés

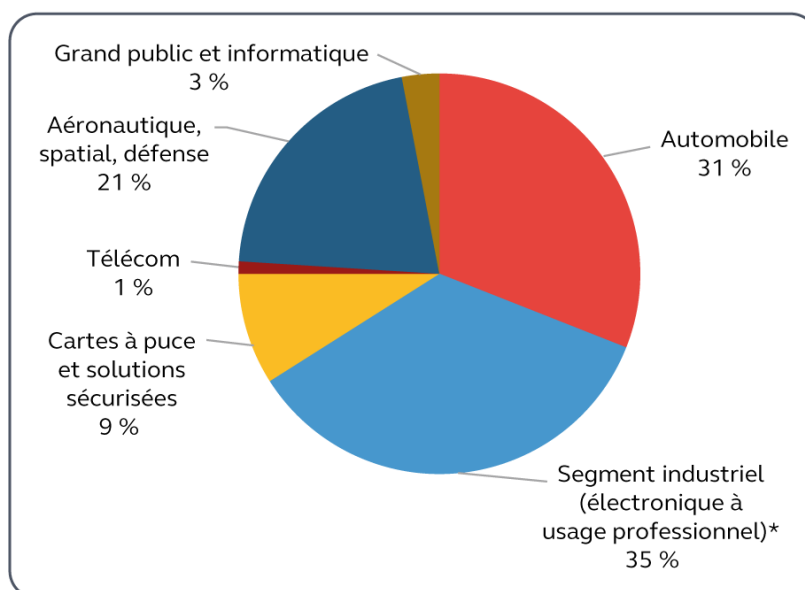
<sup>43</sup> Source : McLean Report (2021), classement par chiffres d'affaires.

Les catégories socioprofessionnelles les plus représentées de cette filière sont les ingénieurs et cadres techniques (autour de 40 % au niveau national), suivis des techniciens, des ouvriers qualifiés de type industriel et des cadres administratifs et commerciaux d'entreprise.

La filière française se distingue ensuite par une plus forte exposition à la filière automobile : d'après les données du syndicat Acsiel (alliance des acteurs de l'électronique)<sup>44</sup>, le secteur automobile est un pilier central de son marché, représentant en moyenne 31 % des ventes de semi-conducteurs en 2024. Pour *STMicroelectronics*, l'automobile représente même 42 % de son chiffre d'affaires. Selon une étude du cabinet Yole Group<sup>45</sup>, la consommation de puces de l'industrie automobile devrait doubler au cours des six prochaines années, passant de 44 MdUSD en 2021 à 132 MdUSD en 2030. Trois facteurs expliquent ces projections : le développement des systèmes électroniques, notamment ceux relatifs à la sécurité et aux assistances de conduite, la digitalisation des véhicules connectés et l'électrification. Selon cette même étude, alors qu'un véhicule comptait en moyenne 824 semi-conducteurs en 2024, il en comptera 1 158 en 2030.

Les semi-conducteurs sont également utilisés à 35 % dans le segment industriel qui regroupe l'électronique à usage professionnel (notamment gestion de l'énergie, objets connectés, etc.). Enfin, ils sont utilisés de façon croissante dans le secteur de la défense, de l'aéronautique et du spatial (de 12 % à 21 % en 2024 selon les secteurs).

**Graphique n° 8 : répartition du marché français des ventes de semi-conducteurs en 2024 en réintégrant la vente aux distributeurs d'électronique dans les principaux segments**



Source : ACSIEL

\* Le segment industriel est composite et regroupe les équipements de production comportant des modules électroniques, la production, la distribution et la gestion d'énergie, la domotique et la sécurité des bâtiments, le médical et les applications liées au commerce.

<sup>44</sup> Acsiel, Situation du marché français des semi-conducteurs au 4<sup>e</sup> trimestre 2024.

<sup>45</sup> Yole Group, Tendances dans le secteur des semi-conducteurs pour l'automobile.

Le caractère transversal et central de la filière pour le reste de l'économie française a été révélé par la crise sanitaire. L'OCDE estime que la pénurie de semi-conducteurs au cours des neuf premiers mois de l'année 2021 a engendré une baisse du PIB significative dans plusieurs pays de l'UE, en paralysant la production de plusieurs secteurs tels que l'automobile ou l'électronique : elle a fait le chiffrage de cet impact pour l'Allemagne (jusqu'à 0,5 % de son PIB) mais pas pour la France.

De façon plus générale, les semi-conducteurs et l'électronique sont la clé de voûte de la transformation numérique de toute l'industrie française, grâce à l'essor de la part des objets connectés. Les revenus du marché des objets connectés sont estimés aux alentours de 17,6 Md€ en France en 2025<sup>46</sup>, avec un taux de croissance potentiellement important (+6,8 % en moyenne sur les prochaines années).

## **IV - Une stratégie nationale aux ambitions multiples, insuffisamment coordonnée avec l'Allemagne sur l'augmentation des capacités de production**

### **A - Des objectifs centrés jusqu'en 2022 sur la réponse aux besoins des filières applicatives**

Entre 2018 et 2022, les objectifs associés aux soutiens publics à la filière microélectronique ont évolué. La priorité a d'abord été accordée au renforcement de la « *compétitivité de l'industrie nanoélectronique en termes d'innovation et d'appareil productif* » et à la réponse « *aux besoins des filières applicatives, notamment pour les marchés de l'automobile, des objets connectés, de l'aérospatial et de la défense*<sup>47</sup> », sans objectif concernant la production des puces en France. Les choix stratégiques ont été faits par la direction générale des entreprises (DGE) en collaboration avec la direction générale de l'armement (DGA). En effet, depuis une trentaine d'années, le ministère des armées a recours le plus souvent possible à des composants commerciaux et les adapte si besoin (les adaptations de l'existant étant moins coûteuses que les développements de composants spécifiques).

Comme *Nano 2017*, le plan *Nano 2022* rompt avec la course à la miniaturisation au profit de la recherche d'une diversification des applications des puces. Les projets reposent sur le principe « *More than Moore* » qui renvoie au développement de nouveaux substrats et *designs*, afin de rendre les puces plus puissantes et plus économes ou d'élargir les gammes de fréquence d'utilisation.

Le plan *Nano 2022* décline quatre des cinq champs technologiques (cf. annexe n° 3) définis au niveau européen dans le cadre du premier PIIEC microélectronique : les puces à haut rendement énergétique, les semi-conducteurs de puissances, les capteurs intelligents et les

<sup>46</sup> Statista, [Internet des objets - France | Prévisions du marché Statista](#).

<sup>47</sup> [Avenant n° 1 du 22 mars 2019 à la Convention du 29 décembre 2017 entre l'État et la Caisse des dépôts et consignations relative au programme d'investissements d'avenir](#) (action « Accélération du développement des écosystèmes d'innovation performants » - volet « Technologies numériques »), relatif au volet « Nano 2022 » - Légifrance.

matériaux composites. La France n'est pas engagée sur le champ des équipements optiques avancés pour les machines de lithographie les plus avancées où seule l'Allemagne est positionnée.

Les ambitions françaises sont à la fois la préservation de la pérennité des sites industriels existants (le segment des puces matures), le maintien de la compétitivité des entreprises françaises et le financement de l'innovation.

## **B - Un nouvel objectif de sécurisation des approvisionnements après la crise sanitaire aux côtés d'ambitions de rattrapage technologique**

Durant la crise sanitaire, l'objectif d'une « *sécurisation des approvisionnements critiques* » pour l'industrie française apparaît soudainement au premier plan avec un dispositif de soutien à la « *localisation ou à la relocalisation de productions électroniques critiques* » dans le cadre du programme *France relance*.

Lors du lancement de la stratégie *France 2030* en octobre 2021, ce nouvel objectif prioritaire est présenté comme l'un des six leviers de réussite de ce plan en faveur de l'investissement, de l'innovation et de la réindustrialisation. Il est assorti d'un objectif de doublement d'ici 2030 de la production française de composants électroniques et de renforcement de l'offre française en matière d'équipements pour l'industrie du futur : « *réussir France 2030 passe nécessairement par la combinaison d'une stratégie européenne, compte tenu des masses et de l'enjeu, et d'une stratégie nationale qui visera à doubler notre production électronique d'ici 2030 et à faire de la France un des leaders du domaine des puces électroniques.* »<sup>48</sup>

La feuille de route de la stratégie nationale pour l'électronique présentée le 12 juillet 2022 affiche ainsi une triple ambition pour cette filière (cf. annexe n°4) :

- soutenir l'investissement dans le développement de capacités de production de composants électroniques en France, sans qu'il ne soit précisé le niveau de production actuelle et celui souhaité par type de puces ;
- soutenir l'innovation et la recherche exploratoire ;
- soutenir l'accroissement des capacités de formation en électronique pour répondre à l'augmentation des besoins en recrutement de la filière (« *Deux recrutements sur trois sont jugés difficiles par les entreprises de l'électronique en 2022* »).

S'agissant du premier axe, la question d'attirer une usine de fabrication de technologies très avancées pour les processeurs de calcul de performance a été débattue entre la France et la Commission européenne, soulevant un dilemme entre l'investissement sur un segment avancé ou mature. Le segment avancé est le plus rentable à produire à long terme en raison de la valeur marchande des puces produites et du fort potentiel de croissance de ce marché<sup>49</sup>. Toutefois,

<sup>48</sup> Les leviers - France 2030, site info.gouv.fr.

<sup>49</sup> D'après une note interne de la Direction générale du Trésor, les segments 16, 5 et 7 nm représentent 65 % de la valeur des ventes de TSMC au second semestre 2022. Sur l'ensemble de l'année 2022, les segments supérieurs à 16 nm représentent 64 % des capacités de production de TSMC mais seulement 34 % de la valeur des ventes enregistrées.

outre le coût très important des investissements pour ces technologies les plus avancées, il n'est aujourd'hui pas démontré que ce type de production aurait des débouchés suffisants en Europe, au regard de l'absence d'industries productrices de téléphones ou d'ordinateurs. Le CEA-Leti souligne que les besoins des industriels sont aujourd'hui davantage tournés vers la recherche de composants électroniques qui permettent des gains d'efficacité, notamment énergétiques, et vers la maîtrise des coûts. De plus, sans stimulation de la demande de puces européennes, le risque est celui d'une absence de débouchés en Asie et aux États-Unis où les industriels sont incités à consommer localement.

Notifié à la Commission européenne le 3 mars 2023<sup>50</sup>, le projet *Liberty* qui associe deux fondateurs – le franco-italien *STMicroelectronics* et l'américain *GlobalFoundries* - reflète un arbitrage en faveur de l'essor des capacités de production de puces dites matures pour des usages principalement industriels (cf. chapitre III). Ce projet complète l'ambition de rattrapage technologique dans le cadre du deuxième PIIEC sur les semi-conducteurs de 2023 où la France est représentée par des porteurs de projet sur l'ensemble des quatre segments de la chaîne de valeur (cf. annexe n°3). Entre le premier et le deuxième PIIEC, la part des projets de R&D a même augmenté, passant de 47 % du montant total des projets français à 64 %. Tout en s'inscrivant dans la continuité des précédents, ce deuxième PIIEC se distingue toutefois du précédent par un focus sur la filière automobile qui est en aval de la filière microélectronique, avec l'intégration de constructeurs équipementiers automobiles en tant que chefs de file.

Deux autres projets doivent concourir à la « *préparation des prochaines ruptures* » et au « *développement de nouvelles technologies prometteuses dans un contexte d'essor de l'intelligence artificielle* » :

- le projet *NextGen* du CEA-Leti devenu FAMES pour développer, *via* une chaîne de production expérimentale (dite « ligne pilote ») les futures générations de technologies digitales avancées industrialisables en Europe et particulièrement à Crolles, comprenant le FD-SOI (10nm), les mémoires non volatiles et l'intégration hétérogène, et dont l'objectif est de « permettre à la France de maintenir son avance sur le segment » des composants semi-conducteurs efficaces énergétiquement ;
- le programme de recherche porté par le CNRS et le CEA-Leti, « programme et équipements prioritaires de recherche en électronique » (PEPR), qui vise à explorer de nouveaux axes technologiques.

En juin 2025, le gouvernement évoque même le projet de « *faire émerger en France des capacités de production de puces à la finesse de gravure en dessous de 10 nanomètres*<sup>51</sup> », soit les puces utilisées pour les supercalculateurs ou l'IA. En mai 2025, un appel à manifestation d'intérêts (AMI) pour soutenir des projets de collaborations franco-taïwanaises dans le domaine des semi-conducteurs et de l'IA a ainsi été lancé par le secrétariat général pour l'investissement (SGPI) en lien avec la DGE. Cet AMI devait permettre de juger de l'intérêt de lancer un dispositif spécifique, si les projets reçus en démontraient l'intérêt. Il n'a pas rencontré beaucoup de succès, avec peu de candidatures qui rentraient dans le champ d'intérêt exprimé. Par ailleurs, la capacité de la France à atteindre une telle cible est limitée tant le montant s'agissant des investissements requis pour la production des puces les plus avancées paraît hors de portée.

<sup>50</sup> Commission européenne, décision relative au Projet *Liberty*, [SA\\_102430\\_172.pdf](#), 2023.

<sup>51</sup> Allocation du Président de la République au salon Vivatech du 11 juin 2025.

La Cour recommande de préciser d'ici fin 2026 la stratégie française avec des objectifs réalistes et chiffrés par types de puces qui permettrait un meilleur ciblage des investissements sur les segments où la France possède un avantage comparatif. Elle recommande également l'élaboration d'une cartographie de l'offre et de la demande de puces et de son évolution sur les dix prochaines années pour mieux orienter les soutiens publics et les choix technologiques.

## **C - La nécessaire intensification de la coordination de la stratégie française avec celles des autres États de l'Union européenne**

L'atteinte de l'objectif d'une augmentation de la part de l'Union européenne dans la production mondiale de puces dépend de la meilleure articulation des stratégies nationales, notamment celle de la France et de l'Allemagne.

L'Allemagne déploie une stratégie de subventions massives pour favoriser l'installation sur son territoire de quatre usines de fabrication de semi-conducteurs de très grande taille, avec pour objectif à la fois d'augmenter la production de puces standard et de développer celle de puces avancées (cf. annexe n°5). Trois de ces projets sont des partenariats avec deux acteurs américains (*Intel*, *Wolfspeed*) et le taïwanais *TSMC*. Toutefois, deux projets sont à ce stade gelés : en 2024, les américains *Intel* et *Wolfspeed* ont annoncé le report de leurs projets de création d'usine, invoquant la baisse des prévisions de demande de semi-conducteurs.

Pour l'Union européenne, ces nouveaux investissements, s'ils sont confirmés, sont décisifs pour l'atteinte de l'objectif capacitaire du *Chips Act* européen. Ils présentent toutefois deux limites. D'une part, ils témoignent d'une compétition entre États membres pour attirer des sociétés étrangères permettant d'augmenter les capacités locales de production. Ce contexte a placé les entreprises en position de force pour négocier une surenchère du montant des subventions publiques. D'autre part, les projets retenus en Allemagne, qui reposent sur la technologie américaine FinFET<sup>52</sup>, peuvent créer une concurrence avec la filière FD-SOI qui structure l'écosystème français (CEA-LETI, Mersen, Soitec, etc.).

Pour résister à la concurrence mondiale, la perspective d'une plus grande fédération des acteurs européens (*STMicroelectronics*, *Infineon*, *Bosch* et *NXP*) est indispensable : elle permettrait de concrétiser le projet européen d'« *Airbus pour les puces* » - évoqué pour la première fois par la commissaire européenne chargée de la société de l'information en 2012, Mme Neelie Kroes, alors que le marché européen est aujourd'hui limité par la taille moyenne de ces acteurs.

Des efforts pour intensifier la coopération entre États-membres ont été réalisés en matière de recherche et développement. En effet, le CEA-Leti et l'institut allemand Fraunhofer, partenaires de longue date, poursuivent une stratégie coordonnée avec l'institut de recherche flamand IMEC, permettant à chaque grand organisme de recherche technologique de faire une proposition de chaîne de production expérimentale (ligne pilote) adaptée à sa spécialisation technologique propre (cf. annexe n°1). Par ailleurs, les États-membres ont pris deux autres

---

<sup>52</sup> La technologie américaine (FinFET) est une architecture en trois dimensions permettant de continuer la miniaturisation des puces. La technologie française (FD-SOI : *fully depleted Silicon on Insulator*) est une architecture planaire née dans les salles blanches du CEA-Leti, utilisée pour fabriquer des transistors sur des puces électroniques basse consommation.

initiatives pour favoriser une dynamique de coopération sur les projets industriels à travers *l'European Semiconductor Board* et le *Joint European Forum* : ces deux instances informelles créées en 2023 permettent de partager des informations, diagnostics et de promouvoir les meilleures pratiques pour renforcer l'efficacité des instruments d'aide.

Dans le cadre de la négociation en cours du troisième PIIEC sur la microélectronique, il est nécessaire d'aller plus loin dans l'articulation des projets d'augmentation des capacités de production portés par la France et les principaux États-membres positionnés sur ce segment (Allemagne, Italie et Pays-Bas) pour favoriser l'émergence ou la consolidation de champions européens.

---

## CONCLUSION ET RECOMMANDATIONS

---

*Depuis la crise sanitaire, qui a révélé l'importance stratégique des semi-conducteurs pour la souveraineté des pays, les États interviennent pour favoriser la relocalisation des sites de production sur leurs territoires et rester dans la course aux gains de productivité et de compétitivité apportés par les puces les plus avancées.*

*Avec le Chips Act entré en vigueur en septembre 2023, l'Union européenne ambitionne de faire croître sa part dans la production mondiale de 7 % à 20 %. Toutefois, le retard de nombreux projets et le montant insuffisant des investissements compromettent déjà l'atteinte de cette cible.*

*La France est un acteur essentiel pour la réussite de la stratégie européenne, disposant d'entreprises reconnues sur le plan international sur plusieurs segments de la chaîne de fabrication des puces et d'un pôle de recherche porté par le CEA-Leti, qui est l'un des trois laboratoires de pointe dans la microélectronique au niveau de l'Union européenne. Elle affiche une cible d'augmentation de 90 % de sa capacité de production de semi-conducteurs à horizon 2030 et des ambitions élevées en matière de rattrapage technologique. Cette stratégie ne s'appuie toutefois pas sur une carte précise de la demande et de l'offre de composants électroniques en France et dans l'Union européenne et sur une analyse de leur évolution.*

*L'efficacité de cette stratégie pourrait être améliorée grâce à des objectifs plus précis en matière de type de puces et grâce à une plus forte articulation entre États membres au sein de l'Union européenne notamment pour les projets visant à augmenter les capacités de production.*

*La Cour formule les recommandations suivantes :*

- 1. cartographier en 2026 la demande et l'offre de composants électroniques en France et dans l'Union européenne et leur évolution sur la prochaine décennie afin de mieux orienter les soutiens publics (Premier ministre, ministère de l'économie, des finances et de la souveraineté industrielle, énergétique et numérique, ministère des armées et des anciens combattants) ;*
  - 2. préciser en 2026 la stratégie française en matière de microélectronique avec des objectifs chiffrés par type de puces, articulés avec ceux des autres pays de l'Union européenne (Premier ministre, ministère de l'économie, des finances et de la souveraineté industrielle, énergétique et numérique, ministère des armées et des anciens combattants).*
-

## Chapitre II

### Un soutien public hors norme et croissant

Les aides publiques apportées à cette filière sont majoritairement des aides d'État, avec une faible part d'avances remboursables et peu de conditionnalité. Ces subventions sont associées à une utilisation importante du crédit d'impôt recherche. Les collectivités territoriales se sont également mobilisées pour soutenir la filière, reflétant son ancrage régional. Les crédits européens ont essentiellement permis de compléter des financements pour soutenir la recherche - développement. Enfin, l'actionnariat public est un autre levier de soutien important et permet de préserver un actionnariat souverain sur les acteurs clés de la filière.

#### I - Une majorité de subventions apportées par l'État

##### A - Des subventions de l'État en croissance

Les montants des aides accordées à cette filière n'avaient jusqu'à présent jamais fait l'objet d'une consolidation ni d'un débat public.

Dans le tableau n° 5, la Cour a élaboré un panorama inédit de l'ensemble des soutiens publics à cette filière depuis 2018 provenant de l'État, des collectivités territoriales et des fonds européens. Cette consolidation intègre le crédit d'impôt recherche dont a bénéficié la filière depuis 2018, mais ne comprend pas les exonérations de cotisations sociales qui ne sont pas spécifiques à la filière.

Sur la période 2018 à 2025, 8,7 Md€ sont programmés, dont 7,7 Md€ en provenance de l'État, 715 M€ en provenance de fonds européens et 219,5 M€ en provenance des collectivités territoriales. Les 7,7 Md€ de soutiens de l'État incluent 200 M€ de prêts relevant du plan *Nano 2022*, 1,9 M€ d'avances remboursables et 3,7 Md€ de subventions assorties d'une clause de retour à meilleure fortune (*clawback*, cf. partie B).

Ce montant n'intègre pas les marchés publics passés par le ministère des armées pour soutenir les travaux de R&D sur des technologies spécifiques défense, *via* les « projets de technologies de défense ».

**Tableau n° 5 : les soutiens publics pour la filière microélectronique (2018-2025)<sup>53</sup>**

Période	Intitulé programmes d'aide	Financier	Montants prévisionnels jusqu'en 2030 en M€	Décaissements effectués entre 2018 et juin 2025 en M€
2018-2022	Plan <i>Nano 2022</i> – (Premier PIIEC microélectronique)	État	877,9	827,7
		Collectivités territoriales	98,2	98,2
	Fonds européens (entreprises communes ECSEL et KDT)	Union européenne	230	113
2018-2022	Soutien à l'innovation, à la recherche et à la relocalisation d'entreprises de la filière (initiatives locales)	Collectivités territoriales	41,1	41,1
2022	Plan de relance <i>Résilience électronique</i>	État	133	106
2023-2030	<i>France 2030</i> – projets financés au titre du deuxième PIIEC microélectronique	État	1 134	384
2023-2030	<i>France 2030</i> - projets collaboratifs de R&D <i>I-demo</i>	État	38	1,4
2023-2030	Projets entreprises communes de R&D ( <i>Chips JU</i> )	Union européenne	115	84
2023-2030	<i>France 2030</i> - Projet <i>Liberty</i> hors PIIEC (Cadre <i>Chips Act</i> )	État	2 896	574
2023-2030	<i>France 2030</i> - Projet <i>Next Gen</i> pour la ligne pilote FAMES portée par le CEA-Leti (Cadre <i>Chips Act</i> )	État	450	263
2023-2030		Union européenne	370	364
2023-2030	<i>France 2030</i> -PEPR (programme équipements prioritaires et recherche)	État	83	3,5
2023-2028	Aides des collectivités territoriales (PIIEC et stratégie électronique )	Collectivités territoriales	21,7	21,7
2023-2025	Soutien à l'innovation, à la recherche et à la relocalisation d'entreprises de la filière (hors PIIEC)	Collectivités territoriales	58,5	58,5
2018 à 2025	Subventions pour charges de service public versées au CEA pour le développement de la microélectronique	État	500	500
2018 à 2023	Crédit d'impôt recherche	État	1 573	1 573
<b>Total général</b>			<b>8 669</b>	<b>5 063</b>
<b>Total général hors crédit d'impôt</b>			<b>7 096</b>	<b>3 490</b>

Source : Cour des comptes d'après les données transmises par la DGE, le SGPI et la DGFIP

<sup>53</sup> Les montants prévisionnels correspondent aux montants budgétés.

Hors crédit d'impôt recherche, les soutiens publics à la filière microélectronique prévus entre 2018 et 2030 sont de 7,1 Md€ dont 5 Md€ au titre de la stratégie électronique de *France 2030*, ce qui illustre la croissance exponentielle récente du montant des subventions.

Les investissements prévus dans la stratégie électronique représentent le double de la somme des quatre plans sectoriels successifs dits *Nano* qui s'élève à un montant total de soutien public de 2,6 Md€, dont 2,2 Md€ par l'État (hors crédit d'impôt recherche).

Si on prend en compte les soutiens publics versés depuis le premier plan *Nano 2008* initié en 2003, le montant total des aides à la filière microélectronique atteint près de 10 Md€.

**Tableau n° 6 : les subventions prévues dans les quatre plans Nano (2003-2022)**

En M€	<i>Nano 2008</i>	<i>Nano 2012</i>	<i>Nano 2017</i>	<i>Nano 2022</i>	Total général
Financement État prévu (hors crédit d'impôt recherche)	305	454,6	600	877,9	2 237,5
Financement collectivités territoriales prévu	148	74,9	93	74,5	390,4
<b>Total</b>	<b>453</b>	<b>529,5</b>	<b>693</b>	<b>952,4</b>	<b>2 627,9</b>

Source : rapport d'évaluation finale du plan Nano 2022 établi par l'Inspection des finances

En juin 2025, le taux de consommation des crédits prévus sur la période 2018-2025 est de 45 % hors crédit d'impôt recherche. Ce taux chute à 33 % des crédits effectivement versés aux acteurs pour les projets de la stratégie électronique, notamment du fait du retard du projet *Liberty* (cf. chapitre III).

Contrairement aux soutiens à d'autres filières industrielles, notamment la filière automobile, ceux alloués à la microélectronique n'ont jamais fait l'objet d'une discussion spécifique au Parlement. Seul un rapport au nom de l'office parlementaire d'évaluation des choix scientifiques publié en 2012<sup>54</sup> évoque l'enjeu des soutiens aux nanotechnologies. Compte-tenu de la multiplicité des sources de financements, leur suivi n'est pas possible à partir des documents annexés aux projets de loi de finances.

<sup>54</sup> Claude Birraux et Jean-Yves Le Déaut, *L'innovation à l'épreuve des peurs et des risques*, rapport d'information, au nom de l'Office parlementaire d'évaluation des choix scientifiques et technologiques, Assemblée nationale n°4214 (XIII<sup>e</sup> législature), Sénat n°286, 24 janvier 2012.

## B - Des aides caractérisées par une minorité d'avances remboursables et peu de conditionnalité

Dans son rapport sur les dix ans de politiques publiques en faveur de l'industrie publié le 28 novembre 2024<sup>55</sup>, la Cour avait recommandé de privilégier les instruments financiers et les avances remboursables pour les soutiens aux projets d'industrialisation. En effet, les avances remboursables sont un levier d'optimisation des fonds publics pour les projets qui ont une maturité technologique avancée. À la différence des prêts, elles permettent de partager le risque en amont d'un projet présentant des incertitudes technologiques et commerciales car elles ne sont remboursées intégralement qu'en cas de réussite du projet financé.

**Tableau n° 7 : comparaison entre les différentes modalités de soutien public**

Type	Mécanisme	Nature dans le bilan de l'entreprise
Subvention sans clause de retour à meilleure fortune	Subvention non récupérable	Subvention reçue
Subvention avec clause de retour à meilleure fortune	Subvention récupérable partiellement ou totalement en cas d'une rentabilité du projet supérieure à ce qui est prévu	Subvention reçue
Avances remboursables	Prêt à rembourser si succès du projet	Dette
Prêt	Prêt à rembourser quel que soit le succès du projet	Dette

Source : Cour des comptes

La répartition entre ces types d'aides diffère d'une filière à l'autre : la filière électronique se distingue par exemple de l'aéronautique où le soutien à la demande *via* des avances remboursables constitue la principale aide au secteur sur longue période avec près de 9 Md€ versés sous cette forme entre 1971 et mi-2020.<sup>56</sup>

Dans le cadre du programme *Nano 2022*, un seul prêt, dont la gestion a été confiée à la Caisse des dépôts et consignations, a été accordé à l'entreprise *Soitec* d'un montant de 200 M€. Ce prêt a servi à financer un projet de soutien à la recherche et à la première industrialisation de substrats électroniques innovants pour des applications dans l'automobile, l'intelligence artificielle, les objets connectés et la technologie de la communication. *Soitec* n'a pas consommé la totalité du montant du prêt mais seulement 163 M€ et a remboursé, à la date de juin 2025, 38 M€, conformément à son échéancier qui court jusqu'en 2032.

Dans le cadre de la stratégie électronique de *France 2030*, les aides apportées sont à nouveau majoritairement des subventions, avec seulement 1,9 M€ d'avances remboursables sur les 5 Md€ de subventions prévues (soit moins de 1 % du montant total).

<sup>55</sup> Cour des comptes, 10 ans de politiques publiques en faveur de l'industrie : des résultats encore fragiles, communication à la commission des finances, novembre 2024.

<sup>56</sup> Cour des comptes, Soutien public à la filière aéronautique : des aides d'urgence efficaces, une transformation à accélérer - Sénat, Communication à la commission des finances, 2022.

Dans le deuxième PIIEC sur la microélectronique, les industriels recevant plus de 50 M€ de subventions sont soumis à une clause de « *retour à meilleure fortune* ». Celle-ci impose le remboursement partiel ou total de l'aide lorsque la réalisation du projet est plus rentable que ce qui a été prévu dans l'analyse du déficit de financement projeté au moment de l'instruction de l'aide. Cette règle a pour objectif d'assurer la proportionnalité de l'aide et l'optimisation des fonds publics et doit limiter les effets d'aubaine. D'un point de vue comptable, cette clause est différente du mécanisme des avances remboursables car elle n'est pas comptabilisée comme une dette dans le bilan des entreprises.

**Les clauses de « *retour à meilleure fortune* » (*clawback*) :  
un mécanisme de calcul complexe avec des données non publiques**

Le mécanisme de *clawback* est prévu lorsque la réalisation du projet est plus rentable que ce qui a été prévu dans l'analyse du déficit de financement projeté au moment de l'instruction de l'aide. Cette règle a pour objectif d'assurer la proportionnalité de l'aide et doit limiter les effets d'aubaine. Les contrats des bénéficiaires soumis à cette clause précisent que le mécanisme est mis en œuvre sur la base de calculs effectués à partir des chiffres *ex post*, qui ont fait l'objet d'une approbation annuelle par les commissaires aux comptes du bénéficiaire. À cet effet, le bénéficiaire s'engage à tenir une comptabilité analytique séparée afin de permettre la reconstitution des flux financiers relatifs au programme financé et le calcul du montant du *clawback*. Les modalités de calcul retenues sont complexes et font intervenir plusieurs données qui ne sont pas publiques (notamment le coût moyen pondéré du capital applicable au programme et notifié à la Commission européenne pour les besoins de la décision de financement ; et la valeur actuelle nette pour l'année considérée).

Pour la France, les conventions qui comportent une clause de « *retour à meilleure fortune* » concernent 3,7 Md€ des subventions, soit 42 % des aides totales prévues y compris le crédit d'impôt recherche et 51 % des aides hors crédit d'impôt recherche. Elles n'ont pas encore donné lieu à un remboursement car leur effet intervient plus tard dans les processus industriels.

**Tableau n° 8 : décomposition des aides publiques par nature (en M€)**

Types d'aide	Collectivités locales	État	Union européenne	Total
Subventions avec <i>clawback</i>		3 653,7		3 653,7
Subventions sans <i>clawback</i>	219,5	2 235,9		2 527,2
Prêts ou avances remboursables		201,9		200,0
Crédits d'impôt		1 573		1 573
Pas de précision sur d'éventuelles clauses			715,0	715,0
<b>Total</b>	<b>219,5</b>	<b>7 734,4</b>	<b>715,0</b>	<b>8 668,9</b>

Source : Cour des comptes

Au vu du faible nombre d'entreprises concernées par ces clauses et pour toutes les subventions hors PIIEC et en dessous de seuil de 50 M€, la Cour réitère sa recommandation de privilégier les avances remboursables dans les prochains contrats de soutien aux projets, en tenant compte de la maturité technologique des projets soutenus et des enjeux d'attractivité. En effet, les avances remboursables sont moins adaptées pour les projets capacitaires visant à attirer des investisseurs étrangers, pour lesquels seules les subventions sont en mesure de réduire un

écart de compétitivité avec des pays étrangers. Les avances remboursables sont en revanche pertinentes pour les projets dont la maturité technologique se situe en amont du stade de la commercialisation de nouveaux produits industriels.

Le SGPI travaille actuellement à ce rééquilibrage entre la part des subventions et la part d'avances récupérables, notamment sur le volet électronique de *France 2030*, avec pour cible d'augmenter la part des avances remboursables de 40 % à 50 % en fonction de la phase de maturité de l'innovation.

Par ailleurs, les soutiens publics à la filière microélectronique se distinguent par leur faible conditionnalité, hormis l'exigence de régularité de situation des entreprises soutenues, au regard de leurs obligations fiscales et sociales, et le respect des jalons industriels fixés.

Dans le plan *Nano 2022* comme dans la stratégie électronique, les contrats avec les entreprises aidées ne comportent pas, pour la plupart, d'objectifs de création d'emplois (cf. chapitre IV). Quand ils en comportent, ils sont assortis de mécanismes de révision de ces objectifs, après avis du comité de pilotage mis en place par Bpifrance. Des suppressions d'emplois permanents prévus dans le cadre du programme soutenu peuvent être ainsi justifiées pour des raisons d'efficacité.

Pour les projets relevant des PIIEC, les entreprises subventionnées sont tenues de renseigner un *reporting* spécifique *ex ante*, *in itinere* et *ex post*, avec une trentaine d'indicateurs (cf. chapitre IV.). Elles doivent démontrer des efforts pour partager les progrès scientifiques acquis grâce aux projets soutenus avec les autres partenaires du PIIEC. Elles doivent aussi apporter la preuve que les projets financés respectent le principe consistant à ne pas causer de dommage important à l'environnement.

D'autres pays ont fait le choix d'une plus forte conditionnalité. Les aides américaines sont notamment assorties d'un ensemble de conditions :

- elles ne peuvent pas dépasser 35 % des dépenses d'investissement totales du projet ;
- les fonds ne peuvent pas être utilisés pour investir dans de nouvelles capacités de production à l'étranger dans une liste de pays préoccupants (comprenant notamment la Chine) ;
- les entreprises ont l'interdiction de procéder à des rachats d'actions ;
- elles doivent attester de leur engagement à respecter le *National Environmental Policy Act* et à mettre en place des mesures pour le développement des emplois et des compétences de leur main-d'œuvre ;
- elles doivent avoir également bénéficié d'une subvention locale et/ou régionale.

De même, le Japon demande aux industriels soutenus de contribuer à l'objectif de garantie de la sécurité économique du Japon (examen par un comité *ad hoc* avec des critères non divulgués). Quelle que soit la stratégie à laquelle elles sont associées, les entreprises bénéficiaires de subventions doivent s'engager à maintenir leur production sur le territoire japonais pendant au moins dix ans, à investir et à être en mesure de fournir des réponses en cas de pénurie de puces<sup>57</sup>.

---

<sup>57</sup> Institut Montaigne, Trois questions à Satoshi Yamada, soutenir l'industrie de semi-conducteurs, le modèle japonais, 19 septembre 2025.

## C - Une concentration des aides sur un nombre limité de bénéficiaires et des montants supérieurs à la moyenne des aides d'État

Les soutiens apportés à la microélectronique par les différents plans sectoriels se caractérisent par une forte concentration des aides, même s'il y a eu un élargissement du nombre de bénéficiaires à compter du plan *Nano 2022*. Ce dernier plan a permis le soutien de cinq autres industriels chefs de file (*Soitec, X-Fab, Murata, UMS* et *Lynred*), associés à une cinquantaine de PME et de laboratoires.

Le premier bénéficiaire est la société *STMicroelectronics* qui a été soutenue à hauteur de 1 Md€ au titre des quatre plans *Nano* (soit plus du tiers des financements des quatre plans) et pour laquelle est prévu un soutien de 1,5 Md€ au titre de *France 2030*. Entre 2018 et 2025, hors crédit d'impôt recherche, *STMicroelectronics* concentre un tiers des aides prévues et 42 % des aides versées. Tous ces soutiens ont été justifiés par une volonté d'accompagner la croissance du site de *STMicroelectronics* à Crolles en Isère. Ce site est en expansion avec pour cible d'atteindre une taille comparable à celle d'une « mégafab » asiatique.

Le CEA est le deuxième bénéficiaire des aides sur la période 2018 à 2025 : il bénéficie de plus de 30 % des aides programmées (hors crédit impôt recherche) sur la période 2018 à 2025.

### Les apports stratégiques du CEA à la filière microélectronique

Le CEA est un établissement public à caractère industriel et commercial (Epic) placé sous la tutelle technique des ministères chargés de la recherche, de l'énergie, de l'industrie et des armées. Il bénéficie d'un *continuum* entre recherche fondamentale et technologique, ainsi que de partenariats avec des acteurs académiques et industriels.

Créé en 1975, le laboratoire d'électronique et de technologie de l'information du CEA (CEA-Leti), installé à Grenoble, est le partenaire de recherche majeur de tous les plans de soutien public à la filière microélectronique. Il a développé un leadership mondial sur les composants semi-conducteurs relevant de la combinaison de fonctions numériques et d'autres fonctionnalités, dont les applications sont orientées vers l'électronique dite « embarquée », c'est-à-dire tout ce qui ne relève pas des infrastructures de calcul ou des ordinateurs personnels. Il a contribué à la croissance du site de *STMicroelectronics* et au redressement récent de *Soitec* avec un transfert de toute la R&D de l'entreprise sur le site du Leti.

Le CEA a perçu, au titre du programme budgétaire 172 « Recherches scientifiques et technologiques pluridisciplinaires » et au titre du programme 191 « Recherche duale », une subvention pour charges de services publics pour la microélectronique qui s'élève au total à 500 M€ sur la période 2018 à 2025.

Par ailleurs, le CEA a reçu d'autres subventions pour des projets ou activités en soutien à la filière microélectronique. Les soutiens versés au titre du plan *Nano 2022* représentent en proportion 23 % des recettes externes du CEA-Leti entre 2018 et 2022, soit la deuxième source de financement pour ce laboratoire, après les contrats industriels (45 % de ses recettes). Entre 2018 et 2025, ces soutiens s'élèvent à 2,25 Md€ en prenant en compte les différentes sources de financement (État, collectivités territoriales, financements européens).

**Tableau n° 9 : subventions versées au CEA pour des projets ou activités liées à la microélectronique entre 2018 et 2025**

Subventions versées au titre de la microélectronique	Montant en M€
<b>Subvention pour charges de service public au titre de la microélectronique</b>	500
<b>Subventions au titre du Plan Nano 2022</b>	344,6
Dont Plan Nano 2022- État	236,4
Dont Plan Nano 2022 - région Auvergne-Rhône-Alpes	56,6
Dont Plan Nano 2022 - Financements européens issus des entreprises communes	51,6
<b>Stratégie électronique</b>	1 409,8
Dont subventions État au titre du PIIEC ME-CT	205,8
Dont subventions région Auvergne-Rhône-Alpes au titre du PIIEC ME-CT	33,0
Dont financements européens issus des entreprises communes au titre du PIIEC ME-CT	51,6
Dont ligne pilote <i>FAMES</i> (État)	450,0
Dont financements de l'UE au titre du <i>Chips Act</i> pour la ligne pilote <i>FAMES</i>	364,0
Dont financement par l'État pour un projet cofinancé avec l'Agence nationale de recherche dans le cadre de la stratégie IA	24,9
Dont financements européens pour un projet cofinancé avec l'ANR au titre de la stratégie IA ( <i>Digital Europe</i> )	24,9
<b>Autres financements (programme équipements prioritaires et recherche électronique, Institut de recherche technologique Naneoec, appels à projet de l'agence nationale de recherche, etc.)</b>	255,6
<b>Total</b>	<b>2 254</b>

Source : CEA

Au global, dans le cadre du programme Nano 2022, le taux d'aide publique par entreprise varie entre 21 % et 30 %. Pour les projets du deuxième PIIEC financés *via France 2030*, ce taux varie entre 23 % et 32 % (cf. annexe n° 6). Ce taux est inférieur à la moyenne des pays participant au PIIEC électronique (moyenne de 39 % pour la borne basse). L'Allemagne a un taux d'aide bien supérieur à celui de la France (entre 44 % et 54 %).

Ces taux d'aide sont difficiles à comparer à ceux d'autres filières. En effet, il n'existe pas aujourd'hui de suivi des aides d'État avec une décomposition sectorielle. Il peut être toutefois relevé qu'en 2023, année de l'octroi de 2,9 Md€ pour le projet *Liberty*, le montant total des aides d'État françaises était de 36 Md€ : rien qu'en comptant cette subvention, la part de la microélectronique dans les aides était bien supérieure à sa part dans l'économie. Les données du « *Transparency Award Module* » de la Commission européenne<sup>58</sup>, qui permettent une analyse des aides d'État de plus de 100 000 € octroyées, sont toutefois insuffisantes pour élaborer une vision par filière.

Afin de permettre un suivi et une analyse des soutiens apportés par l'État à cette filière, la Cour recommande de poursuivre l'actualisation en 2026 du tableau dans lequel elle a consolidé les versements annuels aux entreprises de la filière. Cette actualisation peut s'inscrire dans les travaux menés par l'INSEE et par le ministère chargé de l'économie et des finances pour recenser tous les soutiens aux entreprises.

<sup>58</sup> Commission européenne, Base de données des aides d'État.

## D - Une utilisation importante du crédit d'impôt recherche par les entreprises de la filière microélectronique

La filière microélectronique reçoit 13,7 % du crédit d'impôt recherche (CIR) accordé au secteur de l'industrie manufacturière entre 2018 et 2023. Le CIR représente ainsi une aide totale à cette filière de 1,6 Md€ sur cette période. Son montant entre 2018 et 2022 (1,2 Md€) est supérieur au total des subventions versées au titre du plan *Nano*.

**Tableau n° 10 : l'utilisation du crédit d'impôt recherche par les entreprises de la filière microélectronique, comparée à celle de l'industrie manufacturière**

Année	CIR filière microélectronique (en M€)	CIR industrie manufacturière (en M€)
2023	298	2 179
2022	286	2 079
2021	276	2 020
2020	255	2 014
2019	245	2 071
2018	213	1 651
<b>Total</b>	<b>1 573</b>	<b>12 014</b>

Source : Cour des comptes d'après les données du CASD

Selon les entreprises bénéficiaires, le CIR, associé à d'autres formes de soutien à la recherche et développement, permettrait de baisser de 30 % le coût du travail pour des personnels affectés à des tâches de recherche.

## II - Une mobilisation financière importante des collectivités territoriales, aujourd'hui en recul

Les aides apportées par les collectivités territoriales (219,4 M€ prévus entre 2018 et 2025) représentent 3 % des soutiens prévus (hors crédit d'impôt recherche) à la filière microélectronique. Il s'agit principalement de cofinancements alloués dans le cadre des PIIEC, à la demande de l'État qui a sollicité les collectivités pour contribuer au plan *Nano 2022*, puis à la stratégie électronique (cf. annexe n° 7). Leur répartition géographique reflète l'ancrage territorial de la filière.

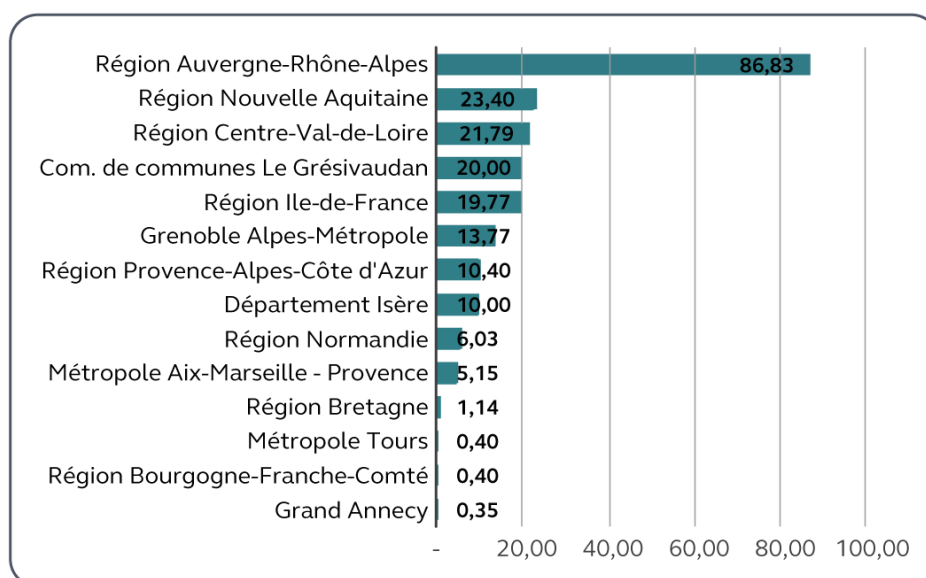
Dans le cadre du programme *Nano 2022*, le soutien des collectivités représente en moyenne 3 à 4 % du montant total de l'assiette aidée des projets. Les aides effectivement versées ont même été supérieures à l'enveloppe initialement prévue (74,5 M€), avec un total de 98 M€ d'aides votées. Elles ont été versées à 83 % au CEA-Leti et, pour le reste, soit à des chefs de file industriels, soit à leurs partenaires industriels ou académiques.

Pour certaines collectivités – département et communautés de communes -, ces aides dépassent le cadre de leurs compétences. L'État a justifié juridiquement cette contribution au plan *Nano 2022* au titre du contrat de plan État-région. Les collectivités ont trouvé un intérêt à

être associées au comité de pilotage local organisé par la DGE dans le cadre du plan *Nano 2022* pour suivre l'avancée des projets et échanger avec les différentes parties prenantes (entreprises, représentants de salariés, laboratoires de recherche) qui ont un effet d'entraînement sur l'économie locale. Pour les cofinancements apportés dans le cadre de la stratégie électronique de *France 2030*, elles ont pu bénéficier d'un appui de la DGE pour la contractualisation avec les industriels. Elles regrettent toutefois que ce plan ne leur permette plus de pouvoir bénéficier de l'expertise de la DGE pour le suivi des projets et l'évaluation des projets industriels soutenus.

Au-delà du plan *Nano* et de la stratégie électronique, certaines régions ont décidé de soutenir des entreprises ou des laboratoires de recherche au titre de leurs compétences en matière de développement économique et de soutien à l'innovation.

**Graphique n° 9 : subventions versées par les collectivités territoriales aux acteurs de la filière microélectronique sur la période 2018 à 2025 (en M€)**



Source : Cour des comptes d'après une enquête auprès des collectivités concernées

Sur la période 2018 à 2022, les subventions les plus importantes ont été accordées :

- en Auvergne-Rhône-Alpes : la région a versé 53,2 M€ au titre du plan *Nano* et 0,8 M€ au titre de son « pack relocalisation » pour accompagner les entreprises qui accroissent leur implantation industrielle ; la métropole Grenoble-Alpes-Métropole a financé 10 M€ ; le département de l'Isère 10 M€ et la communauté de communes Le Grésivaudan 10 M€, dont 3 M€ ont été financés par un partage de la croissance de la fiscalité des communes concernées ;
- en Île-de-France : la région a décidé de l'octroi de 13,6 M€ à la filière, dont 2,9 M€ au titre du plan *Nano* pour financer deux entreprises et un laboratoire et 10,7 M€ au titre de sa politique de soutien à l'innovation. L'ambition est de structurer un écosystème d'acteurs clés pour des filières stratégiques sur son territoire (*X-Fab* dans le secteur automobile, *Thales* dans la défense, *Lynred* dans l'électronique) ;

- en Centre-Val-de-Loire : la région (577 500€) et la métropole (200 000€) ont soutenu les travaux de recherche de deux laboratoires portés par l'université de Tours et d'Orléans, qui sont des partenaires indirects du CEA-Leti et de *STMicroelectronics*.

Dans le cadre du deuxième PIIEC ME-CT, les collectivités territoriales ont voté des aides à hauteur de 21,5 M€. Par rapport au plan *Nano 2022*, ces aides sont pour la plupart en baisse et sont davantage orientées vers les petites et moyennes entreprises.

En dehors du deuxième PIIEC, les montants mobilisés par les collectivités territoriales sur la période 2023-2027 pour soutenir la filière demeurent importants (58,5 M€) :

- la région Auvergne-Rhône-Alpes : le conseil régional prévoit 32,8 M€ d'aides pour soutenir la mise à niveau de l'équipement du CEA et pour accompagner la R&D de la filière microélectronique (dont *STMicroelectronics*, *Soitec* et *Lynred*) ;
- la région Provence-Alpes-Côte d'Azur (4 M€) et la métropole Aix-Marseille (1,4 M€) apportent leur soutien pour renforcer principalement les capacités de recherche et d'innovation en microélectronique de l'université d'Aix-Marseille, de l'École des Mines de Saint-Etienne et du pôle de compétitivité Aktantis ;
- la région Nouvelle-Aquitaine a prévu 6,8 M€ pour des entreprises de la filière microélectronique au titre de sa politique de soutien à l'innovation mais apporte également un soutien à des dispositifs « horizontaux » (laboratoires, centres de transfert, usines du futur, développement des compétences) au bénéfice de la filière microélectronique qui ne sont pas retenus dans ce panorama car ils ne lui sont pas spécifiques.

À ces montants, il faut ajouter des participations en fonds propres apportées par trois régions (Normandie, PACA et Nouvelle-Aquitaine) dans certaines entreprises de la filière (cf. partie IV).

### III - Des crédits européens minoritaires

Le montant total des crédits européens en soutien à la filière française de microélectronique représente 11,4 % (715 M€) du montant total des aides programmées pour la filière microélectronique et 19 % des montants versés (561 M€) sur la période 2018 à 2030 hors crédit d'impôt recherche. Si les PIIEC n'incluent pas de crédits européens, certains projets ont bénéficié d'un cofinancement (jusqu'à 50 % de leur montant) par la Commission européenne dans le cadre d'appels à projets annuels d'entreprises dites « communes ».

#### **Les « entreprises communes européennes » : des initiatives technologiques conjointes**

La Commission européenne a créé des partenariats publics privés, appelés « entreprises communes » dont le but est d'aider à la réalisation des programmes de recherche, de développement technologique et d'innovation dans des secteurs stratégiques. Ces partenariats permettent de combiner le financement de l'UE, des États membres, des instituts de recherche et des associations de secteurs industriels. Après sélection des projets cofinancés dans ce cadre, la Commission européenne verse directement des crédits aux entreprises lauréates.

Dans le secteur de l'électronique, plusieurs « entreprises communes » se sont succédé :

- entre 2008 et 2023, les entreprises communes *Artemis* et *Eniac* ont été créées pour mettre en œuvre les initiatives technologiques conjointes (ITC) dans le domaine des systèmes embarqués et de la recherche sur la nanoélectronique pour un montant d'investissement public de 0,9 Md€ ;
- entre 2014 et 2023, l'entreprise commune *Ecsel* (composants et systèmes électroniques pour un leadership européen) puis *KDT JU* (technologies numériques clés) ont été financées par des crédits du programme européen Horizon 2020 et du programme pour une Europe numérique. Entre 2017 et 2021, elles ont sélectionné 68 projets représentant un investissement total de 2,1 Md€ (toutes sources de financement confondues) ;
- depuis novembre 2023, la Commission européenne a lancé l'entreprise commune « *Chips Joint Undertaking* » (*Chips JU*) pour coordonner la recherche et la production afin de renforcer l'écosystème des semi-conducteurs. Chips JU regroupe la Commission, 29 pays dont la France et 3 associations du secteur industriel et prévoit un budget d'appuis publics de 11 Md€ dont 4,2 Md€ financés par l'UE *via* les programmes Horizon 2020 et pour Europe numérique (*Digital Europe*) et 4,2 Md€ financés par les États membres.

Sur les 68 projets sélectionnés par l'entreprise commune *Ecsel* puis *KDT*, 16 sont rattachés au programme *Nano 2022*, ce qui représente 23 % du total. Avec l'Allemagne et les Pays-Bas, la France figure parmi les trois pays les plus dynamiques au sein de ces entreprises communes.

Sur la période 2018 à 2022, les financements européens versés par les entreprises communes s'élèvent à 113 M€, montant qui est toutefois inférieur à ce qui était prévu initialement (230 M€). Les principaux bénéficiaires de ces crédits sont le CEA-Leti (48,4 M€), *STMicroelectronics* (34,4 M€), *Soitec* (8,1 M€), *Lynred* (3,8 M€) et *UMS* (1,2 M€).

Dans le cadre du deuxième PIIEC, sur 115 M€ prévus pour les entreprises communes, 84 M€ ont été versés à des entreprises françaises entre 2023 et mi 2025. La France et l'Allemagne se sont alliées dans ce cadre pour soutenir les sujets de R&D tournés vers la réduction de l'empreinte environnementale de la fabrication de semi-conducteurs (réduction de la consommation en eau et en énergie, minimisation des émissions de CO<sub>2</sub>, utilisation de solvants et de composés chimiques éco-responsables, etc.).

Enfin, dans le cadre du *Chips Act*, la Commission européenne a décidé de l'octroi de 386 M€ de crédits européens au CEA, qui ont été financés à partir du programme pour une Europe numérique (*Digital Europe*), pour le cofinancement des lignes pilotes du *Chips Act*, dont la ligne FAMES portée par le CEA-Leti. Cette ligne (cf. annexe n°1) vise « à permettre à un plus grand nombre d'entreprises de développer et de tester de nouvelles solutions de puces pour des applications à haut débit et économes en énergie, en leur donnant accès aux équipements, aux outils, à la formation et aux connaissances spécialisées dont elles ont besoin. »<sup>59</sup>

## IV - L'actionnariat public dans les entreprises de la filière, autre levier de soutien à la filière

Les entreprises de la filière bénéficient d'un autre type de soutien public : l'actionnariat public *via* le CEA, *via* Bpifrance qui agit pour le compte de l'État et en tant qu'investisseur public et *via* les collectivités locales. Alors qu'il le fait dans d'autres filières, l'État n'investit

<sup>59</sup> Source : Histoires de réussite numériques – Ligne pilote FAMES | Bâtir l'avenir numérique de l'Europe

pas directement des fonds propres dans des entreprises de la filière microélectronique par l'intermédiaire de l'agence des participations (APE). Pourtant, les entreprises de la filière font partie de la première priorité de sa doctrine d'intervention exposée en 2017 : elles sont des « *entreprises stratégiques qui contribuent à la souveraineté.* » Mais pour des raisons historiques, c'est Bpifrance qui porte ces participations.

Les participations en fonds propres de Bpifrance dans la filière microélectronique (PME, *start-ups* et chefs de file) s'élèvent en 2024 à 3,64 Md€. Bpifrance prend des participations pour le compte de l'État grâce à des financements en provenance de la direction générale de l'armement, du programme d'investissements d'avenir (PIA) et pour le compte de la Banque européenne d'investissement (BEI).

Bpifrance est actionnaire de deux chefs de file de la microélectronique :

- elle est l'un des deux actionnaires à 50/50 de la *holding STMicroelectronics Holding* (« STH »), qui détient 27,5 % du capital de *STMicroelectronics*, depuis le rachat des parts détenues par *Areva* (en 2011, *Areva* détenait 79,2 % de la part française de STH) et par le CEA (en deux tranches, en 2016 et 2018). Cette participation représente la plus importante en montant détenue par Bpifrance<sup>60</sup>. Par ailleurs, le Directeur général de Bpifrance est le président non-exécutif du conseil de surveillance de *STMicroelectronics*, pour la période 2023-2026 ;
- Bpifrance est actionnaire de *Soitec*, le leader mondial des substrats enrichis : elle détient aujourd'hui 11,5 % du capital de *Soitec* (contre 10,35 % à fin mars 2022).

Selon le document d'enregistrement universel 2024 de Bpifrance<sup>61</sup>, la quote-part du résultat net de *STMicroelectronics* et *Soitec* s'est élevée en 2024 à 269,8 M€<sup>62</sup>, ce qui constitue une contribution importante au résultat de Bpifrance (son résultat d'exploitation 2024 s'élève à 766 M€).

Outre les participations de Bpifrance, il faut mentionner celles de la filiale détenue par le CEA, CEA-investissement, pour un montant total de 43,8 M€ (valorisation 2024). CEA investissement est une société anonyme au capital de 85 M€. Société de portefeuille, elle détient pour l'essentiel des participations directes dans les *start-up* issues du CEA (sociétés essaimées). Elle a contribué à la création d'une soixantaine de *start-up*. Certaines (*Lynred*, *Soitec*) sont devenues des entreprises de taille intermédiaires, créatrices de valeurs et très exportatrices.

Enfin, plusieurs régions (Normandie, Nouvelle-Aquitaine et Région Sud Provence-Alpes-Côte-d'Azur) sont entrées au capital d'entreprises de la microélectronique entre 2020 et 2024, pour une participation totale évaluée à 10,4 M€.

Au total, les participations publiques dans la microélectronique s'élèvent à 3,6 Md€.

---

<sup>60</sup> Jaune budgétaire, rapport relatif aux liens financiers entre l'État et le Groupe Bpifrance

<sup>61</sup> Bpifrance - Espace investisseurs documents

<sup>62</sup> Il s'agit de la part du résultat net de STmicro (256,4 Mds) et de Soitec (13,4 Mds), déterminée selon la méthode comptable de la mise en équivalence, qui revient à l'investisseur Bpifrance.

**Tableau n° 11 : les participations en fonds propres des acteurs publics dans la filière microélectronique**

Acteurs publics	Valorisation 2024 en M€
Participations BPI	3 583,9
en compte propre	3 464,8
pour le compte de l'État	116,0
pour le compte de la BEI (fonds BEI)	3,1
Participations CEA (CEA-Investissement)	43,8
Participations collectivités locales	10,4
<b>Total des participations publiques</b>	<b>3 638,1</b>

*Source : Cour des comptes d'après les données de Bpifrance, du CEA et des collectivités territoriales*

La préservation d'un actionnariat souverain au sein des entreprises stratégiques pour la filière est une préoccupation. Les investissements étrangers réalisés dans des entités françaises exerçant des activités dans le secteur de la microélectronique sont susceptibles d'être éligibles au régime d'autorisation préalable en application de l'article R 151-1 du code monétaire et financier<sup>63</sup>.

D'après le rapport annuel publié en 2024 par la direction générale du Trésor sur la mise en œuvre du contrôle des investissements étrangers<sup>64</sup>, entre 2020 et 2023 compris, 24 dossiers d'investissement intéressant des entreprises ayant une activité dans le secteur des semi-conducteurs (sur un total de 42 dossiers dans le domaine de l'électronique) ont fait l'objet d'un contrôle. Dans 56 % des cas, la direction générale du Trésor a assorti les autorisations d'investissement de conditions justifiées par des impératifs de préservation des intérêts nationaux. Plusieurs opérations ont été également refusées.

<sup>63</sup> Il s'agit notamment des cas où l'entité est un fournisseur direct ou indirect du ministère des armées ou produit des systèmes microélectroniques considérés comme des composants essentiels à la continuité d'autres activités participant de la continuité de la vie de la nation ou encore lorsque l'entité exerce des activités de recherche et de développement en semi-conducteurs qui peuvent trouver des applications dans les domaines précités.

<sup>64</sup> Direction générale du Trésor, Rapport annuel 2024 sur le contrôle des investissements étrangers, 2024.

---

## CONCLUSION ET RECOMMANDATIONS

---

*Les soutiens publics à la filière sont croissants et s'élèvent à 8,7 Md€ entre 2018 et 2025. Ils n'ont jamais fait l'objet d'une consolidation par l'État et sont difficiles à retracer et à suivre en raison de l'intervention d'une multiplicité d'acteurs. Il serait nécessaire de dresser en 2026 une liste, actualisée régulièrement, des aides publiques versées aux entreprises de la filière microélectronique. Cette consolidation devra être pilotée par la direction générale des entreprises, notamment à partir des données du secrétariat général pour l'investissement.*

*Les soutiens sont en grande majorité des subventions versées par l'État, principalement concentrés sur STMicroelectronics et sur le CEA-Leti. Ces aides comportent peu d'avances remboursables, à la différence de la pratique dans d'autres filières, alors même que cet outil serait plus efficace pour certains projets. À compter de 2023, des clauses de « retour à meilleure fortune » ont été rendues obligatoires par la Commission européenne dans le cadre du deuxième PIIEC sur la microélectronique pour les industriels recevant plus de 50 M€ de subvention publique mais leurs effets ne seront activés qu'à partir de 2028. Par ailleurs, la France a fait le choix d'une faible conditionnalité des aides versées, à la différence des États-Unis, du Japon ou de la Chine qui ont imposé des clauses de souveraineté et des contreparties plus fortes.*

*Les soutiens apportés par certaines collectivités territoriales (219,5 M€) représentent 3 % du montant total des aides prévues sur la période sous revue et leur montant peut être important pour certaines collectivités. Les crédits européens représentent 11 % des aides programmées (hors CIR), principalement pour compléter les financements des projets de recherche et développement.*

*Enfin, la filière bénéficie de l'actionnariat public, qui s'élève à 3,6 Md€ investis entre 2018 et 2025. Alors que ces participations en fonds propres devraient être portées par l'Agence des participations de l'État, elles le sont principalement pour des raisons historiques par Bpifrance. Le CEA a également apporté des fonds propres, via sa filiale CEA-Investissement, qui ont permis de faire émerger une filière de start-up dont certaines sont devenues stratégiques. Enfin, certaines collectivités (Normandie, Nouvelle-Aquitaine et PACA) ont également choisi d'entrer au capital d'entreprises de la filière.*

*La Cour formule les recommandations suivantes :*

- 3. privilégier, à compter de 2026, les avances remboursables dans la stratégie électronique, en tenant compte de la maturité technologique et des enjeux d'attractivité des projets (Premier ministre, ministère de l'économie, des finances et de la souveraineté industrielle, énergétique et numérique) ;*
- 4. dresser, à partir de 2026, un tableau actualisé des aides publiques versées chaque année aux entreprises de la filière microélectronique (ministère de l'économie, des finances et de la souveraineté industrielle, énergétique et numérique).*



## Chapitre III

# Plusieurs défis à relever pour atteindre les objectifs de la stratégie électronique

Si la filière a progressé en termes de structuration pendant la période sous-revue, elle est encore fragilisée par une insuffisante coopération interne. L'atteinte de l'objectif capacitaire dépend du projet *Liberty* qui mobilise un investissement majeur pour obtenir un saut technologique et augmenter la production de puces. Ce projet bénéficie du soutien public le plus important octroyé par l'État à un projet individuel privé et n'est pas dénué de risques.

L'efficacité des aides, dont les délais de contractualisation sont souvent trop longs, pourrait être améliorée par une simplification de leur gestion compliquée notamment par le cadre européen des projets importants d'intérêt commun et le *Chips act*. Enfin, on observe que les frais de gestion des projets soutenus sont plus importants tant pour les entreprises que pour l'État.

### I - Une filière électronique fragilisée par une coopération interne insuffisante

#### A - Une filière récente et avec peu de moyens mutualisés

Les comités stratégiques de filière (CSF) ont pour mission d'identifier, de façon convergente, dans des « contrats de filière », les enjeux clés d'une filière et les engagements réciproques de l'État et des industriels, de définir un plan d'actions concrètes et de suivre leur mise en œuvre. Alors que les premiers comités stratégiques de filières ont été créés en 2010 selon le modèle déployé par le Conseil national de l'industrie (CNI), le CSF de l'électronique a été institué en 2018. Cette création tardive est intervenue lorsque les pouvoirs publics ont pris conscience du caractère stratégique du secteur. Elle reflète aussi les difficultés de la filière à se structurer : du fait de son caractère transversal, cette filière peine à délimiter la frontière entre ce qui relève de l'électronique au sens strict et ce qui relève de son application finale.

Le premier contrat définit la filière comme « *l'ensemble des fabricants de composants, d'équipements de test et mesure et de production électronique, la sous-traitance, la distribution industrielle ainsi que les entreprises développant des systèmes et des logiciels embarqués.* » La filière ne se limite pas aux seuls semi-conducteurs, elle comprend également les composants passifs<sup>65</sup>, les circuits imprimés et la connectique.

Au fur et à mesure de leur développement, les entreprises de la microélectronique ont créé des syndicats propres à chaque étape de la chaîne de valeur : l'Alliance des composants et systèmes pour l'industrie électronique - ACSIEL (semi-conducteurs), le Syndicat national des entreprises de sous-traitance électronique - SNESE (assemblage des composants électroniques) et le Syndicat professionnel de la distribution en électronique Industrielle - SPDEI (distribution). Tous ces syndicats sont ou ont été membres de la Fédération des industries électriques, électroniques et de communication (Fiiec), qui est issue en 1975 de la fusion entre le syndicat général de la construction électrique et la fédération nationale des industries électroniques. Mais cette fédération, qui compte 24 organisations professionnelles et 8 000 entreprises adhérentes, a un périmètre bien plus large que la filière électronique et n'assure pas un rôle de coordination des industriels comme dans d'autres filières, à l'instar du groupement des industries françaises aéronautiques et spatiales (Gifas).

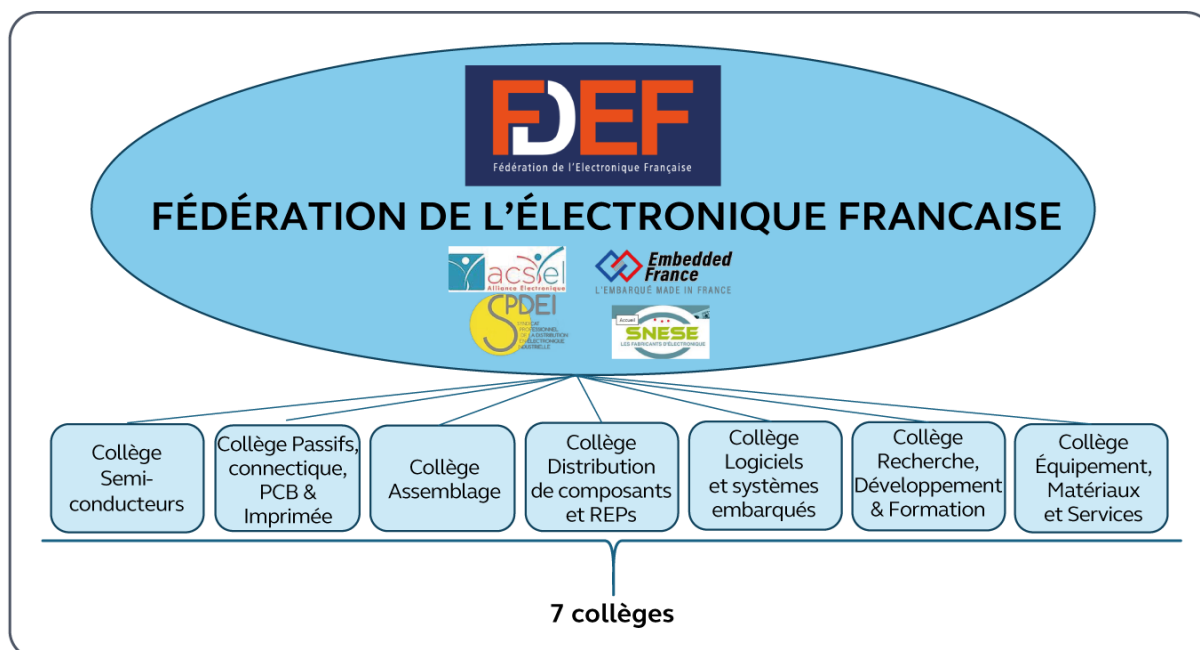
Ne pouvant s'appuyer sur une structure fédératrice équivalente, le CSF a une faible capacité d'action et un budget annuel inférieur à 30 000 € par an. Face à ce constat, plusieurs acteurs dont ACSIEL, le SNESE et le SPDEI ont fait part en 2025 de leur volonté de quitter la FIIEC pour concentrer leurs ressources sur la nouvelle fédération de l'électronique française (FdEF) : celle-ci a été créée en 2024<sup>66</sup> et est chargée de mettre en œuvre la feuille de route décidée par le CSF. Elle est composée de sept collèges correspondant aux divers maillons de la chaîne de valeur et auxquels les entreprises adhèrent directement. Elle dispose par ailleurs d'une petite équipe de permanents qui doit piloter la réalisation des travaux décidés. Pour que la Fédération devienne effectivement le dispositif opérationnel du CSF, il serait toutefois nécessaire que ses membres lui allouent les moyens nécessaires, sur le modèle de certaines fédérations professionnelles d'autres industries.

---

<sup>65</sup> Un composant électronique passif est un élément électronique qui ne produit pas d'énergie, mais qui est utilisé pour stocker, filtrer ou réguler le courant électrique. Il s'agit par exemple des résistances, condensateurs, inductances, bobines, etc.

<sup>66</sup> Depuis le 2 janvier 2026, ACSIEL, SNESE et SPDEI ont fusionné afin de créer la Fédération de l'Électronique Française (FdEF).

### Schéma n° 3 : organisation de la nouvelle fédération de l'électronique française



Source : Cour des comptes à partir de la présentation du bureau du comité stratégique de filière électronique

## B - Une représentation importante du segment des semi-conducteurs dans la gouvernance

La gouvernance et le fonctionnement du comité stratégique de la filière électronique font l'objet de trois critiques :

- l'État est représenté au sein du CSF par un membre de la direction générale des entreprises (DGE) qui ne participe qu'aux réunions traitant de sujets considérés comme stratégiques<sup>67</sup>. Ainsi entre 2020 et 2024, la DGE a siégé à 7 réunions sur 20. Si la présidente du CSF estime avoir accès aux autres ministères autant que de besoin<sup>68</sup>, certains autres membres considèrent qu'une participation d'autres représentants de l'État permettraient d'aborder davantage d'autres sujets, comme l'emploi notamment. Ce sujet est généralement abordé au sein d'un autre cadre : la commission « compétences et attractivité » au sein du CNI à laquelle la délégation générale à l'emploi et à la formation professionnelle (DGEFP) participe. Les organisations syndicales considèrent qu'une représentation plus systématique et plus large de l'État au CSF fluidifierait les échanges et faciliterait la prise de décision en tenant compte de tous les points de vue exprimés, notamment des sous-traitants ;

<sup>67</sup> Désignation du président du CSF, préparation du contrat de filière, création de la fédération de l'électronique française.

<sup>68</sup> Les autres administrations sont sollicitées autant que de besoin, notamment la DGEFP (Délégation générale à l'emploi et à la formation professionnelle) sur les questions d'attractivité de la filière et la DGRI (Direction générale de la recherche et de l'innovation) sur la partie recherche et développement. La DGA (direction générale de l'armement) a également été mobilisée dans le cadre de l'élaboration de la nouvelle version du contrat de filière.

- l'importance de la représentation du segment des semi-conducteurs dans la gouvernance du CSF – la présidence en étant confiée à la présidente de *STMicroelectronics France* et la vice-présidence au directeur général de *Lacroix*, équipementier électronique – conduit certains de ses membres et les organisations syndicales à craindre une concentration de l'attention sur ce seul secteur, au détriment d'autres segments de la chaîne de valeur. Pour apaiser cette crainte, le CSF pourrait disposer d'une présidence tournante, ce qui améliorerait la représentation des sous-traitants et des petites et moyennes entreprises, d'autant plus qu'il existe d'autres segments stratégiques dans la chaîne de valeur, notamment les entreprises de circuits imprimés et d'assemblage des cartes électroniques qui sont aujourd'hui en difficulté. La poursuite des travaux de standardisation dans le champ électronique mérite également de figurer au rang des points d'attention à évoquer dans le cadre du CSF ;

### **L'enjeu de la standardisation dans le champ de l'électronique**

Les semi-conducteurs sont intégrés sur des circuits imprimés qui sont essentiels pour fabriquer les cartes électroniques nécessaires dans de nombreux secteurs comme l'aéronautique, la défense, la santé ou encore les télécommunications. Depuis les années 1980-1990, la France a progressivement délocalisé la fabrication de ces circuits, puis l'assemblage des cartes électroniques dans des pays à bas coût. Elle s'est également retirée des travaux internationaux de standardisation des règles de fabrication des circuits imprimés et de transposition en paramètres de conception. Cette implication pouvait pourtant contribuer à favoriser des gains de productivité et de compétitivité.

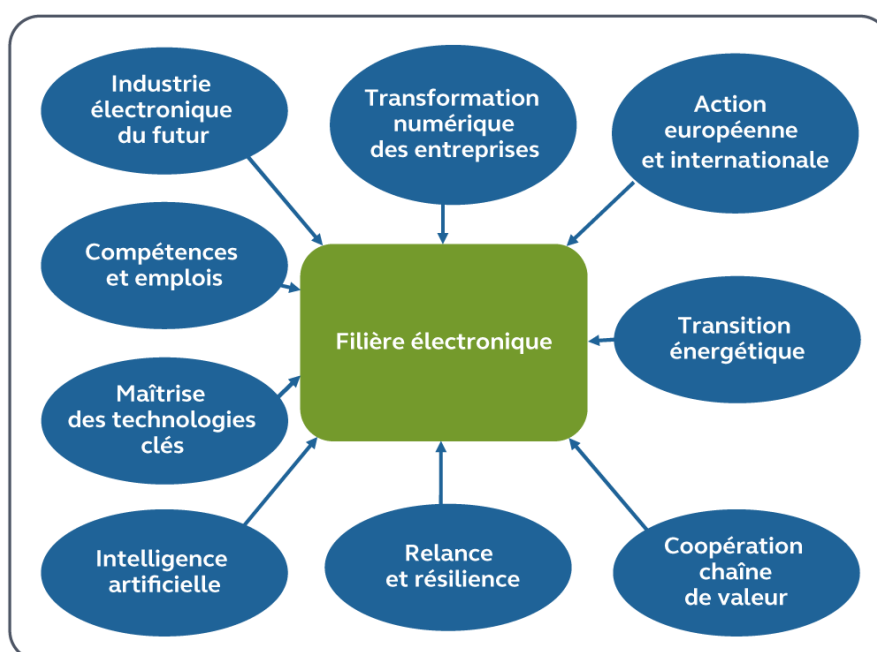
Pour enrayer la perte en capacité d'innovation et en savoir-faire associés à ces segments, un collectif issu de plusieurs entreprises a réactivé, en 2022, l'activité de normalisation dans le champ des cartes électroniques (commission de normalisation Afnor) qui avait été arrêtée à la fin des années 1980. La direction générale de l'armement a pris la présidence de cette commission qui a abouti à l'adoption d'une nouvelle norme « Afnor Spec 2212. » Celle-ci permet de disposer de paramètres techniques communs pour toutes les activités liées à la carte électronique. Une feuille de route a été établie pour la période 2025-2030 pour couvrir les autres paramètres industriels à connaître en conception. Toutefois, la conduite de ces travaux dépend du financement des coûts de fonctionnement des instances de normalisation au niveau national (Afnor) comme international (Commission électrotechnique internationale - IEC) qui ne peuvent être supportés par une seule entreprise pour toute la filière. Ce sujet stratégique aurait mérité de figurer au rang des priorités du nouveau CSF portant sur la période 2025 à 2028.

- la gouvernance n'inclut pas suffisamment les industries en aval qui, en tant que clients de la filière, pourraient y faire remonter leurs besoins afin que ceux-ci soient anticipés et pris en compte. Des travaux ont certes été menés notamment avec la filière automobile, aboutissant à des coopérations sur le thème de l'électronique de puissance comme en témoignent les projets intégrés dans le cadre du deuxième PIIEC ME-CT. Toutefois, cette coopération gagnerait à être systématisée, en prévoyant par exemple un représentant de la filière automobile dans le bureau du comité.

## C - Un bilan du premier contrat de filière révélateur de lacunes importantes

Le premier contrat de filière signé le 15 mars 2019 définissait neuf priorités pour renforcer la position de la France sur la scène mondiale.

**Schéma n° 4 : les neuf axes stratégiques du premier contrat de filière**



Source : DGE

Il a fait l'objet d'un avenant le 4 mars 2021, afin de le compléter sur deux défis structurants pour l'avenir de la filière :

- la crise sanitaire a révélé la nécessité de mettre en place des instances inter-filières destinées à remédier à l'insuffisante coopération tant au sein de la chaîne de valeur qu'avec les filières, en aval dans un premier temps et en amont dans un second temps, pour établir des prévisions de production et donc de demande en composants et systèmes, à court, moyen et long terme ;
- le contrat a été complété par des objectifs environnementaux, notamment s'agissant de la consommation énergétique dans le contexte de développement de l'intelligence artificielle.

Ce contrat a fait l'objet d'un tableau de suivi des objectifs avec une appréciation par le CSF sur leur niveau d'atteinte. D'après ce tableau, la filière a atteint ses objectifs en matière de maîtrise des technologies clés (cf. chapitre IV).

D'autres objectifs n'ont en revanche pas été complètement atteints, notamment en matière de diffusion de l'électronique pour la transformation numérique des entreprises, d'action unifiée de la filière à l'international, ainsi que de contribution aux objectifs environnementaux (inachèvement de la mise en œuvre du « plan d'action de la *task force* environnementale »). La coopération au sein de la chaîne de valeur est identifiée comme une faiblesse persistante.

S'agissant de l'adaptation des compétences et emplois aux besoins de l'industrie, un plan de développement de l'attractivité des métiers de l'électronique a été mis en place à la suite d'un accord pour l'engagement de développement de l'emploi et des compétences (Edec) de 2019 à 2023 sur la filière électronique et photonique. S'inscrivant dans le cadre du plan d'investissement dans les compétences, il a coûté 521 200 €, financés à 50 % par l'État et à 50 % par la branche professionnelle de la métallurgie. Ces actions ont contribué à sensibiliser et à mieux orienter les publics vers les métiers de l'électronique. Toutefois, les tensions de recrutement au sein de cette filière demeurent et, lors du lancement de la stratégie électronique, « deux recrutements sur trois sont jugés difficiles par les entreprises de l'électronique en 2022. »

La pénurie de main d'œuvre concerne particulièrement les métiers de la maintenance (opérateurs) qui nécessitent un travail sur des cycles de huit heures et en horaires atypiques. Pour pourvoir ses besoins, *STMicroelectronics* a mis en place en 2023 une école de formation de techniciens en alternance (*ST Tech Academy*) en partenariat avec l'académie de Grenoble.

Au regard du besoin majeur de création d'une nouvelle offre de formation au bénéfice de l'ensemble de la filière, l'État a lancé fin 2021 des appels à manifestation d'intérêt financés dans le cadre du dispositif « *Compétences et métiers d'avenir* » de *France 2030* pour un coût total maximum de 50 M€. À ce stade, huit projets centrés sur l'électronique et cinq projets répartis sur plusieurs stratégies dont l'électronique ont été financés par l'appel à manifestation d'intérêt « *Compétences et métiers d'avenir* » dont la gestion a été déléguée à la Caisse des dépôts et consignations. S'il est encore tôt pour établir un bilan, ce sont près de 19 000 bénéficiaires qui ont été formés depuis le lancement des premiers appels à projet en septembre 2023, pour un objectif total de 131 457 personnes (cf. annexe n°8). Ces efforts ne seront toutefois pas suffisants pour répondre aux besoins de la filière dans les cinq prochaines années.

Le risque de pénurie de main d'œuvre dans la filière est un défi mondial et fait l'objet d'une attention dans tous les plans d'aide publique déployés dans les pays producteurs de semi-conducteurs. Sans ce développement des compétences, l'atteinte de l'objectif capacitaire de la stratégie électronique française et plus largement du *Chips Act* est compromise. Selon un rapport du Cabinet Décision pour le compte de l'*European Chips Skills Academy*<sup>69</sup>, la croissance de la production impliquerait un taux de croissance annuel de l'emploi de 5 % d'ici 2030, tandis que le vivier actuel de diplômés n'augmente pas. Selon cette même étude, l'UE peine à retenir ses talents dans la filière microélectronique, 10 % des diplômés dans ce domaine choisissant de travailler en dehors de l'UE. L'étude conclut que « *75 000 postes dans le domaine des semi-conducteurs (ingénieurs et techniciens) ne pourront pas être pourvus d'ici 2030 en Europe, faute de candidats.* »

---

<sup>69</sup> *European Chips Skill Academy, Addressing the talent gap in the EU semi-conductor system, 2024.*

### **La pénurie de main d'œuvre dans la filière microélectronique : un enjeu mondial**

La direction générale du Trésor a mené une étude comparative sur les difficultés de recrutement dans la filière microélectronique dans différents pays producteurs de semi-conducteurs qui met en évidence les éléments suivants :

*« Selon un récent rapport de Deloitte<sup>70</sup>, en 2030, le nombre d'employés dans le secteur devrait atteindre 3 millions, une hausse de plus d'un million par rapport à 2021. La Chine comme les États-Unis ou l'Allemagne font état ou anticipent des problèmes de recrutement importants.*

*Cette pénurie entraîne déjà des perturbations ; ainsi, le projet de construction d'une unité de TSMC en Arizona a été mis à l'arrêt en juillet 2023 faute de main-d'œuvre, ce qui a repoussé d'un an le lancement de la production de puces de 4 nm. En Chine, le besoin en main-d'œuvre dans l'industrie des semi-conducteurs est estimé à 790 000 personnes en 2023 et la pénurie de main d'œuvre à 200 000 selon les estimations de la World Integrated Circuits Conference.*

*Face à ces pénuries, les gouvernements ont inclus, dans leurs différents plans, des mesures pour développer les compétences dans le secteur ou attirer les talents internationaux. Aux États-Unis, le gouvernement a prévu 200 MUSD pour le plan « Chips for America Workforce and Education Fund ». Le Chips Act de l'UE prévoit la création de centres d'excellence pour la formation misant également sur l'implication des PME consommatrices de semi-conducteurs. Le gouvernement taïwanais a mis en place des subventions pour la création de centres de formation spécifiques pour les semi-conducteurs dans les universités et, en avril 2023, le ministre de l'économie a annoncé la possibilité de recruter directement des diplômés étrangers dans les 500 meilleures universités du monde. »*

## **D - Le deuxième contrat de filière électronique : de réelles avancées, mais une lacune sur la standardisation électronique**

Signé le 7 juillet 2025, le deuxième contrat de filière portant sur la période 2025-2027 est structuré de façon plus opérationnelle autour de projets prioritaires attribués à des équipes projets avec des objectifs de livrables et un calendrier prévisionnel. Il prévoit une avancée majeure : la première étape, au deuxième semestre 2025, de la création d'un observatoire de l'évolution du marché mondial, européen et français des composants électroniques, des circuits imprimés et des systèmes embarqués. La base de données stratégiques devra être en ligne au premier semestre 2026. Elle présentera *« des informations relatives au coût des transports, au suivi des évolutions en chiffres d'affaires et délais d'approvisionnement du marché ou encore au repérage de signaux faibles qui pourraient avoir des conséquences, notamment lorsque des entreprises en situation de quasi-monopole mondial sont touchées. »* Ces données seront essentielles pour l'élaboration d'une cartographie de l'offre et de la demande de semi-conducteurs et l'adaptation de la stratégie électronique à l'évolution du marché.

Par ailleurs, le contrat prévoit plusieurs actions pour répondre au défi des besoins en capital humain :

- pour augmenter la visibilité auprès des collégiens, lycéens et étudiants post-bac, le contrat annonce la création d'une plateforme numérique réunissant les contenus présentant la filière et ses métiers ;

<sup>70</sup> Deloitte, *Global Semiconductor Talent Shortage*, 2022

- sous réserve du cadre budgétaire applicable à chacune des parties prenantes, la négociation d'un nouvel Edec est envisagée, notamment pour mettre à jour l'étude prospective sur l'évolution des métiers et des compétences et la cartographie de l'offre de formation et des besoins spécifiques de la filière ;
- le CSF s'engage à déployer en France des initiatives de *l'European Chips Skills Academy*. Créé en 2024, ce consortium a pour but de devenir le *hub* européen en matière de formation en microélectronique, en fournissant des diagnostics informés et en anticipant les besoins futurs, en soutenant la coopération en matière de définition de programmes d'éducation et en rapprochant l'industrie et le système de formation et d'enseignement. Il est prévu notamment une implication du CSF dans la création d'une plateforme d'*e-learning* offrant des parcours personnalisés pour le développement de carrière.

Le deuxième contrat du CSF électronique comporte toutefois une lacune persistante : il manque un axe pour renforcer la coopération entre les acteurs de l'assemblage et de la sous-traitance pour les filières utilisatrices d'électronique. Le cloisonnement de ces acteurs ces dernières années a pour conséquence une perte d'efficacité pour la filière. La poursuite du travail normatif au sein de l'Afnor pour réactualiser les référentiels communs aux concepteurs et producteurs est un des leviers pour répondre à ce défi et pour maintenir un écosystème favorable aux PME françaises.

## II - Le projet *Liberty*, un investissement stratégique pour la filière, non dénué de risque pour l'État

### A - Un projet industriel hors norme dont la réussite repose sur les synergies entre deux acteurs

Le projet *Liberty* constitue l'un des principaux piliers de la stratégie française pour gagner en souveraineté technologique et industrielle dans le domaine des semi-conducteurs. Il fait le pari d'un niveau de coopération unique en Europe entre un fabricant de dispositifs intégrés (*STMicroelectronics*) et une fonderie (l'américain *GlobalFoundries*) pour construire une installation mutualisant des moyens de production, dont l'achèvement a été initialement annoncé pour 2027.

Déployé à Crolles en Isère à côté de l'usine existante de *STMicroelectronics*, il est qualifié de « *projet manufacturier unique en Europe* » par les autorités françaises auprès de la Commission européenne, au regard des nombreux enjeux auxquels il est censé répondre :

- « *doubler les capacités de production des puces en France d'ici 2028* »<sup>71</sup> via l'installation d'une capacité de production de 620 000 plaques de 300 mm par an<sup>72</sup>. Cette cible de production doit être assurée à 42 % par *STMicroelectronics* et à 58 % par *GlobalFoundries* ;

---

<sup>71</sup> Communiqué de presse du ministre chargé de l'économie et des finances: [Communiqué de presse du 5 juin 2023 de Bruno Le Maire sur le projet Liberty](#).

<sup>72</sup> Ces plaques sont appelées des *wafers*. Elles sont composées de matériaux semi-conducteurs sur lesquels sont gravés les composants de la microélectronique.

- « mettre en place l'installation industrielle de la technologie FD-SOI<sup>73</sup> la plus avancée avec un équipement considérablement plus avancé que celui actuellement utilisé dans l'installation de GlobalFoundries à Dresde »<sup>74</sup>. Cette technologie optimise la consommation d'électricité au regard de la performance de la puce, par rapport à d'autres technologies. Comme le relève la Commission européenne dans sa décision en date du 13 mai 2024 jugeant l'aide d'État accordée au projet compatible avec le marché intérieur, « le projet Liberty est destiné à servir de catalyseur pour la mise en œuvre ultérieure de la feuille de route du secteur pour la technologie FD-SOI de nouvelle génération, qui permettra de fabriquer des nœuds d'une taille inférieure à 18nm » ;
- engager un pas significatif dans la production de masse des technologies innovantes. Dans la décision de la Commission européenne, il est indiqué que la part européenne de la production mondiale de puces dans la gamme 20-65nm avoisinerait les 1 %. « Le projet Liberty augmenterait de 40 % les capacités de production européennes existantes dans cette gamme, avec des technologies plus avancées que celles qui existent actuellement en Europe dans ce segment ».

## B - Un projet qui mobilise le tiers des soutiens publics à la filière microélectronique

Le montant total du projet s'élève à 7,5 Md€, incluant les investissements initiaux prévus sur six ans et ceux liés à la maintenance sur la durée du projet. Sur la base des données publiées par la Commission européenne dans sa décision du 13 mai 2024, les subventions accordées par la France représenteront 39 % du coût total annoncé du projet. À lui seul, *Liberty* bénéficie du tiers du total des soutiens accordés à la filière microélectronique depuis 2018. Par ailleurs, il est l'un des rares projets à recevoir des subventions pour financer la construction d'une usine.

**Tableau n° 12 : subventions et investissement**

	Coûts d'investissement en M€	Subvention en M€	Taux de subvention
<i>GlobalFoundries</i>	4 329	1 844	43 %
<i>STMicroelectronics</i>	3 125	1 051	34 %
<b>Total</b>	<b>7 454</b>	<b>2 895</b>	<b>39 %</b>

Source : Cour des comptes, d'après les données de la Commission européenne

Les aides publiques octroyées à ce projet sont des subventions directes, versées aux deux bénéficiaires en plusieurs tranches, initialement prévues jusqu'en 2027. Parallèlement, *GlobalFoundries* doit recevoir, au terme du projet, « une redevance supplémentaire en contrepartie de la mise à la disposition aux tiers d'un corridor de recherche et de

<sup>73</sup> « La technologie FD-SOI conçue par le Leti repose sur l'ajout d'une fine couche d'oxyde de silicium isolant à l'architecture classique des transistors. Cette innovation confère aux transistors un fonctionnement performant et économe en énergie tout en poursuivant le défi de la miniaturisation », source : <https://www.cea.fr/multimedia/documents/infographies/le-transistor-fdsoi.pdf>.

<sup>74</sup> Décision de la Commission européenne en date du 13 mai 2024, [https://ec.europa.eu/competition/state\\_aid/cases1/202422/SA\\_102430\\_172.pdf](https://ec.europa.eu/competition/state_aid/cases1/202422/SA_102430_172.pdf).

développement («R&D») au CEA-Leti et à ses partenaires jusqu'en 2032 ». Comme le précise la décision de la Commission européenne en date du 13 mai 2024, ces subventions directes sont assorties d'un mécanisme de récupération : « cette méthode vise à garantir, pour les deux partenaires, le remboursement d'un montant à concurrence de la valeur nominale de la subvention versée à chaque partenaire si le projet s'avère plus rentable que prévu dans l'analyse du déficit de financement ».

### **C - Malgré leur ampleur, des subventions de l'État qui reposent sur un schéma juridique encadrant insuffisamment l'ensemble du projet**

Comme le relève la Commission européenne dans sa décision en date du 13 mai 2024, *Liberty* repose sur un « modèle de coopération » entre *STMicroelectronics* et *GlobalFoundries* : « Le modèle conçu par les deux partenaires est une installation commune dans laquelle les deux entreprises opèrent sans discontinuité « sous un même toit », en utilisant et en partageant leurs propres équipements, afin d'élaborer un portefeuille technologique clairement défini, selon les principes suivants, établis dans leur contrat de coopération ». En d'autres termes, chacun des partenaires conserve son indépendance : « les deux partenaires exploitent le site du projet *Liberty* avec un ensemble d'outils communs, chacun utilisant une partie de la capacité pour ses propres technologies, pour ses propres besoins (*ST*<sup>75</sup>) ou pour les besoins de ses clients ». Corollaire de cette organisation, l'État français accorde une subvention à chacune des deux entreprises en fonction des investissements réalisés par chacune d'elles, « en plusieurs tranches jusqu'en 2027 ». Ainsi, si l'une des deux parties ne remplit pas ses engagements, elle ne perçoit certes pas de subvention, mais elle pénalise la complétude du projet, et par là-même son efficacité globale au nom de laquelle les soutiens publics ont été accordés.

L'Allemagne, qui a aussi octroyé des aides publiques à la réalisation d'installations de production de puces (5 Md€ pour un montant total d'investissement évalué entre 10 et 20 Md€) a procédé différemment en contractualisant avec une seule entreprise, *European Semiconductor Manufacturing Company (ESMC)*, créée spécifiquement pour la réalisation du projet par *TSMC* (70 % du capital de *ESMC*), et *Infineon*, *Bosch* et *NXP* qui détiennent chacune 10 % du capital. Dès lors, les partenaires sont liés par une structure juridique qui est l'interlocuteur unique de l'État allemand, ce qui est plus protecteur et permet de conditionner le versement de l'aide à la réalisation totale du projet.

Malgré l'importance financière du projet, la décision d'engager des soutiens publics pour le projet *Liberty* a été prise sans respecter l'obligation de réalisation de l'évaluation socio-économique prévue par l'article 17 de la loi<sup>76</sup> de programmation des finances publiques pour les années 2012 à 2017 et par l'article 2 du décret<sup>77</sup> du 23 décembre 2013 modifié pris pour son application. Les évaluations socio-économiques (ESE) sont des outils d'analyse utilisés pour apprécier l'intérêt général d'un projet. Or l'évaluation socio-économique est incomplète. Par ailleurs, lorsque le montant du soutien dépasse 100 M€, une contre-expertise préalable est aussi obligatoire or elle n'a pas été réalisée.

<sup>75</sup> *ST Microelectronics*.

<sup>76</sup> Loi n° 2012-1558 du 31 décembre 2012.

<sup>77</sup> Décret n° 2013-1211 du 23 décembre 2013 relatif à la procédure d'évaluation des investissements publics en application de l'article 17 de la loi n° 2012-1558 du 31 décembre 2012 de programmation des finances publiques pour les années 2012 à 2017.

Même si d'autres études ont été menées concernant *STMicroelectronics*, notamment l'évaluation socio-économique relative au projet porté par la société dans le cadre du deuxième PIIEC ainsi que le rapport de la commission d'enquête publique sur le volet environnemental du projet *Liberty*<sup>78</sup>, la Cour considère que ce projet aurait également dû faire l'objet d'une évaluation socio-économique par le SGPI pour évaluer tous les risques.

## **D - Une concrétisation de la totalité du projet tributaire de la décision de *GlobalFoundries***

Le calendrier de mise en œuvre du projet, tel qu'inscrit dans la décision de la Commission européenne en date du 13 mai 2024, autorisant la subvention, prévoit que « l'investissement [de *GlobalFoundries*] débute en 2023 et prend fin en 2027 » et que « *GlobalFoundries* devrait atteindre sa pleine capacité de production en 2028 ».

Or, à début novembre 2025, *GlobalFoundries* n'avait réalisé aucun des investissements prévus et n'avait en conséquence reçu aucune subvention. Le report de sa décision d'investissement pourrait être lié au retournement cyclique du marché des semi-conducteurs depuis 2023 (contraction des marchés industriels et automobile) et à une évolution de la demande : l'essor de l'intelligence artificielle requiert les puces les plus avancées et une adaptation des technologies pour disposer de composants plus rapides, plus performants et plus économes en énergie. Toutefois, malgré ces aléas conjoncturels, l'entreprise américaine a annoncé, en juin 2025, un investissement de 16 MdUSD aux États-Unis et de 1 Md€ à Dresde en Allemagne en octobre 2025. En revanche, aucune de ses communications récentes n'aborde le projet *Liberty*.

Pour sa part, *STMicroelectronics* poursuit le programme d'investissement validé. Au 30 juin 2025, *STMicroelectronics* a reçu 574 M€ pour réaliser les investissements prévus selon l'échéancier.

Dès lors, le retard de l'investissement par *GlobalFoundries* suscite des interrogations sur la bonne fin du projet.

La DGE doit désormais revoir également les critères d'évaluation de la stratégie électronique dont la cible en matière capacitaire dépend principalement de l'achèvement du projet *Liberty*.

## **III - Une efficacité des aides entravée par la lenteur de leur octroi et par une architecture budgétaire complexe**

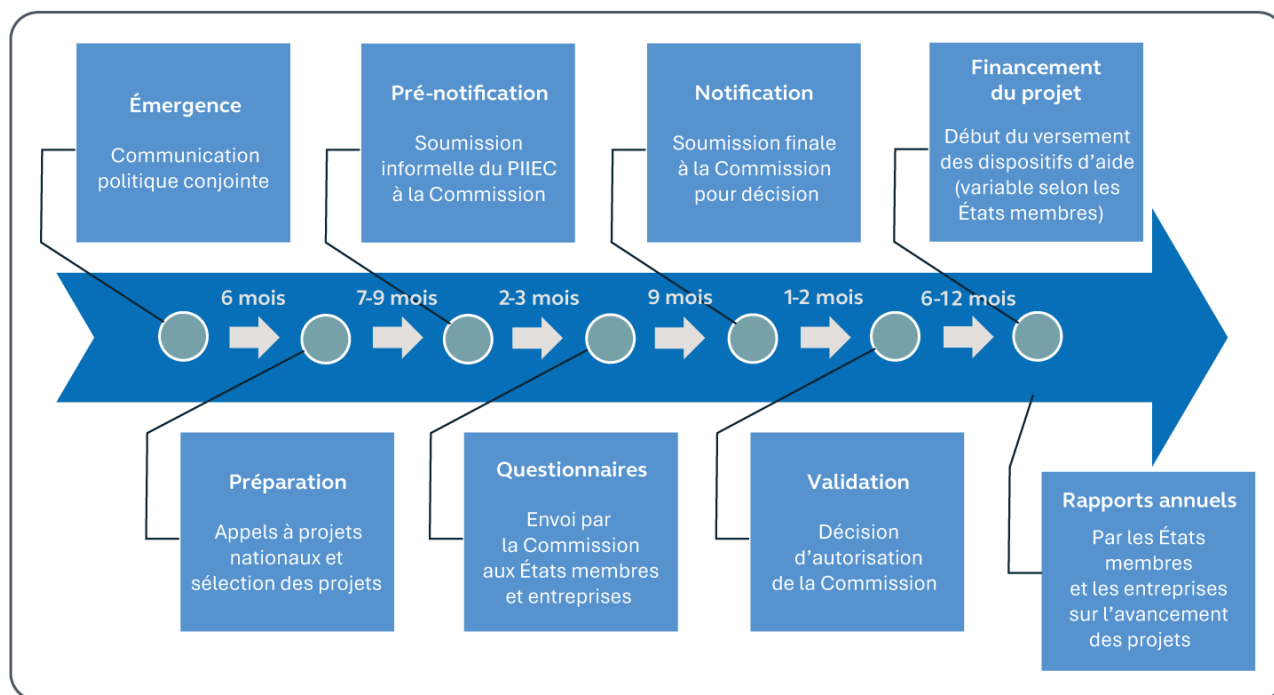
### **A - Des délais entre l'instruction et le début des versements des aides peu compatibles avec la rapidité de l'évolution technologique**

L'efficacité des aides octroyées dans le cadre des PIIEC est entravée par la longueur des délais entre la conception d'un PIIEC, sa validation par la Commission européenne et le versement des dispositifs d'aide aux bénéficiaires.

---

<sup>78</sup> Rapport de la commission enquête publique environnement STMICRO2024.

### Schéma n° 5 : déroulement d'un PIIEC



Source : Cour des comptes d'après l'évaluation finale du plan Nano 2022 par l'Inspection générale des finances

Le processus de conception du premier PIIEC microélectronique a duré deux ans et trois mois, la décision de la Commission européenne étant intervenue le 18 décembre 2018. L'avenant à la convention entre l'État et la Caisse des dépôts et consignations permettant l'organisation du financement du plan *Nano* est paru le 22 mars 2019. Les démarches de contractualisation ont été engagées entre la mi 2019 et fin 2021, à l'exception du CEA qui a pu commencer ses projets en 2018 de manière dérogatoire avant la contractualisation intervenue en 2019. L'évaluation intermédiaire du plan *Nano* 2022 <sup>79</sup> a souligné les retards et difficultés que ces délais ont entraîné pour les bénéficiaires :

- « une réduction du temps laissé pour la réalisation des projets de recherche et développement [...] pour de nombreux partenaires (trois ans et moins au lieu de quatre ou cinq ans), » ce qui a pu limiter la capacité de recrutement des doctorants pour certains laboratoires ;
- « des prises de risques pour les partenaires qui ont engagé des dépenses avant la contractualisation », ce qui a pu conduire un partenaire à devoir renoncer à bénéficier d'une partie de l'aide sur l'année d'engagement de ses dépenses, en raison d'une contractualisation trop tardive.

Les délais pour le deuxième PIIEC ont été raccourcis mais il a encore fallu compter en moyenne deux ans entre la pré-notification qui a été initiée en février 2022 et le début des versements. La décision de la Commission européenne est intervenue le 8 juin 2023 et la plupart des contrats ont été signés entre fin décembre 2023 et début janvier 2024. Les premiers

<sup>79</sup> Rapport d'évaluation intermédiaire du plan Nano 2022, cabinets Deloitte, Gac-Group, Décision-études et conseil, CMI, juillet 2022.

versements ont eu lieu à la fin du premier trimestre 2024 et 384 M€ ont été versés sur les 1,1 Md€ prévus pour le PIIEC ME-CT, soit un faible taux de consommation de 35 % à la date du 30 juin 2025. La plupart des projets des partenaires indirects ont démarré avec un an de retard en raison de diverses problématiques, dont les délais de contractualisation.

Par ailleurs, pour tout changement important de la feuille de route technologique, il est nécessaire de procéder à une nouvelle instruction du projet au niveau national, avant de solliciter le cas échéant un réexamen du projet au niveau de la Commission. La DGE déplore ce manque de flexibilité des PIIEC qui les empêche de s'adapter rapidement à un contexte de marché difficile (cf. chapitre IV).

Dans son rapport publié en février 2025 sur la stratégie de l'UE en matière de microprocesseurs<sup>80</sup>, la Cour des comptes européenne souligne également que ces délais sont difficilement compatibles avec la rapidité de l'évolution technologique dans l'industrie selon les parties prenantes interrogées.

Des actions ont été menées depuis par l'administration française auprès des services de la Commission pour simplifier et accélérer les processus liés aux PIIEC, dans un contexte où les délais de mise en œuvre des soutiens publics en Chine sont de moins d'un an et les délais de construction inférieurs à deux ans.

La France a activement contribué, aux côtés de l'Allemagne et de l'Autriche, à la mise en place d'un forum (le *Joint European Forum*) sur les PIIEC dont la première réunion s'est tenue en mars 2024. Ce groupe spécial composé par les États membres et coordonné par les services de la Commission a d'ores-et-déjà publié une recommandation et plusieurs priorités<sup>81</sup>. La France a notamment initié le « *code des bonnes pratiques pour une conception et une évaluation plus transparente et plus rapide des PIIEC* »<sup>82</sup>. Ce document décrit toutes les phases d'un PIIEC, afin de permettre aux équipes chargées des projets de mieux appréhender les questions qui peuvent se poser tant au niveau national qu'au niveau européen. L'objectif est de tirer parti de l'expérience acquise et de gagner en efficacité.

Les délais de mise en œuvre des aides versées hors PIIEC dans le cadre de la stratégie électronique de *France 2030* sont aussi considérés comme trop longs. Ces délais s'expliquent en partie par la comitologie prévue pour la phase d'instruction. C'est le cas notamment pour le premier appel à manifestation d'intérêts « *emplois compétences* ». Entre 2022 et juin 2023, les délais d'instruction étaient supérieurs à six mois dans l'attente de la réunion semestrielle d'instruction. Les délais ont été ensuite raccourcis avec une instruction au fil de l'eau. Depuis juin 2023, l'exigence pour les directions métiers concernées est d'instruire en cinq jours à réception pour passer les candidatures en comité, ce qui, pour la DGEFP, présente toutefois l'inconvénient de limiter le temps de consultation des services déconcentrés.

Les délais tiennent aussi à la phase de contractualisation dont la durée, calculée à partir de la décision du Premier ministre d'engager les crédits après les notifications européennes, demeure un point d'insatisfaction souvent mentionné par les entreprises bénéficiaires : ce délai s'établit à une moyenne de 90 jours pour les projets de la stratégie électronique en 2024 mais

<sup>80</sup> Cour des comptes européenne, *Microprocesseurs : l'Europe distancée*, 28 avril 2025.

<sup>81</sup> [Recommandations et autres documents de références du forum européen sur les PIIEC.](#)

<sup>82</sup> [Code des bonnes pratiques pour une conception et une évaluation transparente, inclusive et plus rapide des PIIEC.](#)

cette moyenne masque un délai qui a pu dépasser six mois pour certains projets. Cette longueur ne s'explique pas uniquement par les démarches d'instruction propres à l'administration. Elle est parfois imputable aux partenaires eux-mêmes qui doivent remplir une condition suspensive avant contractualisation (par exemple, pour certains projets, faire une levée de fonds) et qui mettent du temps à lever la réserve. Certains partenaires peuvent aussi tarder à envoyer des pièces préalables à la contractualisation. La réflexion doit être poursuivie sur les leviers qui permettraient de réduire cette phase avant le premier versement des aides, afin de pas entamer l'efficacité de celles-ci.

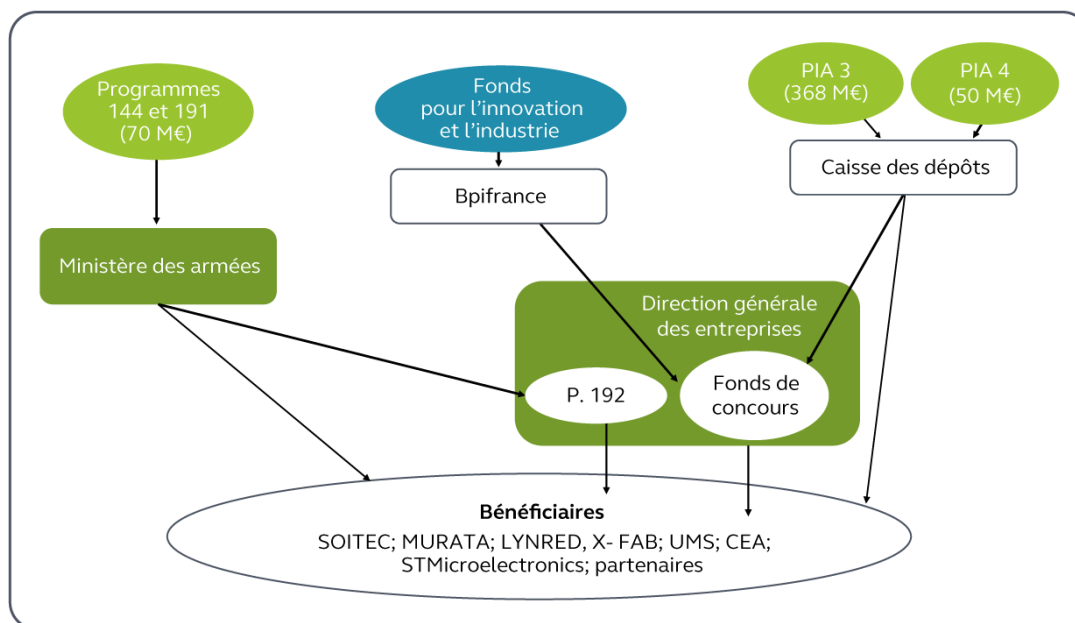
## **B - Une architecture budgétaire toujours complexe, malgré une centralisation du pilotage au niveau du SGPI**

Une autre difficulté pour l'efficacité des aides tient au calendrier et aux modalités de négociation des PIIEC. Ceux-ci sont négociés avec la Commission européenne avant même de connaître l'enveloppe budgétaire disponible pour leur financement. L'État doit donc ensuite les décliner et trouver les ressources budgétaires pour financer les projets sélectionnés.

Le plan *Nano 2022* a été financé par l'État *via* quatre canaux :

- la Caisse des dépôts et consignations pour 54 % des montants au titre du programme 422 *Valorisation de la recherche (PIA 3)* pour un montant de 368 M€ ;
- le ministère de l'économie et des finances (DGE) pour 11 % des montants (74 M€) au titre du programme 192 *Recherche et enseignement supérieur en matière économique et industrielle* ;
- le ministère des armées pour un montant de 70 M€ versés par les programmes 144 *Environnement et prospective de la politique de défense* et 191 *Recherche duale civile et militaire* ;
- le fonds pour l'innovation et l'industrie opéré par Bpifrance pour 175 M€ initialement. Il a été mis en extinction par la loi de finances 2023, ce qui a entraîné la modification de la source des 25 M€ prévus pour 2023 et 2024 qui ont été financés par le PIA 4 *via* la Caisse des dépôts et consignations.

### Schéma n° 6 : circuit des subventions du programme Nano 2022 accordées par l'État



Source : évaluation finale du programme Nano 2022, Inspection générale des finances

La Cour des comptes avait précédemment critiqué la complexité de ce schéma ainsi que la débudgétisation partielle d'une partie des investissements *via* les fonds de concours.

En outre, la Caisse des dépôts et consignations a géré un prêt de 200 M€ accordé à l'entreprise *Soitec* sur le programme 876 *Prêts octroyés dans le cadre d'investissements d'avenir* pour une durée de douze ans. À cela, il faut ajouter le financement des collectivités territoriales et les crédits européens versés aux bénéficiaires sélectionnés par les « entreprises communes ».

Le deuxième PIIEC microélectronique a été négocié par la DGE avant le vote des crédits de *France 2030* *via* un amendement au projet de loi de finances 2022. En effet, la construction de ce PIIEC a démarré en octobre 2020 par le lancement par la DGE d'un appel à manifestation d'intérêt auprès de la filière pour identifier les entreprises susceptibles de porter les projets. La gouvernance de *France 2030* a été mise en place après la sélection des projets et la réalisation des expertises techniques, économiques et financières par la Commission européenne.

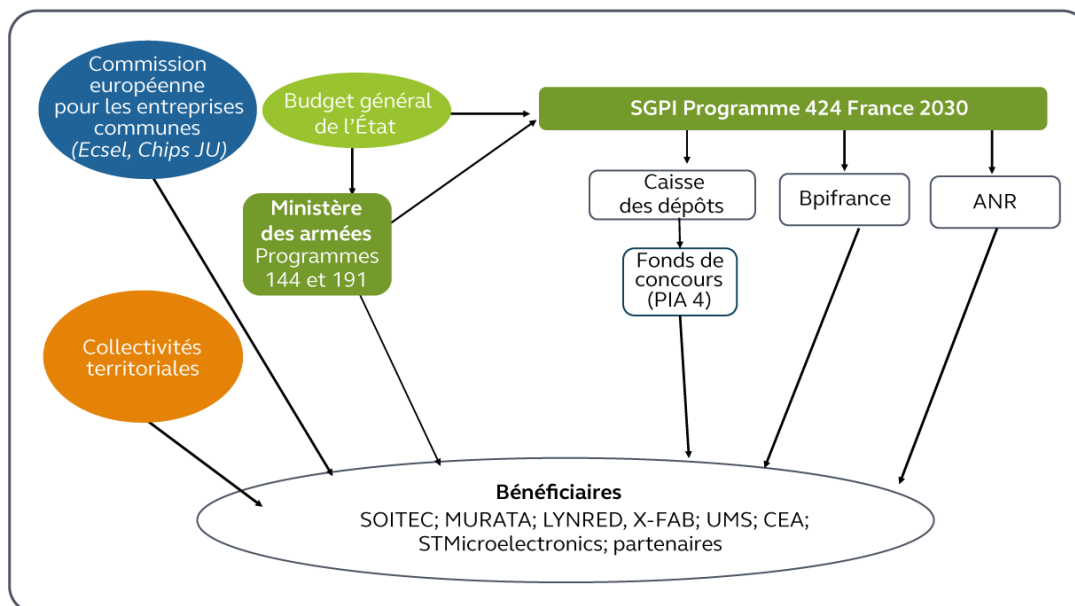
*France 2030* a certes permis une simplification de l'architecture du fait d'une centralisation du pilotage de tous les dispositifs nationaux par le SGPI. La gestion opérationnelle de la majorité des projets a été confiée à Bpifrance qui assure aujourd'hui la contractualisation et le suivi d'une grande partie des projets de la stratégie électronique.

Toutefois, une partie du PIA 4 a été intégrée comme source de financement de la stratégie électronique de *France 2030* (50 M€). Ceci a pour conséquence la persistance d'un fonds de concours affecté au financement du volet emplois et compétences de la stratégie électronique et dont la gestion a été confiée à la Caisse des dépôts et consignations.

Par ailleurs, le suivi consolidé doit tenir compte de la particularité de schéma budgétaire retenu pour la contribution budgétaire du ministère des armées à la stratégie électronique. Il était prévu initialement sa participation financière à hauteur de 20 M€ dont 5 M€ pour la

contribution à la subvention du CEA. Les 15 M€ restant ont finalement été sortis du périmètre du PIIEC car ils ont été utilisés pour un marché pour des besoins militaires spécifiques. Ils sont financés sur le programme 144 pour un montant légèrement supérieur (15,6 M€).

### Schéma n° 7 : les circuits de financement de la stratégie électronique



Source : Cour des comptes d'après les données transmises par le SGPI

Enfin, il faut comptabiliser les financements européens en provenance des programmes *Horizon 2020* et *Europe numérique* au titre des « entreprises communes ». Celles-ci peuvent sélectionner des projets déjà aidés par des subventions nationales du programme *Nano 2022* ou *France 2030*. Cela a été ainsi le cas de 16 projets sélectionnés par Ecsel puis KDT, ce qui a conduit à intégrer les travaux supplémentaires prévus par ces projets par des avenants aux conventions annuelles passées entre l'État et les bénéficiaires. Cette autre source de financement modifie les taux d'aide par projet et rend plus complexe le suivi global. La DGE et le SGPI ne sont pas informés du taux d'aide réelle après décaissement pour les projets sélectionnés. En outre, ni la DGE, ni le SGPI ne disposent d'un panorama des aides versées par les collectivités territoriales.

Un troisième PIIEC portant sur les technologies avancées du semi-conducteur (AST) est à l'étude au niveau européen, sans pouvoir s'appuyer sur le bilan final du deuxième PIIEC et de la stratégie électronique. Les discussions ont été initiées au sein du Forum européen sur les PIIEC en 2024. En novembre 2024, une lettre d'endossement a été signée par 15 États membres, dont la France, permettant de créer un groupe de travail consacré à la conception de ce nouveau PIIEC, coordonné par les Pays-Bas, l'Allemagne et la France.

Les orientations retenues à ce stade au niveau européen sont de focaliser ce prochain PIIEC autour de trois grandes tendances pour le marché des semi-conducteurs : l'intelligence artificielle, l'automatisation et la sécurité.

À ce jour, aucun arbitrage budgétaire et politique n'a été toutefois pris sur la participation de la France à ce PIIEC et sur les projets qui pourraient être accompagnés dans ce cadre. Un bilan intermédiaire de la stratégie électronique, y compris du PIIEC en cours d'exécution, doit

être réalisé d'ici le second semestre 2026 afin d'objectiver les besoins d'accompagnement de la filière et de déterminer la pertinence pour la France de participer à un tel PIIEC. En parallèle, la Commission européenne prépare également un projet de PIIEC pour l'intelligence artificielle qu'il conviendra de bien coordonner avec le PIIEC microélectronique.

## **IV - Des frais de gestion plus élevés pour les projets PIIEC, tant pour les entreprises que pour l'État**

### **A - Des modalités de sélection et une charge de gestion risquant d'évincer les PME**

Le nombre et la taille des documents demandés aux porteurs de projet dans le cadre de l'instruction des PIIEC sont justifiés par la Commission européenne par la nécessité de vérifier les motifs de dérogation à la concurrence, avec des modalités complexes de calcul de l'écart de financement dit « *funding gap* » permettant de calibrer le niveau des subventions publiques. La complexité des pièces requises pour l'instruction produit un effet d'éviction des porteurs de projets ne bénéficiant pas d'une taille suffisante pour absorber ce coût de gestion. Par ailleurs, la stratégie de montage des PIIEC en France a consisté à privilégier les entreprises porteuses de projets structurants sur le plan industriel qui sont plus à même de favoriser la création d'emplois. Ce critère a de fait écarté de nombreuses PME dans les deux PIIEC.

Pour soutenir l'innovation, le rapport d'évaluation finale du plan *Nano 2022* recommande « *d'assouplir les critères de sélection pour les jeunes entreprises, en allégeant pour ces acteurs les obligations liées à la caractérisation du « funding gap » et au respect des jalons techniques.* »

Le SGPI a travaillé sur la simplification du « parcours bénéficiaire » en ne demandant les pièces qu'après la sélection du projet. La Cour recommande de poursuivre la réflexion sur les moyens d'alléger les contraintes administratives pour les entreprises bénéficiaires, notamment pour les petites et moyennes entreprises.

Cette priorité figure parmi les travaux en cours du forum européen sur les PIIEC, avec trois pistes d'amélioration :

- la simplification du modèle de *funding gap*, permettant de déterminer le montant auquel les entreprises participant à un PIIEC peuvent prétendre ;
- la facilitation de la participation des PME aux PIIEC, la DGE défendant notamment la création d'une exemption de notification pour les PME participant à un PIIEC au sein du règlement général d'exemption par catégorie (RGEC) et des mesures incitant plus fortement les grandes entreprises à associer des PME dans leurs projets individuels ;
- la simplification du recours au co-financement pour financer les PIIEC grâce à la mise en place, par la Commission européenne, d'un outil listant tous les outils de financements européens mobilisables pour ce type de projet, afin de faciliter l'identification des financements européens et de favoriser la synergie entre les outils.

La charge de gestion tient également aux opérations de contrôle de l'utilisation des aides. Les contrats avec les bénéficiaires prévoient que chaque étape est caractérisée par des livrables attendus et d'éventuelles conditions suspensives pour la poursuite des versements.

Pendant le plan *Nano 2022*, les bénéficiaires ont dû fournir tout au long du projet :

- une annexe technique qui présente toutes les activités effectuées dans les différents champs technologiques, concernant deux dimensions : la recherche et développement et le déploiement industriel. Ces documents Iso sont audités tous les ans ;
- un rapport technique un an plus tard pour justifier de l'atteinte des différents jalons avec une liste de paramètres précis. Des échanges de courriels entre le bénéficiaire, la DGA, la DGE et la direction générale de la recherche et de l'innovation (DGRI) ont lieu en amont de la validation du rapport technique, sous forme de questions/réponses afin de rendre cette annexe technique compréhensible ;
- un rapport financier avec un tableau des dépenses en main d'œuvre, des ressources de la sous-traitance et de l'amortissement des équipements contrôlé par le bureau d'exécution financière de la DGE : celle-ci a été amenée à refuser certaines dépenses comme les inscriptions pour des conférences ou des salons qui ne sont pas dans le périmètre des aides publiques. De même, elle a pu revoir le montant d'amortissements pour certains équipements dont les entreprises indiquaient le prix sur devis et non le prix effectif.

Le rapport d'évaluation finale du programme *Nano 2022* se montre critique sur le dispositif de contrôle en soulignant deux limites :

- l'absence de recours à une expertise indépendante conduisant à l'acceptation systématique par l'attributeur d'aide de toutes les inflexions du programme demandées par les bénéficiaires ;
- l'absence de formalisation des évaluations des différents projets.

Dans le cadre de *France 2030*, les modalités de contrôle ont été renforcées avec l'obligation de recourir à trois experts indépendants pour les opérateurs de gestion.

Lors de l'atteinte de l'étape clé, les bénéficiaires présentent à l'opérateur les livrables, les preuves de réalisation des éventuelles conditions particulières, les états récapitulatifs des dépenses acquittées, certifiés par un expert-comptable ou commissaire aux comptes, ainsi qu'un ensemble de pièces administratives et pièces liées au projet. Si les conditions sont atteintes et que le niveau de dépenses réalisé le permet, l'opérateur versera le montant intégral d'aide prévu contractuellement. Si le niveau est inférieur, l'aide versée sera proportionnée au taux d'aide retenu, et le complément d'aide non versé pourra l'être à l'étape suivante, si les futures dépenses justifiées le permettent. Si les porteurs de projet dépensent plus que prévu, l'aide ne pourra pas être revue à la hausse.

Pour les plus gros projets, il y a un contrôle annuel sur place incluant une visite des installations par Bpifrance, en lien avec la DGE, la DGRI, la DGA et le SGPI. Ces visites permettent d'apprécier les nouvelles installations et de rencontrer les personnes qui ont travaillé sur les différents projets.

Pour les projets relevant de PIIEC et de *France 2030*, il est prévu la collecte d'une trentaine d'indicateurs de suivi (cf. chapitre IV). Les documents demandés pour le contrôle des aides sont donc volumineux.

Le contrôle est toutefois centré sur le respect des jalons industriels et ne porte pas sur l'analyse de l'évolution du chiffre d'affaires généré par les projets soutenus. Cette donnée n'est d'ailleurs pas souvent renseignée dans le cadre du dialogue de gestion. Elle est pourtant essentielle pour apprécier la réussite des projets soutenus et l'efficacité des aides. La Cour recommande de systématiser le suivi de cet indicateur dans le cadre du contrôle des aides versées.

## **B - Des coûts unitaires en frais de gestion pour l'État plus importants pour les PIIEC**

Pour le programme *Nano 2022*, les frais de gestion correspondant aux actions opérées par la Caisse des dépôts et consignations sont de 236 K€ au 31 décembre 2024. Leur montant prévisionnel sur la période 2020-2030 s'élève à 306 K€, soit 0,04 % du montant opéré par la Caisse des dépôts. Ce faible pourcentage s'explique par le fait que la Caisse des dépôts et consignations n'a joué qu'un rôle administratif et financier de suivi du paiement des porteurs de projets.

Dans le cadre de *France 2030*, les frais de gestion sont par nature plus élevés dans la mesure où l'État a délégué la contractualisation, le suivi et la gestion des projets à plusieurs opérateurs selon les domaines d'intervention.

Pour éviter l'écueil d'une discussion annuelle avec chacun de ces opérateurs, au moment de la facturation de leur prestation, le SGPI a décidé de les rémunérer désormais à l'acte, sur la base d'une forfaitisation reposant sur un référentiel unifié et commun et déterminé *a priori*. Les conventions financières avec chacun des opérateurs pour l'ensemble des projets d'investissements relevant de *France 2030* fixent un plafond global de dépenses autorisées au titre des frais de gestion, fixé à 9 % de l'enveloppe sous gestion pour la Caisse des dépôts et consignations<sup>83</sup> et à 2,5 % de l'enveloppe sous gestion pour Bpifrance<sup>84</sup>.

Du fait de la complexité de gestion déjà évoquée, les forfaits unitaires définis pour la gestion des PIIEC par Bpifrance sont nettement plus élevés que pour les autres projets de *France 2030*.

**Tableau n° 13 : les forfaits Bpifrance pour les projets PIIEC**

Forfaits Bpifrance pour les projets PIIEC	Aide inférieure à 30 M€	Aide entre 30 M€ et 400 M€	Aide supérieure à 400 M€
Cadrage de la procédure / du projet	40 300 €	40 300 €	80 600 €
Audition, instruction et contractualisation des projets	55 100 €	110 200 €	220 400 €
Suivi des projets	18 500 €	73 900 €	147 800 €

*Source : convention financière du 3 juillet 2023 entre l'État et Bpifrance relative aux investissements d'avenir et au plan France 2030*

<sup>83</sup> Convention financière du 11 mai 2023 entre l'État et la Caisse des dépôts et consignations relative aux investissements d'avenir et au plan France 2030 - Légifrance.

<sup>84</sup> Convention financière du 3 juillet 2023 entre l'État, l'EPIC Bpifrance et la société anonyme Bpifrance relative aux investissements d'avenir et au plan France 2030 - Légifrance.

**Tableau n° 14 : les frais de gestion de Bpifrance pour les autres projets**

Forfaits Bpifrance pour les autres projets		I lab	I Nov	I Demo	Stratégie d'accélération / objet France 2030
Cadrage de la procédure de sélection	Premier cadrage appel à projets	13 400 €	13 400 €	13 400 €	13 400 €
	Relève par appel à projets	6 600 €	6 600 €	6 600 €	6 600 €
Recueil et présélection des projets		1 500 €	1 100 €	2 000 €	1 700 €
Audition, instruction et contractualisation des projets		2 700 €	5 100 €	18 400 €	14 900 €
Suivi annuel des projets		900 €	2 600 €	6 100 €	4 900 €

Source : convention financière du 3 juillet 2023 entre l'État et Bpifrance relative aux investissements d'avenir et au plan France 2030

Un bilan des frais de gestion n'a pas encore été établi à ce stade. Le chiffrage des frais de gestion spécifiques à la stratégie électronique se heurte à plusieurs difficultés. S'agissant de Bpifrance, les modalités de facturation ne permettent pas une identification projet par projet (et donc selon les thématiques). Une première estimation incomplète faite par Bpifrance établit ces frais à 5,1 M€ pour 3,9 Md€ d'aides prévues pour la filière microélectronique, soit un ratio de 0,13 %. Bpifrance se montre critique à l'égard de cette forfaitisation qui ne permettrait pas de couvrir tous les frais engagés de son côté. Elle souligne que les ré-instructions des PIIEC et leur gouvernance sont bien plus chronophages que prévu.

Pour le volet formation de la stratégie électronique, le volume prévisionnel de frais de gestion pour la durée de l'ensemble du mandat est d'environ 5 % de la part du dispositif « emplois et compétences » géré par la Caisse des dépôts et consignations (entre 800 M€ et 1 Md€ - le dispositif étant géré par la CDC et l'Agence nationale de la recherche). Les frais de gestion concernant les cinq projets de la micro-électronique devraient donc représenter environ 1,8 M€ si l'on applique ce ratio de 5 % au montant de subvention attribuée à ces cinq projets, pendant la durée de l'ensemble du dispositif (de la publication de l'appel à projets au paiement du solde des projets et à la collecte de données d'impact). Ils sont calculés selon les forfaits mentionnés dans le tableau suivant.

**Tableau n° 15 : les forfaits définis pour la Caisse des dépôts et consignations pour les procédures de sélection et de suivi des projets dans le cadre de France 2030**

Forfaits Caisse des dépôts et consignations	Intermédiaire	Complexe
Cadrage de la procédure de sélection	135 900 €	261 200 €
Réception des projets	4 100 €	13 000 €
Instruction et contractualisation des projets	12 700 €	22 400 €
Suivi des projets	11 600 €	36 300 €

Source : convention financière du 11 mai 2023 entre l'État et la Caisse des dépôts relative aux investissements d'avenir et au plan France 2030

---

## CONCLUSION ET RECOMMANDATIONS

---

*La filière microélectronique française relève du comité stratégique de la filière électronique, laquelle a fait l'objet de deux contrats de filière. Elle pâtit d'une insuffisante coopération interne du fait d'une gouvernance qui gagnerait à laisser plus de place aux sous-traitants. Tenant compte des lacunes du premier contrat, le deuxième contrat prévoit deux avancées majeures : la création, au second semestre 2025, d'un observatoire de l'évolution du marché mondial, européen et français des composants électroniques, des circuits imprimés et des systèmes embarqués ; des actions pour renforcer l'offre de formation aux métiers électroniques. Il comporte toutefois une lacune persistante en ne prévoyant pas la poursuite de l'activité de standardisation normative dans le champ électronique alors qu'il s'agit d'un enjeu essentiel pour maintenir un écosystème favorable aux PME françaises.*

*Le projet Liberty, projet industriel reposant sur la synergie entre un fabricant franco-italien de semi-conducteurs et une fonderie américaine, appelés à mutualiser leurs moyens de production, en vue de doubler la capacité française de production de puces d'ici 2028, permettrait un vrai saut technologique. Toutefois, compte-tenu de l'ampleur des subventions et des investissements qu'il mobilise, il aurait dû faire l'objet de la part de l'État d'une évaluation socio-économique complète et d'une contre-expertise. La Cour rappelle la nécessité de réaliser ces évaluations socio-économiques et cette contre-expertise avant tout investissement, conformément à l'article 17 de la loi du 31 décembre 2012 de programmation des finances publiques. Par ailleurs, si l'ajournement de la décision d'investissement de l'américain GlobalFoundries se confirmait, une révision des objectifs de la stratégie électronique en matière capacitaire serait nécessaire.*

*Enfin, s'agissant de l'efficacité des aides, celle-ci pourrait être optimisée par un raccourcissement des délais d'instruction et de contractualisation et un allègement de la charge de gestion pour les bénéficiaires, notamment les PME. En outre, si le contrôle des aides versées a été renforcé depuis le plan France 2030, il est principalement centré sur le respect de jalons industriels et ne prévoit pas à ce stade un suivi du chiffre d'affaires annuel généré par les projets soutenus, ce qui serait pourtant indispensable pour mesurer l'impact des aides aux projets d'industrialisation.*

*La Cour formule les recommandations suivantes :*

5. *s'assurer dès 2026 du respect de la transmission préalable des évaluations socioéconomiques avant tout investissement (Premier ministre - secrétariat général pour l'investissement) ;*
  6. *systematiser d'ici fin 2026 le suivi du chiffre d'affaires généré par les projets d'industrialisation soutenus (Premier ministre, ministère de l'économie, des finances et de la souveraineté industrielle, énergétique et numérique).*
-

# **Chapitre IV**

## **Mieux évaluer la transformation**

### **des progrès technologiques en retombées**

#### **économiques et industrielles**

Les aides accordées à la filière ont conduit à des progrès technologiques indéniables, même si l'évaluation de leur effet de levier est inégale selon le profil des acteurs. Les indicateurs de performance économique des chefs de file industriels devraient être mieux suivis, en lien avec l'objectif de souveraineté. Enfin, il importe de structurer et de conforter la dynamique récente de réduction de l'empreinte environnementale au sein de la filière.

#### **I - Une estimation difficile de l'effet de levier des aides mais des progrès technologiques indéniables sur longue période**

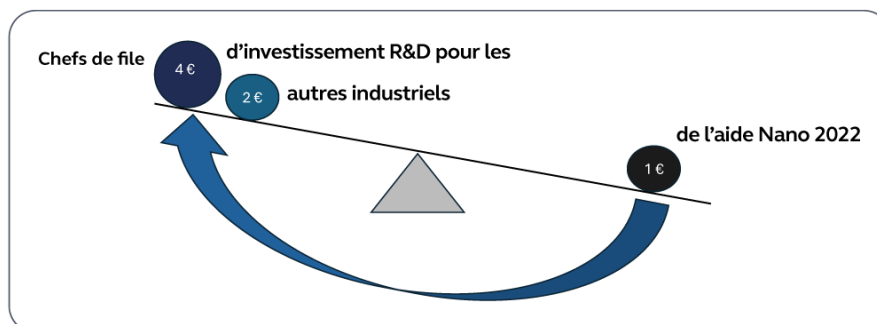
##### **A - Un effet positif sur le dynamisme de la recherche et développement établi pour les petites entreprises**

L'évaluation intermédiaire du plan *Nano 2022* estime que « *les financements octroyés à ces projets ont contribué à un effort d'investissement significatif en termes de recherche et développement, de premiers déploiements industriels et d'équipements (...) Les données rassemblées montrent ainsi que, pour chaque euro de financement octroyé aux chefs de file, environ 4,6 euros d'investissement sont réalisés dans le cadre du programme Nano 2022 (en moyenne pondérée par le montant des aides accordées). Ce chiffre est de près de 2 euros d'investissement par euro de financement pour les autres bénéficiaires industriels.* »<sup>85</sup>

---

<sup>85</sup> Cabinet Deloitte, rapport d'évaluation intermédiaire du Plan Nano 2022, juillet 2022, p. 12.

### Schéma n° 8 : estimation de l'effet levier du plan Nano 2022 : ratio entre l'aide et les investissements associés



Source : rapport de synthèse de l'évaluation intermédiaire du plan Nano 2022<sup>86</sup>

Toutefois, l'évaluation intermédiaire nuance ce ratio en soulignant qu'il n'est pas possible de « contrôler le lien causal entre l'aide et ces investissements supplémentaires, ce qui nécessiterait d'établir la situation contrefactuelle en l'absence d'aide pour mesurer les effets potentiels de substitution ou d'éviction. » Son estimation positive repose plutôt sur plusieurs éléments déclaratifs établis à partir d'un questionnaire aux bénéficiaires, confirmant que le programme a eu un effet significatif sur l'existence des projets (pour les partenaires académiques) et sur leur ampleur et leur rapidité de mise en place (pour les partenaires industriels).

L'analyse causale menée par l'Inspection générale des finances pour l'évaluation finale du plan Nano 2022, à partir d'une étude économétrique sur six des douze unités légales des chefs de file, apporte un constat plus nuancé : elle souligne que l'effet sur le dynamisme de la R&D, approché *stricto sensu* par la masse salariale des ingénieurs en R&D, est déterminant pour les plus petits établissements mais incertain pour les grands acteurs. Elle conclut toutefois que « le programme peut conduire à faciliter et à accélérer le financement de projets de recherche, ce qui plaide à nouveau pour la généralisation du mécanisme des avances remboursables dans le cas des investissements rentables. »

Dans le cadre de la stratégie électronique France 2030, l'effet de levier plus global des investissements publics est estimé *ex ante* à 1,9 d'après les estimations du SGPI, à date du 31 décembre 2024. Pour chaque euro investi, environ 1,9 € d'investissement sont réalisés, en moyenne pondérée par le montant des aides accordées.

Ce résultat est inférieur à celui obtenu dans le plan Nano 2022 à cause du poids représenté par les projets portés par les établissements publics (*Next Gen* par le CEA) générant par nature un effet de levier plus faible. En se limitant au seul PIEEC, l'effet de levier est supérieur et proche de 3.

<sup>86</sup> Rapport de synthèse de l'évaluation intermédiaire, page 22, 2022.

**Tableau n° 16 : estimation *ex ante* de l'effet de levier des projets soutenus par la stratégie électronique**

Intitulé des projets	Montant investi par les bénéficiaires d'1 € d'aide au titre de <i>France 2030</i>
Programmes et équipements prioritaires de recherche en électronique	1 €
Aides structures aux entreprises innovantes ( <i>i-demo</i> )	4,5 €
Soutien au déploiement	1,2 €
<i>dont</i> Next Gen	1 €
<i>dont</i> PIIEC électronique	3,2 €
Industrialisation ( <i>Liberty</i> )	2 €
Effet de levier global	1,9 €

Source : SGPI

L'évaluation *ex post* de l'effet de levier sera réalisée au terme des projets par le comité de surveillance des investissements d'avenir.

## **B - Un effet positif en termes d'innovation et d'avancée technologiques**

Comme cela a été relevé dans les différentes évaluations du plan *Nano 2022*, la mesure de l'impact des différents programmes *Nano* n'est pas aisée en raison de l'insuffisance d'objectifs chiffrés définis au lancement des programmes, ce qui ne permet pas de mesurer si les programmes ont atteint leur cible initiale.

Par ailleurs, la difficulté d'évaluation tient à l'objet même d'une partie des projets qui concernent la recherche et développement. D'après le CEA-Leti, les effets concernant les technologies peu matures se mesurent en moyenne sept à dix ans après le lancement d'un programme. Or les évaluations des précédents programmes se limitent à la période temporelle du programme à évaluer, sans établir d'analyse sur des séries plus longues des indicateurs suivis.

Plusieurs éléments attestent toutefois de l'impact positif sur longue période des investissements consentis en matière de progrès technologiques.

Dans le programme *Nano 2022*, l'échelle de maturité technologique est mesurée à partir d'une classification en niveau dit TRL (*Technology Readiness Level*) allant de 1 (« *Principes de base observés* ») à 9 (« *Le système est qualifié, après son emploi dans le cadre des missions opérationnelles réussies* »). D'après l'évaluation finale du programme *Nano 2022*, les aides publiques ont soutenu l'avancée en maturité de technologies.

### L'évaluation des avancées technologiques du programme Nano 2022

D'après l'IGF, le TRL moyen des technologies des projets aidés par Nano 2022 était de 3,5 au début du programme et seuls 8 % avaient un TRL supérieur ou égal à 7.

À la fin du programme, « les produits avaient gagné 3,4 points sur l'échelle TRL, ce qui les fait atteindre un TRL de 6,9 en moyenne, qui est le niveau de maturité à partir duquel le secteur privé prend le relais pour assurer la suite du développement ». Par ailleurs, « 65 % des produits ont un TRL supérieur ou égal à 7 et 26 % sont arrivés au niveau de maturité maximal (TRL 9). »

En outre, cette évaluation souligne que le volume d'innovation des chefs de file depuis 2010 a augmenté. Le CEA, *STMicroelectronics* et *Soitec* ont amélioré leur classement en termes de brevets déposés entre 2018 et 2022 :

- le CEA, qui est la première institution publique du classement établi par l'Institut national de la propriété intellectuelle (INPI), est passé de la quatrième place à la troisième place en 2022 avec 672 brevets publiés;
- *STMicroelectronics* est resté à la 13<sup>ème</sup> place avec 198 brevets ;
- *Soitec* est passé de la 46<sup>ème</sup> place en 2018 à la 35<sup>ème</sup> place en 2022 et devient la deuxième entreprise de taille intermédiaire du classement.

Par ailleurs, selon cette même évaluation, « les projets soutenus ont entraîné le dépôt de 1 486 brevets et la publication de 1 062 articles scientifiques. Ils ont conduit au développement de 66 produits en partenariat entre acteurs privés et publics, dont 60 sont en cours de développement et 6 à l'arrêt (soit un taux de chute à 9 %). »

Enfin, le CEA-Leti et la DGE mettent en avant les résultats concrets suivants :

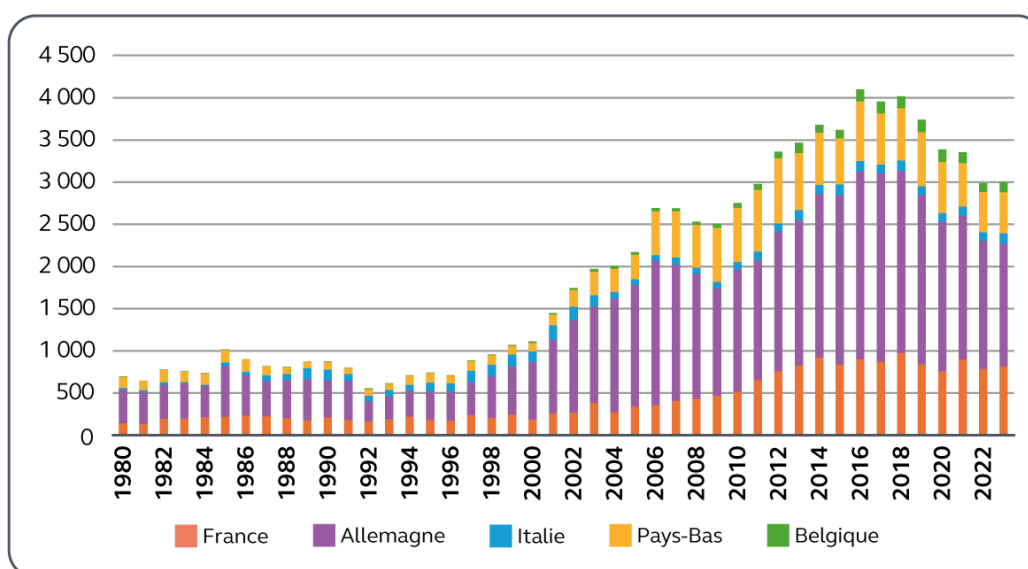
- la mise au point en un temps record (environ trois à quatre ans au lieu du double constaté généralement) de la filière de substrats *SiC* pour composants de puissance chez *Soitec*. Ce développement a été accompagné par la mise en place d'une nouvelle usine de production spécifique au sein de *Soitec* à Bernin (38) de 2 500 m<sup>2</sup> inaugurée en 2023 ;
- la mise en place de technologies de composants passifs intégrés très performants, grâce aux soutiens apportés à *Murata Integrated Passive Solutions*<sup>87</sup> en partenariat avec le CEA-Leti (aujourd'hui un pacemaker sur deux intègre des capacités de *Murata* Caen) et le réinvestissement de 60 M€ sur le site de Caen pour une nouvelle ligne de production en 200 mm (inaugurée en octobre 2024). Ce site s'est fortement développé et a encore un potentiel de développement ;
- les innovations apportées par *Lynred*, entreprise qui opère dans le domaine des capteurs infra-rouges : le PIIEC 2018 a soutenu en particulier les travaux préfigurant l'utilisation des capteurs bolométriques (détection infra rouge à température ambiante) pour des systèmes de détection de piétons et de freinage d'urgence, qui vont devenir un standard dans l'industrie automobile et pour la détection de fuites de gaz utile pour les sites industriels ;

<sup>87</sup> *Murata Integrated Passive Solutions* est une filiale du groupe japonais multinational *Murata*, leader dans la production de composants passifs. Elle développe une gamme de produits à destination des marchés de l'électronique embarquée : le marché médical, mais aussi les marchés industriel, aérospatial-défense, automobile et des infrastructures de télécommunication.

- le renforcement du positionnement de *STMicroelectronics* sur des segments stratégiques tels que les microcontrôleurs qui introduisent une nouvelle génération de puces incluant des fonctionnalités liées à l'intelligence artificielle, ainsi que l'émergence d'une offre photonique intégrée pour les infrastructures de câblage réseaux pour les *datacenters*.

Sur une période plus longue, l'analyse de l'évolution du nombre de brevets déposés par les entreprises dans le domaine des semi-conducteurs fait ressortir une augmentation de ce nombre depuis 2013. En 2023, la France arrive en deuxième position au sein de l'Union européenne avec 23 % des brevets déposés, derrière l'Allemagne (42 % des brevets) et devant les Pays-Bas (14 %). Toutefois, le nombre de brevets déposés en 2023 (817) est en baisse de 16 % par rapport à 2018 (976).

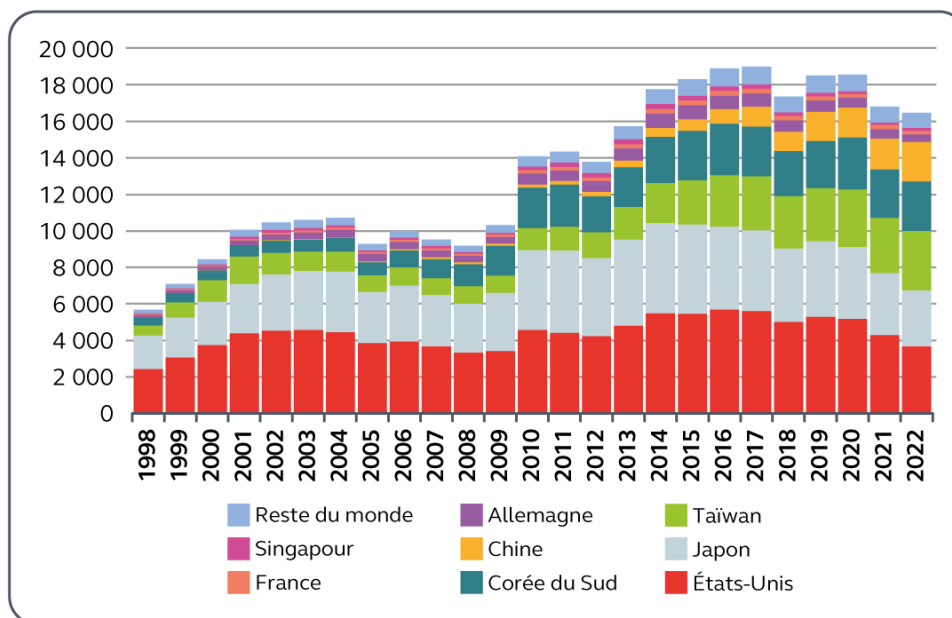
**Graphique n° 10 : évolution du nombre de brevets déposés dans le domaine des semi-conducteurs en Europe**



Source : Cour des comptes d'après les données de l'organisation mondiale de la propriété intellectuelle

En nombre de brevets accordés, la France fait partie des huit pays au monde qui se sont vus accorder plus de 100 brevets sur les semi-conducteurs. En 2018 et 2022, leur nombre est passé de 239 à 201, soit une légère baisse (-16 %), tandis que la Chine se caractérise par une croissance exponentielle (+ 107 %) avec 2 165 brevets accordés (contre 1 046 en 2018), toujours loin derrière les États-Unis qui totalisent 3 674 brevets (contre 5 021 en 2018) et Taïwan avec 3 262 brevets en 2022 (contre 2 882 en 2018). Au regard du délai nécessaire entre la recherche fondamentale et l'octroi des brevets (en moyenne sept à dix ans), il faudra attendre 2028 pour mesurer le plein effet des subventions versées en 2018.

**Graphique n° 11 : évolution du nombre de brevets accordés dans le domaine des semi-conducteurs**



Source : Cour des comptes d'après les données de la National Science Foundation

## II - Une hausse des indicateurs d'activité des bénéficiaires de subvention, sans évaluation des effets sur l'emploi et sur la souveraineté

### A - Une hausse continue des indicateurs d'activité et de rentabilité des chefs de file industriels, malgré un retournement de marché en 2023

L'évolution des indicateurs financiers des entreprises de la filière (production, valeur ajoutée, excédent brut d'exploitation, positionnement sur les différents segments de la chaîne de valeur) est globalement positive, malgré un retournement de la conjoncture à compter de 2023 :

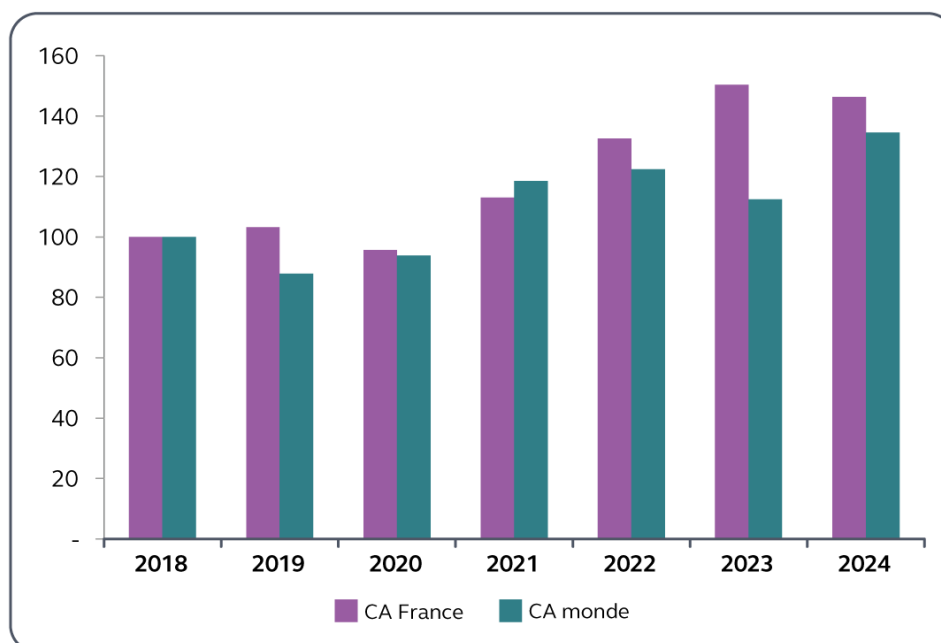
- d'après l'évaluation finale du programme *Nano 2022*<sup>88</sup>, « le chiffre d'affaires des chefs de file a augmenté de 86 % par rapport à 2017 » ;
- le taux de marge (défini comme le rapport entre l'excédent brut d'exploitation et la valeur ajoutée) médian des chefs de file est en augmentation continue sur les deux derniers programmes *Nano* : « en 2014, il est de - 26 % et passe à + 18 % en 2022 » ;
- « la production totale des chefs de file du programme s'élève à 4,1 Md€ en 2022, [...] soit une augmentation de leur part dans la production française durant la période du programme *Nano 2022*, passant de 64 % en 2017 à 73 % en 2022 ».

<sup>88</sup> Rapport d'évaluation finale du plan *Nano 2022*, Inspection générale des finances, Conseil général de l'économie, de l'industrie, de l'énergie et des technologies, janvier 2025.

Ces indicateurs d'activité et de rentabilité ont été peu affectés par la crise sanitaire en 2020 et sont repartis à la hausse immédiatement en 2021 jusqu'en 2023, année de retournement du marché.

Sur une plus longue période entre 2018 et 2024, le chiffre d'affaires des entreprises de la filière microélectronique en France a augmenté de façon plus rapide (+46 %) que celui à l'échelle mondiale (+35 %).

**Graphique n° 12 : évolution du chiffre d'affaires  
de la filière microélectronique (en base 100 pour 2018)**



Source : Cour des comptes d'après les données Insee pour le CA France et les données du World Semiconductor Trade Statistics<sup>89</sup>

Compte-tenu du caractère cyclique du marché des semi-conducteurs et de facteurs exogènes, il ne peut certes pas être établi de causalité directe entre les aides et l'évolution de ces indicateurs. La poursuite de la croissance en 2025 est principalement liée à la demande grandissante en intelligence artificielle, centres de calcul intensif et technologies associées. Cette dynamique masque une croissance moindre dans les autres secteurs industriels, notamment les biens de consommation numérique, l'automobile et l'industrie, ce qui a un impact fort sur les acteurs européens de la microélectronique.

Plusieurs chefs de file de la filière sont touchés par le contexte particulièrement défavorable sur le marché automobile européen, du fait de l'arrivée massive de constructeurs chinois. De manière générale, tous les projets concernant le déploiement industriel pour la conversion de puissance portés par des acteurs de la filière automobile au sein du second PIIEC ME-CT sont retardés d'un à deux ans du fait de ce contexte.

<sup>89</sup> [World Semiconductor Trade Statistics](#).

Ces données à l'échelle de la filière devraient faire l'objet d'un suivi pour mesurer les progrès en matière de compétitivité des entreprises françaises. Leur évolution gagnerait à être reliée à l'évaluation des progrès en matière de souveraineté.

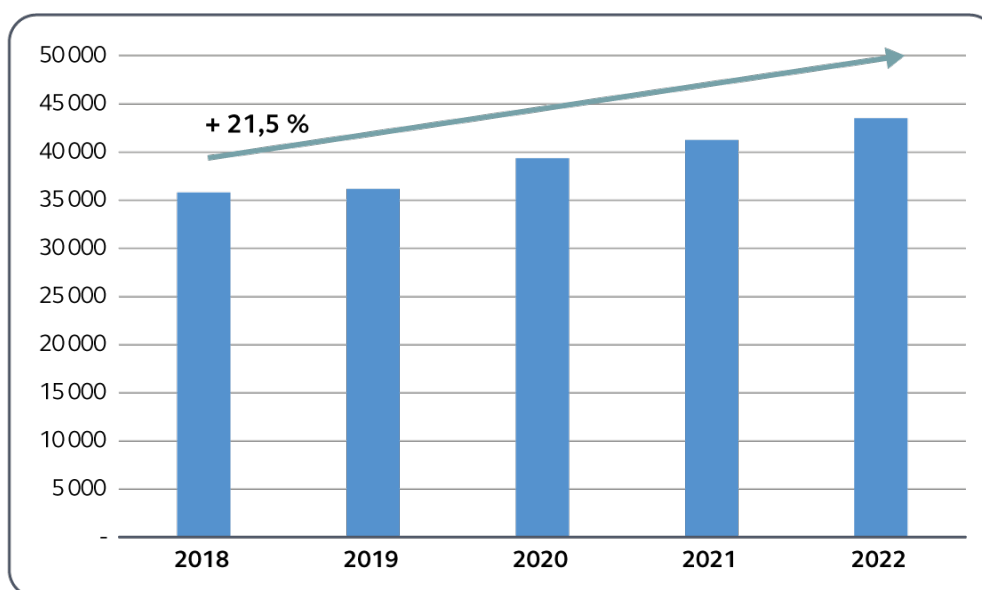
## B - L'impact incertain des aides sur l'évolution du nombre d'emplois dans la filière

Lors du lancement du programme *Nano 2022*, le gouvernement a publié un communiqué de presse faisant état d'un objectif de création ou de maintien de 4 000 emplois directs et de 8 000 emplois indirects et induits. Toutefois, il s'agissait d'une estimation, qui n'impliquait pas une obligation de recrutement dans les conventions. En matière de personnel, seul existe dans les annexes techniques un dimensionnement portant sur les ressources mises en œuvre pour l'exécution de chaque projet considéré.

L'évaluation intermédiaire de ce programme fait état de prévisions de créations à hauteur de 3 061 équivalents temps plein (ETP). L'évaluation finale du programme *Nano 2022* par l'IGF écarte cet aspect de son champ d'analyse, compte-tenu du fait que cet objectif n'était pas fixé par le plan de soutien. La DGE a toutefois pu établir les chiffres des recrutements effectués par les seuls chefs de file au titre du plan *Nano 2022*, grâce aux différentes revues techniques et comités de suivi de fin de programme. Il en ressort un impact de création ou de maintien d'emplois d'au moins 1 795 par an, en-deçà de l'estimation initiale. Ces chiffres sont toutefois partiels et insuffisants pour apprécier l'impact des projets en emploi. Ils ne tiennent pas compte des emplois indirects générés par les projets.

Pour apprécier l'évolution en effectifs de la filière, la Cour a analysé l'évolution du nombre d'ETP des 172 unités légales de la filière entre 2018 et 2022. Il en ressort une hausse globale du nombre d'emplois de 21,5 %.

**Graphique n° 13 : évolution des effectifs de la filière microélectronique en équivalent temps plein (ETP)**



Source : Cour des comptes d'après les données INSEE de la base Flores

Dans le cadre de la stratégie électronique de *France 2030*, le gouvernement a communiqué sur un chiffre global de 5 700 emplois directs qui devraient être créés grâce au soutien apporté au développement de la filière électronique. Toutefois, tous les contrats avec les entreprises aidées ne comportent pas des objectifs de création d'emplois. Même lorsqu'ils en comportent, ce ne sont pas des contreparties fermes exigées par l'État, la plupart des contrats prévoyant des mécanismes de révision de ces objectifs, après avis du comité de pilotage mis en place par Bpifrance. À ce stade, il est trop tôt pour évaluer l'impact des aides versées en 2023 sur l'emploi de la filière.

### **C - L'insuffisance d'indicateurs de mesure des progrès en matière de souveraineté**

Comme évoqué dans le chapitre I, l'État ne dispose pas d'une cartographie de la production française par type de puces et des cibles de production. Il ne peut quantifier les progrès obtenus en matière de souveraineté industrielle sur l'ensemble des filières. La sécurisation de l'accès aux composants stratégiques est aujourd'hui uniquement mesurée à l'aune du nombre de tranches de semi-conducteurs d'un diamètre de 300 mm produites par *STMicroelectronics* par rapport à l'objectif cible du projet *Liberty* (cible de 620 000 *wafers* par an).

L'augmentation des capacités de production des autres types de puces ne fait pas aujourd'hui l'objet d'une consolidation et d'un suivi. Après une enquête auprès des chefs de file soutenus menée à la demande de la Cour, la DGE a obtenu l'évolution de la production annuelle entre 2018 et 2025 : d'après les chiffres transmis par les acteurs dans ce cadre, il y aurait une augmentation de 50 % du nombre de *wafers* (équivalents 200 mm) produits par an. Cette donnée ne permet toutefois pas de savoir à partir de quand le niveau de production sera suffisant pour répondre à nos besoins industriels et dans le secteur de la défense.

Par ailleurs, la souveraineté ne se limite pas aux seuls composants électroniques et il est important de ne pas oublier de préserver les capacités de production en composants passifs et en circuits imprimés.

La Cour recommande donc un travail plus approfondi sur les données qui permettrait de quantifier l'amélioration de notre souveraineté et de notre « indispensabilité » sur certains segments. Parmi les indicateurs dont il faut structurer la collecte, on peut citer le taux de couverture des besoins évalués comme critiques pour la production industrielle du territoire national ou la sécurisation des chaînes d'approvisionnement. Ce sujet a d'ailleurs déjà été évoqué dans un rapport du Conseil général de l'économie en septembre 2023.<sup>90</sup>

Une telle analyse pourrait être faite en s'appuyant sur la cartographie recommandée par la Cour concernant l'offre et de la demande actuelles de puces et leur évolution sur les dix prochaines années.

---

<sup>90</sup> Conseil général de l'économie, [Mission sur la préparation d'un plan d'actions visant à renforcer la résilience de l'industrie française face aux vulnérabilités de l'approvisionnement en composants électroniques](#), septembre 2023.

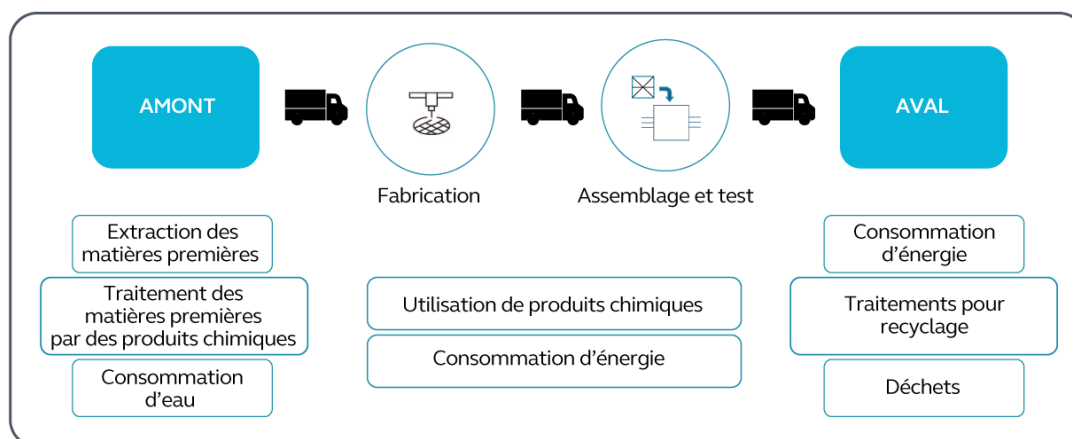
### III - Une contribution de la filière à la transition écologique à conforter

Malgré l'impact important de la filière sur l'environnement, les aides publiques qui lui sont accordées ne sont pas conditionnées aux progrès réalisés par ses entreprises. Celles-ci ont, de façon volontaire, initié des démarches pour améliorer l'efficacité de l'utilisation des ressources et permettre une meilleure maîtrise de la consommation d'énergies par les produits d'usage. Ces efforts sont désormais suivis au niveau européen depuis le second PIIEC électronique à compter de 2023 et il importe désormais de fédérer les démarches individuelles de certains acteurs sur ce volet.

#### A - Des produits électroniques aux impacts écologiques importants

Le cadre de production des semi-conducteurs est exigeant avec des enjeux écologiques importants. Il ressort de plusieurs études<sup>91</sup> qu'au sein de la chaîne de valeur, la phase de production présente les impacts environnementaux les plus forts tant en eau, qu'en énergie et en émission de gaz à effet de serre.

Schéma n° 9 : l'impact écologique des puces



Source : Cour des comptes d'après l'étude de l'ADEME sur l'empreinte écologique de la production de puces

L'eau est nécessaire lors de la phase d'extraction de certains minéraux qui doivent être séparés avant d'être raffinés. Elle est également utilisée tout au long du processus de photolithographie puisque les plaquettes de silicium sont nettoyées après chaque étape (dépôt de résine, application du masque, gravure et nettoyage) afin d'éliminer les impuretés qui altéreraient le fonctionnement du composant.

<sup>91</sup> Notamment : ADEME et ARCEP, Évaluation de l'impact environnemental du numérique en France et analyse prospective, 2022 ; Julia Christina Hess, L'empreinte écologique de la production de puces : cartographie de l'impact climatique et environnemental, 2024.

Elle sert de solvant pour les produits chimiques nécessaires à la gravure et au dépôt de matériaux sur les plaquettes. Ces étapes nécessitent une eau ultrapure obtenue par le traitement de l'eau de ville pour en supprimer les impuretés ioniques et les métaux lourds. Enfin, l'eau est utilisée comme réfrigérant, notamment pour les machines de photolithographie. À l'issue du processus de fabrication, l'eau est chargée en métaux lourds et solvants. Elle doit donc faire l'objet d'un retraitement au sein de centres d'épuration avant d'être rejetée dans la nature, après contrôle de sa composition. Pour traiter un seul *wafer* de 300 mm de diamètre, entre 7 000 et 8 000 litres d'eau extrêmement pure (sans bactérie, sans ion, sans particule) sont nécessaires.

Pour la seule phase de fabrication, une grande usine de semi-conducteurs utilise plus de 38 millions de litres d'eau par jour, soit l'équivalent de la consommation d'eau de 260 000 Français.<sup>92</sup>

La fabrication de puces est par ailleurs énergivore<sup>93</sup>, d'autant qu'elle demande un volume croissant d'électricité : d'une part, les puces produites sont de plus en plus perfectionnées et d'autre part, elles sont de plus en plus nombreuses. Ces deux évolutions conduisent à estimer que la consommation électrique nécessaire à la seule production européenne pourrait atteindre près de 50 TWh à horizon 2030, contre 10 TWh en 2021.

En outre, certaines étapes de fabrication des composants microélectroniques, en particulier la gravure et le nettoyage, impliquent l'utilisation de gaz fluorés qui constituent la principale source d'émission directe de gaz à effet de serre de l'industrie des semi-conducteurs. Au niveau mondial, cela représente actuellement un niveau d'émission de 5 à 15 MTEC (millions de tonnes équivalent carbone), soit 0,01 % à 0,03 % du total des émissions d'origine humaine.

Comme toutes les entreprises de plus de 250 salariés, les entreprises cheffes de file de la filière sont soumises à l'obligation de publier toutes les trois ans le bilan de leurs émissions de gaz à effet de serre<sup>94</sup>. Cette obligation est respectée par *STMicroelectronics*, *Lynred* et *Soitec*, ainsi que par *X-FAB* et *Murata*, mais au niveau des groupes, ce qui ne permet pas d'isoler les impacts des seuls sites français.

## **B - Des efforts faits par les acteurs pour tenter de réduire ces impacts, à mieux articuler et à conforter**

L'ensemble des textes mis en œuvre ou élaborés au cours de la période sous revue évoquent les enjeux environnementaux mais sans imposer d'objectif contraignant du fait des désavantages compétitifs que cela créerait vis-à-vis des industries concurrentes, chinoise et américaine. Ainsi le rapport de la Cour des comptes européenne souligne qu'*« alors que certains États membres proposent de restreindre l'utilisation de plusieurs substances chimiques [...], l'association européenne des semi-conducteurs a demandé des exemptions [...] arguant que l'industrie risquerait de subir un désavantage concurrentiel par rapport aux régions dont la politique est plus souple »*.

---

<sup>92</sup> Hypothèse de 147 litres par jour et par habitant.

<sup>93</sup> Julia Christina Hess, *L'empreinte écologique de la production de puces : cartographie de l'impact climatique et environnemental*, 2024.

<sup>94</sup> Article L225-29 du code de l'environnement.

Le premier PIIEC ne portait aucun objectif environnemental mais il a permis de financer des projets de R&D qui ont pu être justifiés *ex post* comme permettant de réduire l’empreinte énergétique des produits finaux. D’après une étude réalisée par la DGE, les innovations développées dans le cadre du premier PIIEC microélectronique ont notamment permis l’amélioration de la performance environnementale des puces<sup>95</sup>. Cette étude donne trois exemples de cette amélioration des performances environnementales :

- une réduction de la consommation d’énergie de 30 % selon l’entreprise *STMicroelectronics*, pour les semi-conducteurs, les capteurs intelligents, les composants de puissance et de 75 % pour les composants numériques à basse consommation ;
- une diminution des émissions de gaz à effet de serre selon *STMicroelectronics* pour les puces à basse consommation ainsi que pour les capteurs intelligents grâce aux investissements réalisés pour traiter les perfluorocarbures ;
- une réduction de la consommation électrique pour les industries situées en aval, comme la connectivité, grâce à certains produits tels que la 5 G.

Dans le cadre du second PIIEC, les critères environnementaux sont pris en compte dans le suivi de l’impact des projets : les bénéficiaires doivent démontrer en principe que leur projet ne cause pas de dommage important à l’environnement selon six critères définis par la Commission<sup>96</sup>. Selon le CEA-Leti, « *l’Europe joue clairement le rôle d’avant-garde sur ce volet du fait de sa maturité et du volontarisme de son action sur les enjeux environnementaux* »<sup>97</sup>.

Le SGPI a défini des indicateurs de suivi sur le volet environnemental qui sont les mêmes pour tous les porteurs de projet de *France 2030*. À l’occasion des revues annuelles, les résultats atteints, qui sont des données déclaratives, doivent faire l’objet d’un dialogue de gestion à l’initiative des opérateurs. Les opérateurs sont toutefois dépendants des déclarations des entreprises et ont peu de leviers pour contre-expertiser les réponses des porteurs de projet. Par ailleurs, le niveau d’ambition des cibles est difficile à apprécier.

Au-delà de ces résultats, la DGE considère que les entreprises de la filière font des efforts pour réduire leur empreinte environnementale :

- en matière de sobriété hydrique, les entreprises développent des projets qui ont pour objectif de réduire ou stabiliser la consommation d’eau, malgré l’augmentation anticipée de leur activité<sup>98</sup>. En 2025, la DGE estime le taux de recyclage moyen de la filière aux alentours de 35 %. La plupart des entreprises se sont dotées d’un plan d’amélioration pour parvenir à des objectifs nettement plus ambitieux d’ici 2030<sup>99</sup>. La filière s’est aussi dotée en 2024 d’un plan de sobriété hydrique.

---

<sup>95</sup> Rapport DGE Les thémas de la DGE n°17, Un outil en faveur d’une politique industrielle européenne : les PIIEC, janvier 2024.

<sup>96</sup> Règlement du Parlement européen et du Conseil du 18 juin 2020 sur l’établissement d’un cadre visant à favoriser les investissements durables, qui liste ces six critères : atténuation du changement climatique, adaptation au changement climatique, utilisation durable et protection des ressources aquatiques, économie circulaire, prévention et réduction de la pollution, protection et restauration de la biodiversité.

<sup>97</sup> CEA-Leti, Responsabilité & Environnement - N° 110 - Avril 2023 - Transitions énergétique et numérique.

<sup>98</sup> Ainsi, *XFAB* s’est engagée à diminuer de 20 % sa consommation d’eau (rapportée à l’activité) d’ici 2030 par rapport à 2021 et *Murata* est parvenue à réduire ses prélèvements annuels de 35 000 m<sup>3</sup> par rapport à 2018, et ce alors que son chiffre d’affaires a été multiplié par trois.

<sup>99</sup> À titre d’exemple, *STMicroelectronics*, qui présente un taux de recyclage de 42 % aujourd’hui, cherche à atteindre un taux de 65 % en 2035.

### Le plan de sobriété hydrique de la filière

La filière s'est dotée en mars 2024 d'un plan de sobriété hydrique (PSH)<sup>100</sup> élaboré avec l'appui des ministères chargés de l'industrie et de la transition écologique. Le PSH souligne que malgré les grandes quantités d'eau nécessaires à la filière, celle-ci représenterait moins de 0,5 % des prélèvements de l'industrie française hors énergie. Par ailleurs, seuls 18 % du volume d'eau prélevée seraient effectivement consommés. Autrement dit, plus de 80 % de l'eau prélevée serait restituée au milieu naturel.

L'accompagnement du plan de sobriété hydrique est un des projets prioritaires du contrat de filière 2025-2027. Ainsi, une équipe projet composée de représentants du CSF, de la DGE et du ministère chargé de la transition écologique doit réaliser un parangonnage sur le remplacement de l'approvisionnement en eau potable par un réseau d'eaux non-conventionnelles industrielles ou issues de stations d'épuration, sur le modèle de Taïwan et Singapour. Les usines situées en Europe ont en effet des taux de recyclage de l'eau nettement inférieurs (10 à 14 %) à celles situées à Taïwan, notamment parce que les pénuries d'eau fréquentes dans ce pays les ont contraintes à la réutiliser. L'équipe projet doit également travailler sur les difficultés qui résulteraient d'épisodes de sécheresse.

- sur le volet énergétique, les entreprises mettent en œuvre des stratégies d'optimisation et de décarbonation fondées sur des trajectoires de plus en plus précises et définies. *STMicroelectronics* et *Murata* visent à atteindre la neutralité carbone respectivement en 2027 et en 2025. L'obtention de la certification ISO 50001 s'est généralisée et les audits de performance énergétique sont menés régulièrement. Les leviers utilisés par les entreprises sont principalement une meilleure mesure et pilotage de la consommation énergétique des équipements de production et des équipements auxiliaires, la récupération des sources d'émission de chaleur et l'approvisionnement des usines en énergie décarbonée ;
- les industriels cherchent à optimiser leur usage de substances chimiques, principalement par la réduction des volumes utilisés et le développement de méthodes de traitement plus efficaces.

À mi-parcours du PIIEC ME-CT, la DGE considère que les *reporting* réalisés confirment que des efforts ont été faits. Elle souligne en particulier ceux de *STMicroelectronics* qui a déjà dépassé son objectif en matière de taux de recyclage et de réutilisation de ses déchets, et de *Soitec* qui a pris des mesures pour réduire ses consommations d'eau (-33 % entre 2021 et 2024) et de gaz.

La DGE relève également la structuration de réseaux autour de ces problématiques, tels que le groupe de travail environnement d'Acsiel, le groupe de travail éco-conception animé par *Soitec* ou encore les travaux conduits dans le cadre de l'Institut de recherche technologique (IRT) Nanoelec.

Enfin, trois projets scientifiques portés par le CEA et soutenus au niveau national et européen vont permettre aux entreprises d'innover au niveau de la fabrication et du recyclage des puces.

<sup>100</sup> Synthèse du plan de sobriété hydrique de la filière industries de l'électronique 2024.

### **La mobilisation du CEA-Leti pour réduire l'impact environnemental de la microélectronique**

Le CEA-Leti travaille à améliorer l'impact environnemental dans la conception des futures technologies et composants de la microélectronique à travers trois projets :

- la ligne pilote FAMES qui développe une méthodologie d'analyse de cycle de vie adaptée aux procédés et équipements microélectroniques, avec la création d'un *e-score* environnemental et l'identification de technologies et de procédés d'éco-conception ;
- le programme Genesis, financé dans le cadre de l'entreprise commune *Chips JU*, qui cible la recyclabilité des composants, la réduction des substances critiques (notamment les émissions de PFAS) et la récupération des matériaux ;
- les projets Eecone et Sustronics, financés par l'entreprise commune *JU KDT*, qui visent à intégrer la conception des composants, systèmes et produits électroniques dans des modèles de *design* réparables et durables.

En outre, certaines entreprises de la microélectronique élaborent également des outils nécessaires à la protection de l'environnement. Ainsi par exemple, *Lynred* a conçu des capteurs infrarouges détectant les fuites de méthane dans les industries pétrolières et gazières, contribuant à mieux faire respecter les réglementations environnementales.

Si ces différents exemples témoignent d'une dynamique de transition environnementale au sein de la filière, celle-ci demeure toutefois fragile : d'une part, elle repose sur des stratégies individuelles d'acteurs qui ne sont pas nécessairement articulées ; d'autre part, elle nécessite des investissements coûteux et peu rentables qui peuvent freiner les industriels<sup>101</sup>.

Pour favoriser le partage de bonnes pratiques et structurer la dynamique de la filière, la Cour recommande de fixer une cible à fin 2026 au comité stratégique de filière pour la présentation et la valorisation des résultats des travaux sur la réduction de l'impact environnemental de la filière et de l'état d'avancement du plan de sobriété hydrique.

---

<sup>101</sup> *Soitec* a notamment développé une méthodologie interne visant à valoriser et à mieux prendre en compte les investissements présentant des améliorations en matière de consommation d'eau, d'électricité et globalement de réduction des émissions carbone lors des décisions d'investissements de l'entreprise.

---

## CONCLUSION ET RECOMMANDATION

---

*Les soutiens publics apportés par le plan Nano 2022 ont permis un effort d'investissement significatif en termes de recherche et développement et de premiers déploiements industriels et d'équipements. Pour chaque euro de financement octroyé aux chefs de file, environ 4,6 euros d'investissement ont été consentis par les acteurs soutenus (en moyenne pondérée par le montant des aides accordées). Ce soutien public a également favorisé l'avancée en maturité de technologies pour des produits en cours de développement. Sans pouvoir établir de causalité, on constate une augmentation de 46 % du chiffre d'affaires entre 2018 et 2024 en France et de 21,5 % du nombre d'emplois dans la filière entre 2018 et 2022.*

*Le suivi des progrès technologiques et des indicateurs d'activité et de rentabilité des acteurs soutenus gagnerait à être corrélé à l'objectif de consolidation de notre souveraineté, en se fondant sur une meilleure définition en amont des objectifs avec des indicateurs chiffrés.*

*La contribution des acteurs à la transition écologique est essentielle mais les démarches de réduction de leur empreinte environnementale demeurent des initiatives individuelles coûteuses et peu articulées. Il importe de suivre l'avancement du plan d'action de réduction de l'impact environnemental de la filière et du plan de sobriété hydrique au niveau du comité stratégique de la filière.*

*La Cour formule donc la recommandation suivante :*

- 7. Présenter d'ici fin 2026 au comité stratégique de filière les résultats des travaux sur la réduction de l'impact environnemental de la filière et de l'état d'avancement du plan de sobriété hydrique (ministère de l'économie, des finances et de la souveraineté industrielle, énergétique et numérique).*



## Liste des abréviations

ANR.....	Agence nationale de la recherche
AMI .....	Appel à manifestation d'intérêt
CEA .....	Commissariat à l'énergie atomique et aux énergies alternatives
CIR .....	Crédit d'impôt recherche
COFIL.....	Comité de pilotage
CNI .....	Conseil national de l'industrie
CSF .....	Comité stratégique de filière
DGE.....	Direction générale des entreprises
DGA .....	Direction générale de l'armement
DGEFP .....	Délégation générale à l'emploi et à la formation professionnelle
ETI.....	Entreprises de taille intermédiaire
ETP .....	Équivalent temps plein
FEDER .....	Fonds européen de développement régional
FID.....	<i>First industrial deployment</i> (premier déploiement industriel)
GES .....	Gaz à effet de serre
JU.....	<i>Joint Undertaking</i> (entreprise commune européenne)
IA.....	Intelligence artificielle
IoT .....	<i>Internet of things</i> (Internet des objets)
IRT.....	Institut de recherche technologique
PIIEC .....	Projet important d'intérêt européen commun
R&D .....	Recherche et développement
SGPI .....	Secrétariat général pour l'investissement
SOI.....	Silicium sur Isolant
UE.....	Union européenne
TRL .....	<i>Technology Readiness Level</i> (niveau de maturité technologique)



## Annexes

Annexe n° 1 : les « lignes pilotes » financées dans le cadre du <i>Chips Act</i> .....	102
Annexe n° 2 : la méthodologie de traitement des données utilisée pour la présente enquête ...	103
Annexe n° 3 : les cibles technologiques des deux PIIEC microélectroniques .....	104
Annexe n° 4 : les trois axes de la stratégie pour l'électronique financée par <i>France 2030</i> .....	106
Annexe n° 5 : la stratégie allemande de subventions massives d'installation de « méga-usines » de microélectronique .....	107
Annexe n° 6 : les taux d'aide publique par entreprise de la filière microélectronique au titre du deuxième PIIEC .....	108
Annexe n° 7 : les soutiens des collectivités territoriales à la microélectronique.....	110
Annexe n° 8 : projets de formation financés pour l'électronique.....	117

## Annexe n° 1 : les « lignes pilotes » financées dans le cadre du *Chips Act*

Les lignes pilotes sont des petites chaînes de production expérimentales qui permettent de tester les capacités de conception et de production depuis la recherche et développement jusqu'à des solutions de fabrication pratiques et évolutives. Elles permettent de réduire les risques d'erreurs massives dans la production industrielle de puces, grâce à la possibilité de production en petites quantités. Dans le cadre du *Chips Act*, l'Union européenne finance cinq lignes pilotes dont trois pour la microélectronique.

**Tableau n° 17 : les lignes pilotes cofinancées par l'Union européenne pour la microélectronique**

Nom de la ligne pilote et institut de recherche porteur	Objet	Objectifs du financement de l'UE	Applications	Financement
Ligne <i>FAMES</i> portée par le CEA-Leti (France) <sup>102</sup>	Développement de technologies microélectroniques plus frugales, principalement le FD-SOI qui permet de faire des transistors	aller vers de nouvelles générations avec des nœuds de 10 nm qui répondront aux besoins du marché basse consommation d'ici 2028 à 2030	Principalement automobile, réseaux télécom mais aussi IA, industrie 5.0, <i>newspace</i> ou quantique	Investissement de près de 820 M€, co-financé par <i>France 2030</i> et par l'UE
Ligne <i>NanoIC</i> portée par l'IMEC, institut de recherche flamand (Louvain, Belgique) <sup>103</sup>	puces de génération très avancée FinFET (nœud égal ou inférieur à 2 nm)	explorer les possibilités offertes par la technologie la plus avancée de puces pour leurs applications futures	véhicules autonomes, médecine personnalisée, réseaux 6G, robotique et informatique quantique	investissement total attendu de 2,5 Md€ dont 1,4 Md€ d'appui public (UE et région de Flandre)
Ligne <i>APECS</i> ( <i>Advanced Packaging and Heterogeneous Integration for Electronic Components and Systems</i> ) portée par l'Institut Fraunhofer en Allemagne <sup>104</sup>	Packaging et assemblage des composants électroniques	développer des technologies permettant un packaging avancé et une intégration hétérogène <sup>105</sup> pour les composants électroniques et encourager l'écoconception	IA, réseau 6G, santé	Investissement total de 730 M€ cofinancé par l'UE et les États membres

Source : Cour des comptes d'après les données en ligne des différents instituts de recherche

<sup>102</sup> Communiqué de presse CEA, 18 mars 2025, [Presse & Médias - Le CEA à la tête de FAMES, une ligne pilote au service de l'industrie microélectronique européenne](#)

<sup>103</sup> Site de l'IMEC, [Ligne pilote NanoIC | IMEC](#)

<sup>104</sup> Site de Fraunhofer : [Innovation européenne dans le domaine des chiplets : la ligne pilote de l'APECS - Fraunhofer IPMS](#)

<sup>105</sup> L'intégration hétérogène consiste à inclure des composants de calcul sur une même puce, fabriqués par des méthodes différentes et fonctionnant de manière distincte.

## Annexe n° 2 : la méthodologie de traitement des données utilisée pour la présente enquête

Le point de départ de l'enquête a consisté à définir le périmètre de la filière micro-électronique. Plusieurs combinaisons de listes d'unités légales ont été testées à partir de sources Insee, européennes et administratives.

Une première liste de 115 SIREN, unités légales qui produisent au moins un produit fini de semi-conducteurs, a été obtenue en appariant la liste SCAN établie par la Commission européenne <https://publications.jrc.ec.europa.eu/repository/handle/JRC133736> (produits finis) avec l'enquête annuelle de production (EAP) de l'INSEE.

La liste finalement retenue regroupe 172 unités légales identifiées comme productrices de biens finis de semi-conducteurs, obtenue en croisant la nomenclature européenne SCAN avec l'enquête annuelle de production (EAP) de l'Insee et une liste établie par la DGE.

Un élément central de la méthodologie est le recours à la notion d'« entreprise » au sens statistique, telle que définie par le règlement européen n° 696/93 et reprise en droit français par la loi n° 2014-856 du 31 juillet 2014 relative à l'économie sociale et solidaire. L'« entreprise » désigne la plus petite combinaison d'unités légales qui constitue une unité organisationnelle de production de biens et de services, jouissant d'une certaine autonomie de décision, notamment pour l'affectation de ses ressources courantes.

Cette approche est indispensable pour mesurer correctement les subventions publiques : il arrive en effet que des entités productives ne perçoivent pas directement les aides qui leur sont destinées, celles-ci étant versées au siège ou à une autre unité du groupe. L'appariement avec la base des Contours des Entreprises Profilées (CEP), produite par l'INSEE à partir du répertoire Sirius et des travaux de profilage des grands groupes, a permis de reconstituer ces périmètres d'entreprise et de réallouer les flux de subventions au bon niveau.

Les subventions versées par l'État ont été identifiées à partir des tableaux de bord de la Direction générale des entreprises (DGE) et du Secrétariat général pour l'investissement (SGPI). Pour les collectivités territoriales, les montants ont été extraits des comptes dématérialisés entre 2018 et 2023 puis complétés par une enquête auprès des collectivités concernées.

Les données économiques et financières proviennent de plusieurs sources. Le Fichier Approché des Résultats d'Exploitation (FARE) a permis de décrire les entreprises de la filière sur la période 2018-2022, en exploitant notamment le chiffre d'affaires, la valeur ajoutée, le résultat courant, la masse salariale et les effectifs. Les années 2023 et 2024, encore absentes de FARE, ont été complétées par les liasses fiscales, assurant la continuité temporelle des séries. Les bases de fiscalité locale ont également été mobilisées : la CVAE (2018-2023) et la CFE (2018-2023), ainsi que les fichiers de la DGFIP relatifs au crédit d'impôt recherche.

L'analyse de l'emploi s'appuie sur la base Tous salariés (BTS) à l'échelle des établissements, exploitée pour les années 2020 à 2022. Ces données permettent de rendre compte à la fois du poids économique et de la composition de l'emploi dans les différentes zones d'implantation de la filière.

Tous les traitements ont été réalisés sur données individuelles sécurisées au Centre d'accès sécurisé aux données (CASD). Les résultats ont ensuite été agrégés (sommés, moyennes, médianes, quartiles) afin de respecter les règles du secret statistique.

Cette méthodologie se distingue de celle retenue dans le cadre du contrat stratégique de filière qui ne prend pas en compte toute l'entreprise mais uniquement la part de l'activité correspondant à la microélectronique par branche.

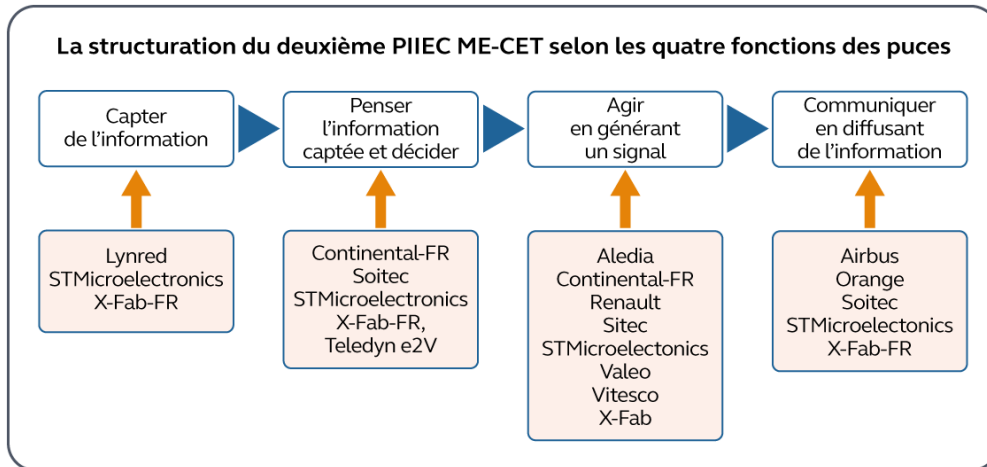
## Annexe n° 3 : les cibles technologiques des deux PIIEC microélectroniques

### Schéma n° 10 : les champs technologiques du premier PIIEC 2018- 2022 où la France est engagée

Champs technologiques	Principales applications	Acteurs et industriels français mobilisés
1. Les puces à haut rendement énergétique	Circuits intégrés de haute performance pour la 5G, radiotéléphonie automobile, aéronautique	CEA-Leti, STmicroelectronics, X- FAB, Soitec
2. Les semi conducteurs de puissance	Condensateurs miniatures et hybrides pour moteurs électriques	CEA-Leti, Murata, STmicroelectronics
3. Les capteurs intelligents	Conception d'imageurs thermiques avancés pour l'automobile et internet des objets	CEA-Leti, STmicroelectronics, Ulis et X- FAB
4. Les équipements optiques avancés	Lithographie pour offrir des perspectives de miniaturisation et de stockage / traitement des données	Pas d'acteurs français
5. Les matériaux composites	Production de dispositifs et circuits sur matériaux semi-conducteurs autres que le silicium pour la production de plaquettes pour des puces	CEA-Leti, Sofradir, Soitec, STmicroelectronics,

Source : Cour des comptes

### Schéma n° 11 : les porteurs de projets français selon les quatre axes du deuxième PIIEC microélectronique



Source : Cour des comptes d'après les données de la décision de la Commission européenne du 8 juin 2023

## Annexe n° 4 : les trois axes de la stratégie pour l'électronique financée par *France 2030*

**Tableau n° 18 : les trois axes stratégiques de la stratégie électronique financée par *France 2030***

Axe stratégique	Enjeux	Résultats à atteindre
Soutenir l'investissement dans le développement de capacités de production de composants électroniques en France	Maintenir une part de marché française dans la production de semi-conducteurs	Sécuriser la réalisation des projets d'usines (projet <i>Liberty</i> ) afin d'atteindre la cible de + 90 % de la production de semi-conducteurs sur le sol français d'ici 2026-2027
Soutenir l'innovation et la recherche exploratoire	Maintenir un avantage technologique dans certains segments de la chaîne de valeur des semi-conducteurs	Maintenir l'avance technologique grenobloise dans les semi-conducteurs basse consommation (développement de la prochaine génération de procédés FDSOI 10nm <sup>106</sup> )
	Préparer les prochaines ruptures pour créer de nouveaux avantages technologiques	Développer de nouvelles technologies prometteuses dans un contexte d'essor de l'intelligence artificielle
Soutenir l'accroissement des capacités de formation en électronique pour accompagner les besoins en compétences dans l'ensemble de la filière	Adapter l'offre de formation initiale et continue, rendre la filière attractive pour répondre à l'augmentation des besoins en recrutement de la filière (2 recrutements sur 3 jugés difficiles par les entreprises de l'électronique en 2022)	<ul style="list-style-type: none"> <li>- 200 diplômés supplémentaires chaque année en bac pro « Systèmes numériques »</li> <li>- 400 étudiants supplémentaires en BTS « Systèmes numériques »</li> <li>- 500 diplômés supplémentaires chaque année au niveau ingénieur</li> <li>- doublement du nombre d'alternants dans la filière à l'horizon 2025</li> <li>- création de 10 nouvelles formations en alternance dans les domaines jugés prioritaires par la filière</li> </ul>

Source : Cour des comptes

<sup>106</sup> En nanoélectronique, les deux technologies digitales les plus avancées dans le monde sont, l'une, américaine (FinFET, qui est une architecture en trois dimensions permettant de continuer la miniaturisation des puces) et l'autre française (FDSOI : *fully depleted Silicon on Insulator*, qui est une architecture planaire née dans les salles blanches du CEA-Leti, utilisée pour fabriquer des transistors sur des puces électroniques basse consommation). STMicroelectronics est un des promoteurs de la technologie FDSOI.

## Annexe n° 5 : la stratégie allemande de subventions massives d'installation de « méga-usines » de microélectronique

En 2023, le gouvernement allemand avait annoncé la mobilisation de près de 20 Md€ de soutiens publics principalement dans des projets capacitaires (investissement total prévu de 55 Md€), témoignant d'une stratégie assumée de réindustrialisation massive de la filière électronique avec quatre projets de méga-usines :

- un projet avec l'américain *Intel* à Magdebourg, qui devait être le plus gros investissement industriel jamais décidé en Allemagne (10 Md€ de soutien public pour un coût total de 30 Md€) et qui devait démarrer en 2023 : ce projet devrait permettre la production des puces les plus avancées avec un nœud de gravure qui devait descendre à 1,5 nm ;
- un projet avec l'américain *Wolfspeed* – concurrent direct de *Soitec* sur les substrats en carbure de silicium à compter de 2025 dans la Sarre (750 M€ de subventions pour un investissement total de 2,75 Md€) pour des semi-conducteurs destinés à la production de voitures électriques ;
- la première usine en Europe de *TSMC*, en joint-venture avec *Bosch*, *Infineon* et *NXP* à Dresde (5 Md€ pour un coût total de 10 Md€) qui sera l'une des usines de semi-conducteurs les plus avancées de l'UE pour répondre aux besoins des constructeurs européens de l'industrie automobile, de l'équipement production industrielle et de l'Internet des objets (*IoT*) ;
- un projet avec *Infineon* d'extension de son site à Dresde pour un investissement de 5 Md€ (1 Md€ de soutien public) avec une unité de production dont l'ouverture est prévue en 2026 et qui se concentrera sur des technologies qui accélèrent la décarbonisation et la numérisation, par exemple en proposant des solutions économes en énergie pour les applications liées à l'intelligence artificielle.

Sur ces quatre projets, deux projets sont à ce stade gelés : en 2024, les américains *Intel* et *Wolfspeed* ont annoncé le report de leurs projets de création d'usine, invoquant la baisse des prévisions de demande de semi-conducteurs.

## Annexe n° 6 : les taux d'aide publique par entreprise de la filière microélectronique au titre du deuxième PIIEC

**Tableau n° 19 : le taux d'aide publique par entreprise dans le cadre  
du deuxième PIIEC ME-CT en Md€**

Entreprise	Groupe	Coût éligible - borne basse	Coût éligible - borne haute	Funding gap - borne basse	Funding gap - borne haute	Aide d'État (nominal)	Taux d'aide maximal	Taux d'aide minimal
Airbus	Airbus	60	70	-50	-40	24,9	42 %	36 %
Aledia	Aledia	300	400	-90	-80	70,6	24 %	18 %
Continental-FR	Continental	100	200	-50	-40	48,4	48 %	24 %
Lynred	Lynred	80	90	-30	-20	26,9	34 %	30 %
Orange	Orange	100	200	-50	-40	50,1	50 %	25 %
Renault	Renault	100	200	-30	-20	27,2	27 %	14 %
Soitec	Soitec	600	700	-200	-100	185	31 %	26 %
STM-FR	STM	1500	2000	-400	-300	452	30 %	23 %
Teledyne	Teledyne	40	50	-20	-10	12	30 %	24 %
Valeo	Valeo	100	200	-50	-40	48,4	48 %	24 %
Vitesco	Vitesco	50	60	-20	-10	18,5	37 %	31 %
X-Fab-FR	X-Fab	100	200	-50	-40	49,5	50 %	25 %
						<b>moyenne</b>	38 %	25 %

Source : Cour des comptes d'après la décision de la Commission européenne du 8 juin 2023

**Tableau n° 20 : le taux d'aide publique par pays  
dans le cadre du deuxième PIIEC ME-CT en Md€**

Pays	Aide d'État (nominal)	Coût éligible - borne basse	Coût éligible - borne haute	Taux moyen d'aide - borne haute	Taux moyen d'aide - borne basse
Allemagne	4 506,1	8 290	10 220	54 %	44 %
Autriche	256,3	360	590	71 %	43 %
Espagne	405,7	620	840	65 %	48 %
Finlande	48,1	100	200	48 %	24 %
France	1 013,5	3 130	4 370	32 %	23 %
Grèce	18,8	10	30	188 %	63 %
Irlande	85	300	400	28 %	21 %
Italie	986,4	1 760	2 470	56 %	40 %
Malte	60	100	200	60 %	30 %
Pays-Bas	256,7	340	570	76 %	45 %
Pologne	102,9	200	300	51 %	34 %
République tchèque	56,2	90	110	62 %	51 %
Roumanie	195,6	360	570	54 %	34 %
Slovaquie	139,2	150	190	93 %	73 %
<b>Total général</b>	<b>8 130,5</b>	<b>15 810</b>	<b>21 060</b>	<b>51 %</b>	<b>39 %</b>

Source : Cour des comptes d'après la décision de la Commission européenne du 8 juin 2023

## Annexe n° 7 : les soutiens des collectivités territoriales à la microélectronique

**Tableau n° 21 : les différents soutiens à la microélectronique  
apportés par les collectivités territoriales (hors actionnariat public)**

Collectivité	2018-2022		2023-2027		Total général en M€
	Aides versées en M€	Objet	Aides prévues en M€	Objet	
Région Auvergne- Rhône-Alpes (plan <i>Nano</i> et PIIEC)	53,2	CEA à hauteur de 50 M€ dont 18 M€ pour l'acquisition d'une cellule de lithographie et 32 M€ pour des travaux de R&D + 3,2 M€ de FEDER pour un laboratoire pour <i>Soitec</i>	0		53,20
Région Auvergne- Rhône-Alpes (hors plan <i>Nano</i> et PIIEC)	0,8	Soutien à des entreprises de la filière microélectronique au titre du <i>pack</i> relocalisation	32,8	- 30 M€ d'aides pour soutenir la mise à niveau de l'équipement du CEA pour accompagner la R&D de la filière microélectronique (dont <i>STMicroelectronics</i> , <i>Soitec</i> , <i>Lynred</i> ) - 2,8 M€ de soutien à des entreprises de la filière microélectronique au titre du <i>pack</i> relocalisation	33,63
Grenoble Alpes- Métropole (plan <i>Nano</i> et PIIEC)	10,0	Financement d'équipements de recherche et transfert de technologie pour le CEA, <i>Lynred</i> et des partenaires indirects	3,8	conventionnement avec des PME de la filière microélectronique	13,77
Communauté de communes Le Grésivaudan (plan <i>Nano</i> et PIIEC)	10,0	Financement du CEA- Leti, de partenaires indirects et de <i>Soitec</i>	10,0	Financement du CEA-Leti, de <i>Soitec</i> et de deux startups ( <i>Unity Semiconductor</i> et <i>Lotize</i> )	20,00

Collectivité	2018-2022		2023-2027		Total général en M€
	Aides versées en M€	Objet	Aides prévues en M€	Objet	
Département Isère (plan Nano et PIIEC)	10,0	Financement du CEA à hauteur de 4,5 M€ et le reste pour <i>Soitec</i> , <i>Lynred</i> et <i>STMicroelectronics</i>	0,0		10,00
Grand Annecy (Plan Nano et PIIEC)	0,2	Financement d'un partenaire indirect ( <i>Pfeiffer Vacuum</i> )	0,2	Financement d'un partenaire indirect ( <i>Pfeiffer Vacuum</i> )	0,35
Région Sud-PACA (plan Nano et PIIEC)	4,3	Soutien au CEA, à l'institut Mines Telecom, à <i>Genesink</i> , à <i>Nawa technologies</i> , <i>Traxens</i> , <i>Ion Beam services</i> , à <i>Editag</i> et <i>Yncrea Méditerranée</i>	0,8	Soutien à Mines-Saint-Etienne (centre microélectronique de Provence)	5,11
Région Sud-PACA (initiatives régionales)	1,3	Soutiens au campus d'excellence Industrie Futur Sud (notamment mise en place d'une formation microélectronique), emplois jeunes doctorants, soutien à la plateforme micropack et à la plateforme caractérisation et à l'École des mines	4,0	Soutien à Aix-Marseille-Université, aux plateformes Micropacks et caractérisation et au fonds d'innovation pour la formation	5,29

Collectivité	2018-2022		2023-2027		Total général en M€
	Aides versées en M€	Objet	Aides prévues en M€	Objet	
Métropole Aix-Marseille - Provence (plan <i>Nano</i> et PIIEC)	0,7	Soutien à des projets collaboratifs de recherche et développement	1,6	1/Soutien pour développer les capacités de recherche et d'innovation du Campus Aix-Marseille-Provence de l'École des Mines de Saint-Etienne et mettre en place une plateforme de formation et de recherche pour la filière microélectronique (1M€) 2/ Soutien à l'IOT Center 3/ Réponses à des appels à projets <i>I-Demo</i> dans le cadre de <i>France 2030</i>	2,35
Métropole Aix-Marseille-Provence (hors plan <i>Nano</i> )	1,35	Soutien au pôle de compétitivité Aktantis et soutien à l'opération « ID-FAB » (Innovation, design, fabrication) de l'École nationale supérieure des Mines de Saint-Etienne	1,45	- Soutien au pôle de compétitivité Aktantis - Soutien au projet PRISM (projet d'instrumentation mutualisée de spectroscopie électronique et spectro-microscopie) porté par le CNRS et le Centre interdisciplinaire de Nanosciences de Marseille - Soutien au regroupement du laboratoire de microélectronique et nanosciences de l'université Aix-Marseille	2,8

Collectivité	2018-2022		2023-2027		Total général en M€
	Aides versées en M€	Objet	Aides prévues en M€	Objet	
Région Centre-Val-de-Loire (plan <i>Nano</i> et PIIEC)	0,6	Financement de deux partenaires indirects du CEA-Leti et <i>STMicroelectronics</i> (laboratoires GREMAN et GREMI) <i>via</i> le FEDER	0,8	Subvention à l'université de Tours et l'université d'Orléans pour le financement de projets de recherche avec des partenaires socio-économiques du secteur des semi-conducteurs ( <i>STMicroelectronics</i> notamment)	1,38
Région Centre-Val-de-Loire (hors plan <i>Nano</i> et PIIEC)	13,2	13 M€ dont 8,6 M€ de FEDER en soutien à des projets de recherche portés par les universités de Tours et d'Orléans, notamment pour poursuivre les actions menées par le Centre d'études et de recherches technologiques en microélectronique (CERTEM)	7,3	Subvention à l'université de Tours pour soutenir les innovations dans les domaines de l'électronique de puissance et des dispositifs médicaux et pour renforcer la recherche en microélectronique dans la région	20,41
Métropole Tours (plan <i>Nano</i> )	0,2	Financement d'un partenaire indirect de <i>STMicroelectronics</i> (laboratoire GREMAN)	0,2	Financement d'un partenaire indirect de <i>STMicroelectronics</i> (laboratoire GREMAN)	0,40

Collectivité	2018-2022		2023-2027		Total général en M€
	Aides versées en M€	Objet	Aides prévues en M€	Objet	
Région Nouvelle-Aquitaine (plan <i>Nano</i> et PIIEC)	2,8	Soutien du CEA-Tech, d'UMS et partenaires indirects ( <i>Safran</i> , <i>Thales</i> , <i>Serma technologies</i> et laboratoires IMS et XLIM)	0,0		2,82
Région Nouvelle-Aquitaine (hors plan <i>Nano</i> et PIIEC)	13,8	Soutien à des entreprises de la filière	6,8	Soutien à des entreprises de la filière	20,58
Région Normandie (plan <i>Nano</i> et PIIEC)	2,8	Financement principalement de <i>Murata</i> et du CEA	3,3	Financement principalement de <i>Nxp</i> et de <i>Scalinx</i> , du laboratoire IPDN et de la société <i>Elvia PCB</i> dans le cadre d'un projet « i-demo » régionalisé	6,03

Collectivité	2018-2022		2023-2027		Total général en M€
	Aides versées en M€	Objet	Aides prévues en M€	Objet	
Région Bourgogne-Franche-Comté (plan Nano et PIIEC)	0,2	Financement de deux partenaires indirects (Femto-ST et <i>Freconsys</i> ): la société <i>Freconsys</i> (groupe <i>SOITEC</i> ) et l'Université de Franche-Comté (pour le laboratoire Femto-ST) qui proposent un projet de développement de nouveaux composants ultra-compacts pour les télécommunications, en partenariat avec <i>SOITEC</i> à Grenoble	0,2	Financement de Femto-ST dans le cadre du PIIEC ME-CT	0,41
Région Bretagne (Plan Nano et PIIEC)	0,3	Financement d'un partenaire indirect ( <i>Secure IC</i> ) et de <i>STMicroelectronics</i>	0,8	Financement du CEA, d'un partenaire indirect ( <i>Secure IC</i> ) et de <i>STMicroelectronics</i>	1,14
Région Île-de-France (plan Nano)	2,9	Financement de deux partenaires indirects ( <i>Nanoxplore</i> et <i>Nexdot</i> ) et d'un laboratoire (ESIE)	0,0		2,87

Collectivité	2018-2022		2023-2027		Total général en M€
	Aides versées en M€	Objet	Aides prévues en M€	Objet	
Région Île-de-France (hors plan Nano)	9,8	Soutien à des entreprises de la filière dans le cadre des aides génériques ( <i>Pm'up, TP'up, Innov'up</i> )	2,2	Soutien à des entreprises de la filières dans le cadre des aides génériques ( <i>Pm'up, TP'up, Innov'up</i> )	12,02
Région Île-de-France (hors plan Nano)	0,9	Soutien à des entreprises de la filière dans le cadre d'aides orientées filières Grand lieu d'innovation ( <i>Ixcampus</i> ) et Grands projets de R et D collaboratifs ( <i>Sipearl</i> )	4,0	Soutien à un projet collaboratif porté par <i>XFAB-France</i> et <i>Ligentec</i> (site de Corbeil-Essonnes) et au campus <i>Ixcampus</i> (volet 2) et à <i>Inventec</i>	4,88
Total plan Nano et PIIEC	98,2		21,6		119,8
Total hors plan Nano	41,13		58,5		99,6
<b>Total général</b>	<b>139,3</b>		<b>80,14</b>		<b>219,44</b>

Source : Cour des comptes, d'après les données déclarées par les collectivités territoriales

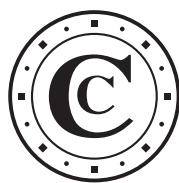
## Annexe n° 8 : projets de formation financés pour l'électronique

Les chiffres ci-dessous sont issus du comité de pilotage ministériel du 23 juillet 2025 de l'appel à manifestation d'intérêts métiers d'avenir de *France 2030*. Il en ressort un premier bilan des projets lauréats des saisons 1 et 2. Pour la stratégie électronique, il en ressort une liste de huit projets spécialisés sur l'électronique et de cinq projets distribués sur plusieurs stratégies dont l'électronique.

**Tableau n° 22 : projets de formation financés pour l'électronique dans le cadre de l'AMI métiers d'avenir de *France 2030***

Nom du projet	Coût global en M€	Subvention attribuée en M€	Objectifs formés sur une période de 5 ans	Démarrage	Formés à date
C2FM-training	3,96	2,7	700 entreprises	juin-25	Sans objet
FOREP-Vé2030	21,51	9,5	15 600	Deuxième trimestre 2025	NC
Photon Hub	11,11	4	500	Deuxième trimestre 2024	NC
ESLAP	4,68	3,28	2 000	Sept-2023	1 006
ESOS	15,9	6,38	5 857	Premier trimestre 2023	NC
UB 2030 - CAP ELENA	13,49	5,3	NC	Quatrième trimestre 2023	NC
I-Novmicro#2	34,12	15	26 800	avr-24	NC
Fame	9,71	5,25	26 000	sept-23	3 432
FPI AURA	37,76	9,5	2 300	Troisième trimestre 2024	NC
HORIZON INSA	24,32	4	NC	NC	NC
Inforism	40,52	10	51 000	sept-23	14 729
PF_DD	14,54	9,5	NC	Troisième trimestre 2024	
Hub Maintenance	9	2,1	400	Troisième trimestre 2024	
Carmen in Transition	5,16	2,8	1 000	Troisième trimestre 2024	
<b>Total</b>	<b>245,78</b>	<b>89,31</b>	<b>131 457</b>		<b>19 167</b>

Source : Caisse des dépôts



L'industrie microélectronique inclut la fabrication de matériaux semi-conducteurs et la gravure sur ces matériaux de petits transistors, une puce étant composée de millions de transistors.

Les puces irriguent tous les secteurs industriels. Trois enjeux caractérisent le secteur : une chaîne de fabrication très éclatée et mondialisée si bien qu'aucun pays n'est en mesure de fabriquer à lui seul la totalité d'une puce ; des montants de R&D et d'investissement parmi les plus élevés de l'industrie ; d'importantes subventions publiques reflétant la course que se livrent les États dans un contexte géopolitique tendu.

Pour affronter la concurrence mondiale, l'Union européenne, qui assure 7 % de la production mondiale de puces, s'est dotée en 2023 du *Chips Act* visant à porter à 20 % cette part d'ici 2030, grâce à 86 Md€ d'investissement dont 50 % de subventions publiques.

L'enquête de la Cour des comptes présente le premier état des lieux des soutiens publics (État, Union européenne, collectivités locales) à la filière en France sur la période 2018-2025 : 8 Md€ dont 5 Md€ déjà versés à 172 bénéficiaires. Elle évalue également l'impact de ces aides sur l'évolution du chiffre d'affaires de la filière, le nombre de brevets déposés ainsi que sa contribution à la transition écologique.

Elle recommande de préciser la stratégie française avec une cartographie de la demande et l'offre de composants électroniques en France et dans l'UE, et avec des objectifs chiffrés par type de puces, pour mieux les articuler avec ceux des autres pays européens.

**Cour des comptes**

13, rue Cambon  
75100 Paris Cedex 01  
Tél. : 01 42 98 95 00  
[www.ccomptes.fr](http://www.ccomptes.fr)